T H E S E

PRESENTEE

A L'UNIVERSITE DE BORDEAUX 1

POUR OBTENIR

LE TITRE DE DOCTEUR INGENIEUR

par

Jean VERGNES

ETUDE DE PROBLEMES RELATIFS AU CABLAGE AUTOMATIQUE D'UN CALCULATEUR HYBRIDE

Soutenue le 6 juin 1972, devant la Commission d'Examen

MM. SURDIN — Président

SALARDENNE
BORY — Examinateurs
VALLEE

T H E S E

PRESENTEE

A L'UNIVERSITE DE BORDEAUX 1

POUR OBTENIR

LE TITRE DE DOCTEUR INGENIEUR

par

Jean VERGNES

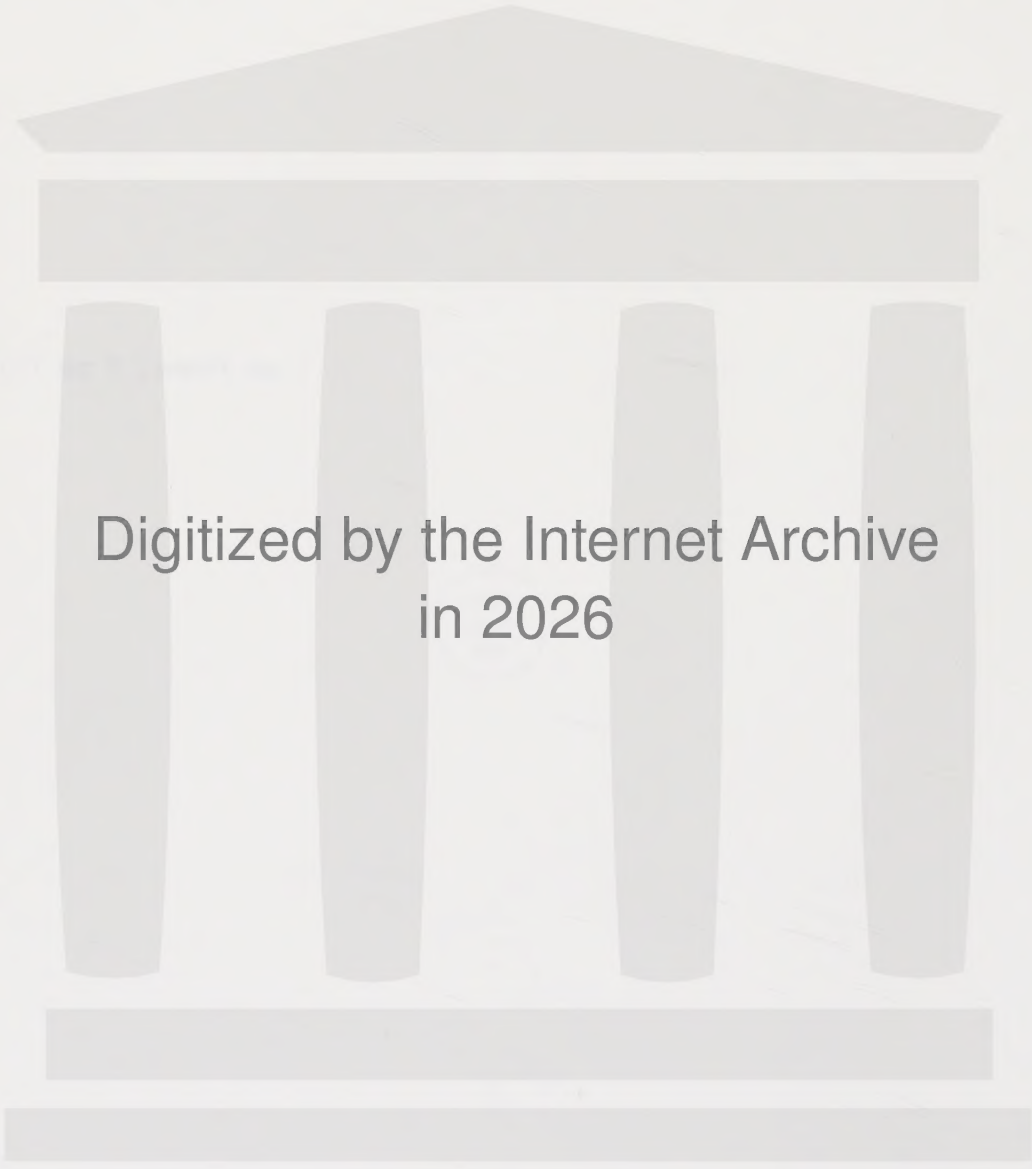
ETUDE DE PROBLEMES RELATIFS AU CABLAGE AUTOMATIQUE D'UN CALCULATEUR HYBRIDE

Soutenue le 6 juin 1972, devant la Commission d'Examen

MM.	SURDIN	Président
	SALARDENNE	
	BORY	Examinateurs
	VALLEE	

UNIV.
LEIDEN
BIBL.

A ma femme, à ma fille


Digitized by the Internet Archive
in 2026

https://archive.org/details/IA41547315_0017

Je tiens à exprimer toute ma reconnaissance à Monsieur le Professeur M. SURDIN pour l'intérêt qu'il a toujours témoigné à mon travail et pour l'honneur qu'il a bien voulu me faire en présidant ce jury.

Je remercie également Messieurs J.SALARDENNE, J. WEILL, R.L. VALLEE qui ont bien voulu faire partie de ce jury.

Mes remerciements vont encore au Commissariat à l'Energie Atomique qui, en m'attribuant une bourse-thèse, m'a permis de me consacrer à mes recherches, et à Messieurs J. WEILL, Chef des Services d'Electronique de Saclay, et C. CAILLET, Chef du Laboratoire de Calcul Analogique et Hybride, qui m'ont permis d'effectuer ce travail au sein de leurs Services.

Je veux aussi adresser toute ma gratitude à Messieurs R.L. VALLEE, M. BORY, A. BONNEMAY, ainsi qu'à tout le Groupe de Calcul Analogique et Hybride, auprès desquels j'ai trouvé aide et compréhension.

TABLE DES MATIERES

INTRODUCTION

HISTORIQUE : Evolution du câblage des calculateurs hybrides.

RESUME

I. Première partie :ETUDE DES PROBLEMES SOULEVES PAR LE CABLAGE AUTOMATIQUE DE LA PARTIE ANALOGIQUE D'UN CALCULATEUR HYBRIDE.

I.I GENERALITES :

I.I.I. Rappel du principe de fonctionnement d'un "opérateur-courant" et d'un "opérateur-tension".

I.I.2. Analyse topologique et statistique de schémas de câblage rencontrés lors de la résolution de problèmes analogiques.

1.2. DEFINITION D'UN MONTAGE A BASE DE RELAIS, REALISANT DES LIAISONS ELECTRIQUES ENTRE LES ENTREES D'OPERATEURS ET LES SORTIES D'OPERATEURS :

I.2.I. Notion de module.

I.2.2. Etude du sous-système de câblage intramodulaire.

I.2.3. Etude du sous-système de câblage intermodulaire.

I.2.4. Détermination de la taille des modules qui permet d'employer un nombre minimal de relais pour le système de câblage du calculateur analogique.

I.2.5. Proposition d'un système de commande des relais.

I.2.6. Caractéristiques des principaux types de relais disponibles dans l'industrie.

I.3. INFLUENCE DE LA PRESENCE DU SYSTEME DE CABLAGE AUTOMATIQUE SUR LA PRECISION DES OPERATEURS ANALOGIQUES :

I.3.I. Généralités

I.3.2. Erreur due à la présence des relais en position fermée.

I.3.3. Erreur due à la présence des relais en position ouverte.

I.3.4. Conclusion.

I.4. DEFINITION DE NOUVEAUX OPERATEURS A FONCTIONS MULTIPLES PERMETTANT DE REDUIRE SENSIBLEMENT LE NOMBRE DE RELAIS COMPOSANT LE SYSTEME DE CABLAGE AUTOMATIQUE D'UN CALCULATEUR ANALOGIQUE :

I.4.1. Généralités

I.4.2. Montages de base : "résistances variables" et "capacités variables"

I.4.3. Opérateurs linéaires proposés.

I.4.4. Opérateurs non linéaires proposés.

I.4.5. Opérateurs réalisant des échanges d'information entre les parties analogiques, numériques et logiques du calculateur hybride.

I.4.6. Opérateurs de contrôle et d'enregistrement des résultats.

I.5. PROPOSITION D'UN CALCULATEUR ANALOGIQUE A CABLAGE AUTOMATIQUE

I.5.I. Motifs du choix des "opérateurs-courant".

I.5.2. Description du calculateur analogique proposé.

I.5.3. Comparaison des coûts estimés d'une machine analogique à câblage automatique et d'une machine analogique actuelle à câblage manuel.

I.6. CONCLUSION DE LA PREMIERE PARTIE

II. Deuxième partie : ETUDE DES PROBLEMES SOULEVES PAR LE CABLAGE AUTOMATIQUE DES ELEMENTS DE "LOGIQUE PARALLELE" D'UN CALCULATEUR HYBRIDE.

INTRODUCTION : Rôle de la "logique parallèle".

II.I. ETUDES DE CIRCUITS PROGRAMMABLES ENGENDRANT DES FONCTIONS LOGIQUES :

A - Fonctions logiques combinatoires :

II.I.I. Rappel des principes de l'Analyse Binaire.

II.I.2. Etude de circuits engendrant des fonctions logiques combinatoires à l'aide de relais montés en série-parallèle.

II.I.3. Proposition de "matrices de relais" engendrant des fonctions logiques combinatoires facilement programmables.

II.I.4. Limites de fonctionnement des " matrices de relais "

II.I.5. Propriétés des " matrices de relais ".

B - Fonctions logiques séquentielles :

II.I.6. Description d'un générateur de séquences d'ordres logiques.

II.2. PROPOSITION D'UNE LOGIQUE A CABLAGE AUTOMATIQUE :

II.2.I. Description de la logique proposée.

II.2.2. Nombre de relais utilisés pour le câblage automatique de la logique proposée.

II.3. CONCLUSION DE LA DEUXIEME PARTIE :

CONCLUSION GENERALE.

BIBLIOGRAPHIE

INTRODUCTION

Dans les calculateurs hybrides de la génération actuelle, seules les opérations de câblage restent encore manuelles. La présente étude est relative à l'automatisation de ce câblage. Elle apporte un certain nombre de solutions concrètes qui devraient permettre la réalisation de machines hybrides nouvelles entièrement automatiques.

Il est évident qu'un calculateur hybride à câblage automatique ne pourra être imposé sur le marché que si sa réalisation aboutit à un système peu coûteux, rapide et fiable (et peu volumineux si possible).

Rappelons qu'un calculateur analogique moderne se compose de deux parties principales : l'une formée par l'ensemble des opérateurs analogiques reliés entre eux par un système de câblage, l'autre par l'ensemble des opérateurs logiques reliés entre eux par un autre système de câblage.

- L'analyse des problèmes posés par le câblage automatique de la partie analogique nous a amené à faire des recherches sur les sujets suivants :

1) La rapidité et la précision de calcul de l'ensemble opérateurs analogiques-système de câblage automatique ;
2) La fiabilité, le prix et l'encombrement de l'ensemble cité en 1).

- L'analyse des problèmes posés par le câblage automatique de la partie logique nous a conduit à définir de nouveaux opérateurs logiques facilement programmables.

De ces recherches, nous avons dégagé des solutions pratiques qui permettent de définir un calculateur analogique et logique à câblage automatique, calculateur aussi rapide, précis et économique que les calculateurs actuellement disponibles sur le marché. Nous avons construit un prototype de système de câblage automatique de la partie analogique qui nous a permis de vérifier les conclusions de l'étude de la précision de l'ensemble opérateur analogique-système de câblage automatique. Nous indiquons enfin les possiblités d'avenir de tels systèmes.

HISTORIQUE

Câbler un calculateur analogique c'est interconnecter les composants de base (résistances, capacités, diodes, relais, amplificateurs opérationnels) de façon à ce que les équations de fonctionnement du circuit ainsi réalisé soient identiques aux équations mathématiques que l'on se propose d'étudier.

Dans les premiers calculateurs (1948) les composants étaient câblés à la main. Par suite, vers 1952, dans le but de simplifier et accélérer ce câblage, les constructeurs et plusieurs utilisateurs ont précâblés certains composants réalisant ainsi des sous-ensembles appelés opérateurs analogiques (sommateurs, intégrateurs, multiplieurs, etc.). Il existe deux types d'opérateurs analogiques suivant que le support de l'information est un courant ("opérateur-courant") ou une tension ("opérateur-tension"). La plupart des calculateurs analogiques réalisés à ce jour sont composés "d'opérateurs-tension" reliés entre eux au moyen d'un panneau amovible. Sur ce panneau un ensemble de fils conducteurs, enfichés manuellement, réalisent les connections. A l'intérieur des opérateurs, un certain nombre de liaisons relatives à la commande du calcul, au choix de la vitesse d'intégration et de certaines impédances d'entrées sont déjà obtenues par des procédés automatiques. Mais cette automatisation reste insuffisante pour permettre une utilisation réellement industrielle de ces machines, c'est-à-dire où tous les temps morts sont supprimés et où l'accès de la machine peut présenter les mêmes possibilités que pour les calculateurs numériques.

Dans le but de promouvoir l'automatisation des calculateurs hybrides, un certain nombre d'études ont été réalisées et ont donné lieu à des publications.

Dans l'ensemble des documents que nous avons pu consulter, [4] à [11] les auteurs abordent le problème de la même façon : ils remplacent le panneau de câblage manuel par un système d'interconnection automatique du type téléphonique. Leur effort porte essentiellement sur une recherche de la diminution du nombre des relais composant ce système.

Ainsi, à la suite d'une étude des probabilités d'interconnexion des opérateurs, J.B. REEVES [4] a proposé un système semi automatique spécialisé dans les problèmes relatifs aux domaines de l'hydraulique et de la pneumatique.

- D.A. STARR [6] et G. HANNAUER [7] ont défini des systèmes de câblage entièrement automatiques du type téléphonique reliant des "opérateurs-tension", ces systèmes de câblage comportent un nombre relativement élevé de relais. STARR propose 26 000 relais pour un calculateur équivalent à la moitié d'un calculateur E.A.I. 8800 ; HANNAUER utilise 20 000 relais pour un calculateur E.A.I. 8800.

- R.M. HOWE, R.A. MORAN et T.O. BERGE [8] proposent un calculateur à câblage semi automatique composé "d'opérateurs-courant".

Toutes ces études présentent de graves lacunes :

- Elles n'analysent pas le problème fondamental de la précision de calcul de l'ensemble opérateur analogique-système de câblage automatique.
- Elles ne modifient pas, à quelques exceptions près, la structure des opérateurs analogiques et logiques. Or à notre avis ceux-ci ont été conçus pour le câblage manuel et paraissent peu adaptés au câblage automatique.
- Elles n'effectuent pas d'études comparatives des deux options : "opérateurs-courant", "opérateurs-tension".
- Elles n'abordent pas les problèmes soulevés par le câblage automatique des opérateurs logiques associés au calculateur analogique.

De ce fait, nous avons été amenés à étudier l'ensemble de ces problèmes. Nous présentons dans ce document les recherches que nous avons effectuées en précisant les solutions concrètes que nous avons dégagées de nos analyses.

RESUME

Une analyse topologique et statistique de schémas de câblage permet de dégager les circuits les plus fréquemment réalisés (chapitre I.1).

Les calculateurs hybrides actuels, conçus pour un câblage manuel, sont peu adaptés au câblage automatique. On définit donc de nouveaux opérateurs analogiques (chapitre I.4) et logiques (chapitre II.1).

En fonction des liaisons qui doivent être réalisées, on propose un système de câblage automatique à base de relais (chapitre I.2).

La présence du système de câblage automatique réduit sensiblement la précision du calculateur : on propose un montage élémentaire qui rend négligeable l'erreur introduite par le système de câblage automatique. (chapitre I.3)

Au cours des études précédentes, on a comparé deux options : "opérateur-courant", "opérateur-tension". Les "opérateurs-courant" sont mieux adaptés au câblage automatique car ils permettent de réduire sensiblement le nombre de composants électroniques du calculateur sans diminuer sa puissance de calcul (on réduit ainsi parrapport aux machines actuelles, le nombre d'amplificateurs de 25 %). Ils permettent aussi de réduire le nombre de relais du système de câblage de moitié par rapport aux réalisations expérimentales dont nous avons eu connaissance. (chapitre I.5)

L'intérêt des opérateurs logiques programmables définis au chapitre II.1 dépasse le cadre de l'automatisation du câblage de la

logique : En effet, à partir d'un circuit de base élémentaire (la "matrice de relais"), on peut engendrer à la demande la plupart des fonctions logiques combinatoires.

Grâce à ces circuits, on peut concevoir une logique dont le système de câblage automatique utilise un nombre relativement réduit de relais (7 000 relais environ). (chapitre II.2)

Enfin, on étudie les possibilités d'avenir des calculateurs hybrides automatiques.

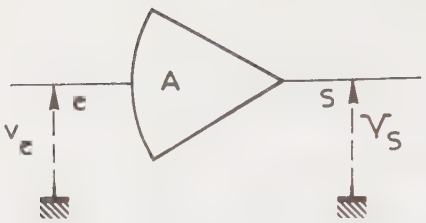
Ie - P A R T I E

ETUDE DES PROBLEMES SOULEVES PAR LE CABLAGE AUTOMATIQUE DE LA PARTIE ANALOGIQUE D'UN CALCULATEUR HYBRIDE

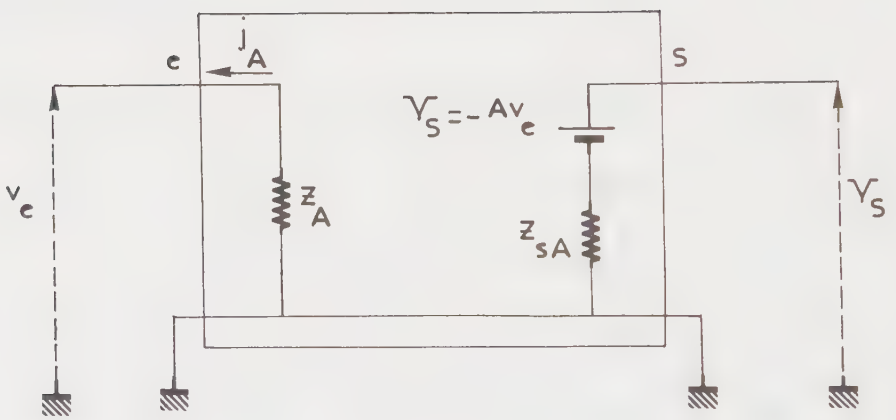
I - GENERALITES :

Dans le chapitre I on note :

A	le gain d'un amplificateur
e	l'entrée d'un amplificateur
E_i	l'entrée d'adresse i d'un "opérateur-tension"
j_A	le courant d'entrée d'un amplificateur
j_b	le courant parcourant l'impédance de contre-réaction d'un amplificateur
j_{ei}	le ième courant parvenant à l'entrée d'un amplificateur
j_{si}	le courant à la ième sortie d'un "opérateur-courant"
n_{ec}	nombre de courants parvenant d'autres opérateurs à l'entrée de l'amplificateur dans un "opérateur-courant"
n_{ev}	nombre d'entrées d'un " opérateur-tension"
n_{sc}	nombre de sorties d'un "opérateur-courant"
S	la sortie d'un amplificateur
v_e	potentiel de l'entrée d'un amplificateur
V_{Ei}	potentiel de l'entrée d'adresse i d'un "opérateur-tension"
V_S	potentiel de la sortie d'un amplificateur
v_{si}	potentiel de la sortie d'adresse i d'un " opérateur-courant"



a) Représentation d'un amplificateur opérationnel



b) Quadripôle équivalent à un amplificateur opérationnel

Figure I 101

Z_A impédance d'entrée d'un amplificateur

Z_b impédance de contre réaction d'un amplificateur

Z_{ei} impédance de l'entrée d'adresse i d'un "opérateur-tension"

Z_{si} impédance de la sortie d'adresse i d'un "opérateur-courant"

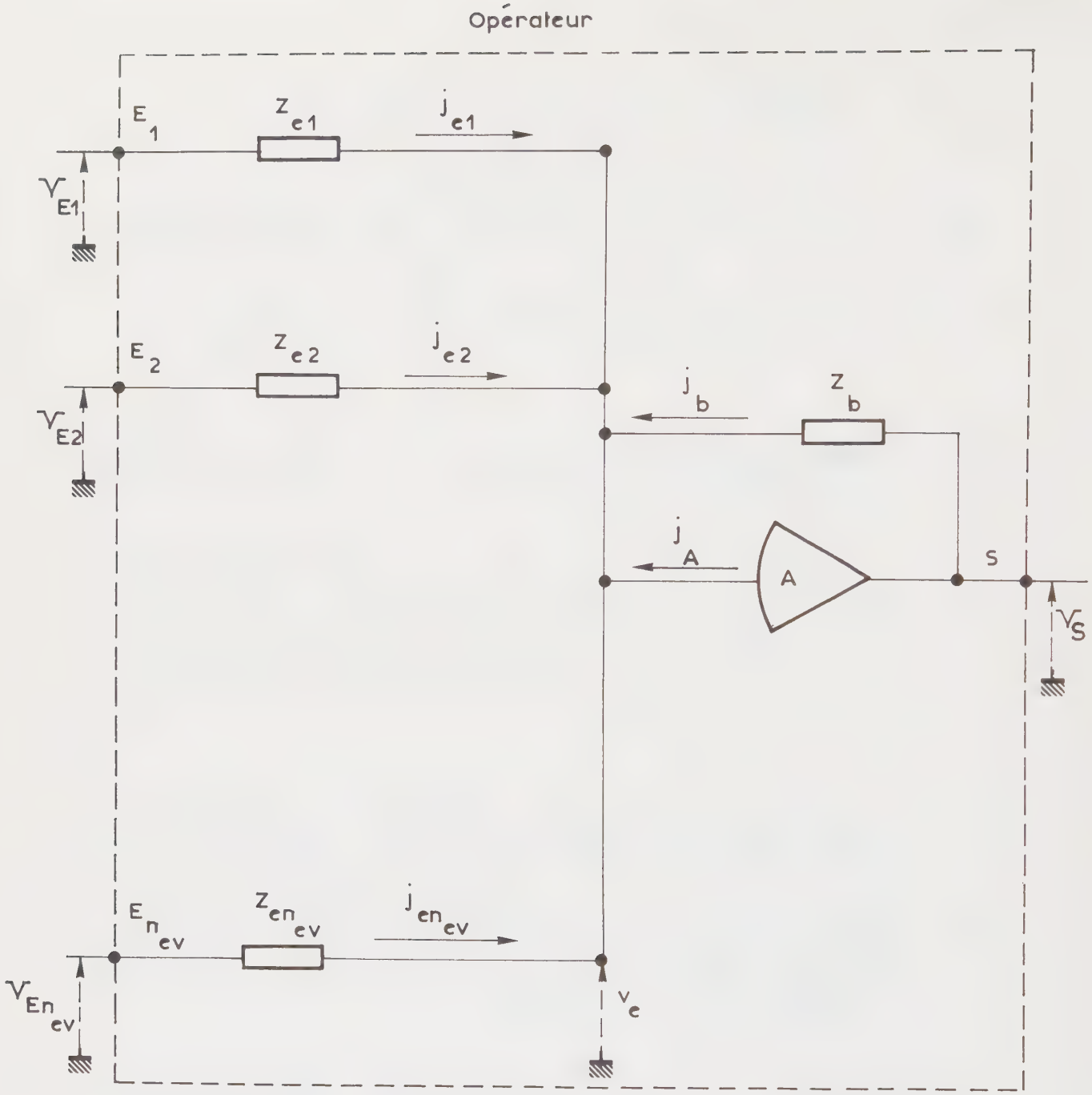
Z_{sA} impédance de sortie d'un amplificateur opérationnel.

I.1.1 - Rappel du principe de fonctionnement d'un "opérateur-tension" et d'un "opérateur-courant"

On indique dans ce paragraphe les principes généraux de fonctionnement d'un "opérateur-tension" linéaire et d'un "opérateur-courant" linéaire. Le lecteur trouvera des renseignements plus détaillés dans les cours de calcul analogique et hybride cités en références [1] et [2] .

Un amplificateur analogique à courant continu peut être considéré comme un ensemble disposant d'une entrée dont le potentiel est v_e et d'une sortie dont le potentiel est V_S . Le gain de l'amplificateur est négatif et sa valeur absolue A, fonction de la fréquence, est généralement très élevée pour des signaux dont la fréquence est voisine de zéro.

Le quadripôle équivalent à un amplificateur opérationnel est représenté sur la figure I.1.0.1 (page 10). Les caractéristiques d'un tel amplificateur sont généralement celles indiquées dans le tableau ci-après.



Principe de fonctionnement d'un "opérateur - tension" linéaire

Figure I_1.1.1

TABLEAU T 1

Fréquence	0 Hz	100 Hz	1 000 Hz
Gain A	10^8	10^5	10^4
Impédance d'entrée Z_A	1 MΩ	1 MΩ	1 MΩ
Impédance de sortie Z_{sA}	1Ω	1 Ω	1 Ω

A - "Opérateur-tension"

Un "opérateur-tension" linéaire est câblé selon le schéma de la figure I.1.1.1. (page12). Il est doté de n_{ev} entrées et une sortie. Une sortie "d'opérateur-tension" peut être reliée à plusieurs entrées "d'opérateur-tension" tandis-qu'une entrée "d'opérateur-tension" ne peut être reliée qu'à une seule sortie "d'opérateur-tension".

Les équations qui régissent le fonctionnement d'un tel opérateur sont :

(1) $$V_S = -Av_e$$

(2) $$\left[\sum_{i=1}^{n_{ev}} j_{ei}\right] + j_A + j_b = 0$$

Dans cette relation la lettre j représente des courants ; les indices définissent ces derniers selon les notations utilisées dans la figure I.1.1.1. (page12). Il faut remarquer que dans un "opérateur-tension", le support de l'information n'est

pas l'ensemble des tensions d'entrées et de sortie de l'opérateur mais l'ensemble des courants circulant dans les impédances Z_{ei} et Z_b qui lui sont associées.

Ces tensions et ces courants sont liés par la loi d'ohm.

$$j_{ei} = \frac{V_{Ei} - v_e}{Z_{ei}} \qquad (3)$$

$$j_b = \frac{V_S - v_e}{Z_b} \qquad (4)$$

Le courant d'entrée j_A de l'amplificateur, fonction de v_e et de l'impédance d'entrée Z_A de l'amplificateur, est tel que :

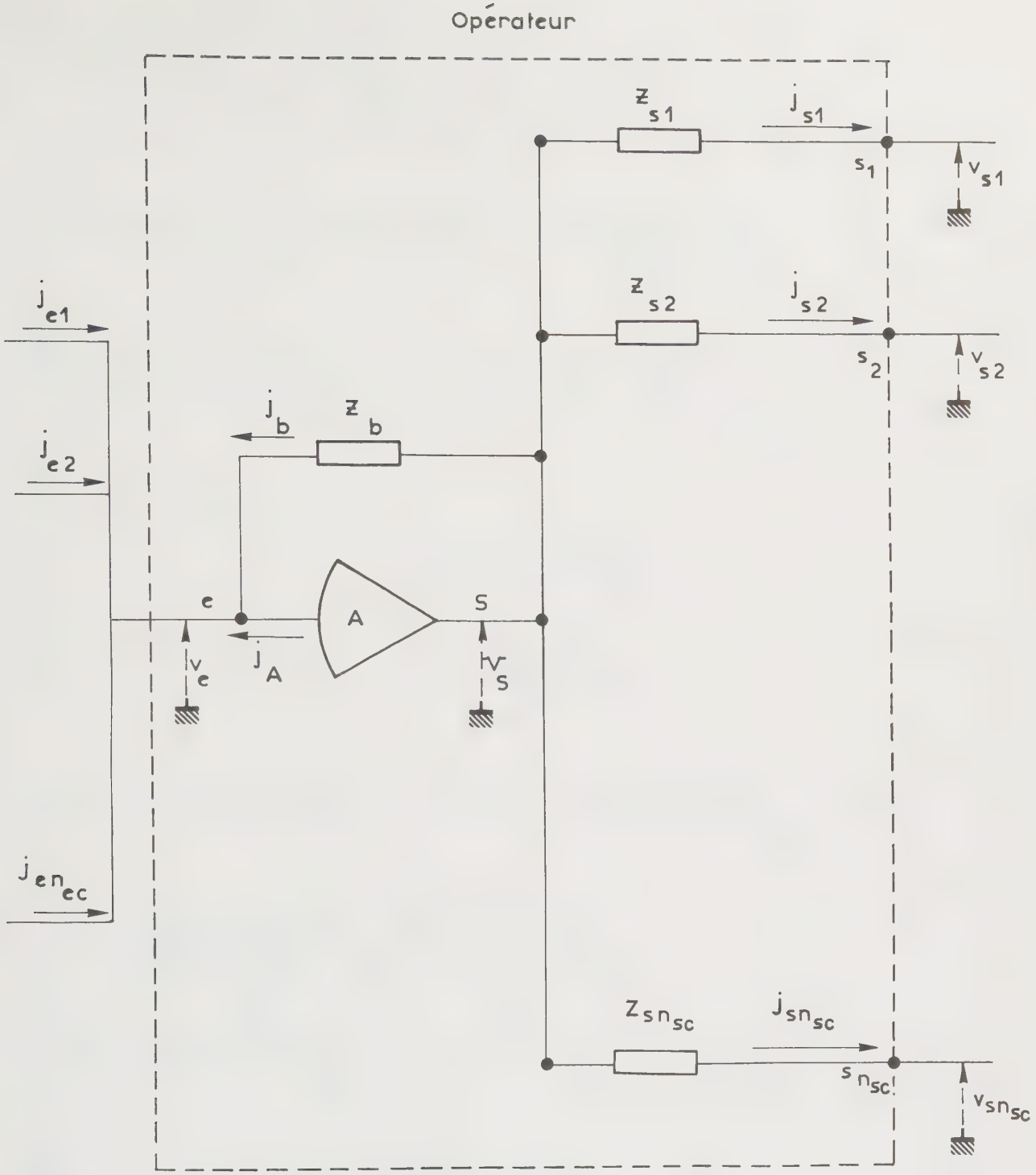
$$j_A = - \frac{v_e}{Z_A} \qquad (5)$$

Des équations (1), (2), (3), (4) et (5), il résulte l'équation suivante :

$$V_S = - \sum_{i=1}^{n_{ev}} V_{Ei} \frac{Z_b}{Z_{ei}} \left(\frac{1}{1 + \frac{1}{A}\left(1 + \frac{Z_b}{Z_A} + \sum_{i=1}^{n_{ev}} \frac{Z_b}{Z_{ei}}\right)} \right) \qquad (6)$$

B - "Opérateur-courant"

Un "opérateur-courant" linéaire est câblé selon le schéma de la figure I.1.1.2. (page15). Il possède une entrée et n_{sc} sorties. L'entrée d'un "opérateur-courant" peut être



Principe de fonctionnement d'un "opérateur courant" linéaire

Figure I-1-2

reliée à plusieurs sorties "d'opérateur-courant" tandis-qu'une sortie "d'opérateur-courant" ne peut être reliée qu'à une seule entrée "d'opérateur-courant".

Soit n_{ec} le nombre de courants parvenant à l'entrée e de l'amplificateur.

Les équations qui régissent le fonctionnement d'un "opérateur-courant" linéaire sont les équations (1), (4), (5) et les suivantes :

$$(7) \qquad \left(\sum_{i=1}^{n_{ec}} j_{ei} \right) + j_A + j_b = 0$$

$$(8) \qquad j_{si} = \frac{V_S - v_{si}}{Z_{si}}$$

Des équations (1), (4), (5), (7) et (8), on déduit l'équation (9) :

$$(9) \qquad j_{si} = -\frac{Z_b}{Z_{si}} \left(\sum_{i=1}^{n_{ec}} j_{ei} \right) \left(\frac{1}{1+\frac{1}{A}\left(1+\frac{Z_b}{Z_A}\right)} \right) - \frac{v_{si}}{Z_{si}}$$

Dans la pratique, le courant $\frac{v_{si}}{Z_{si}}$ est négligeable, il vient par suite :

$$(10) \qquad j_{si} = -\frac{Z_b}{Z_{si}} \left(\sum_{i=1}^{n_{ec}} j_{ei} \right) \left(\frac{1}{1+\frac{1}{A}\left(1+\frac{Z_b}{Z_A}\right)} \right)$$

Symboles employés dans les schémas de câblage analogiques ("opérateurs - tension")

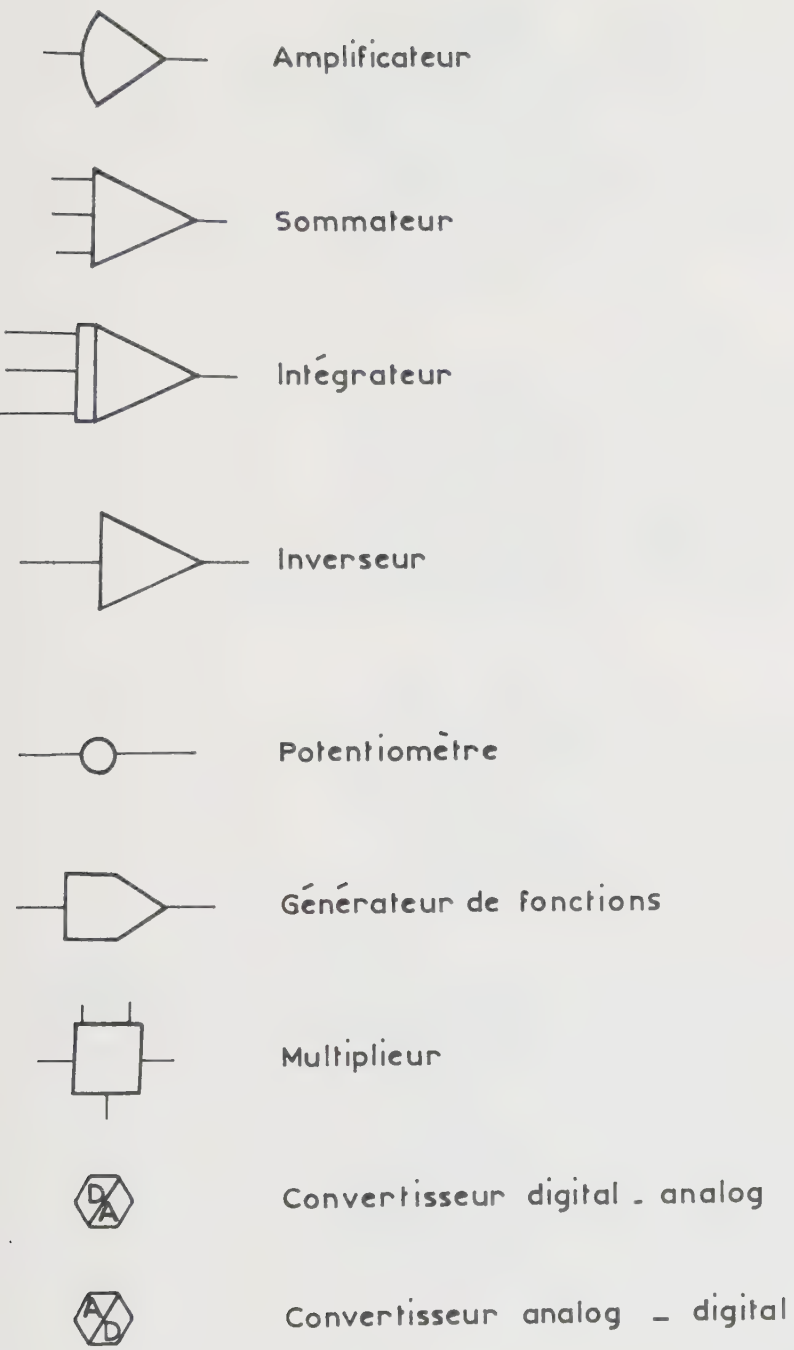
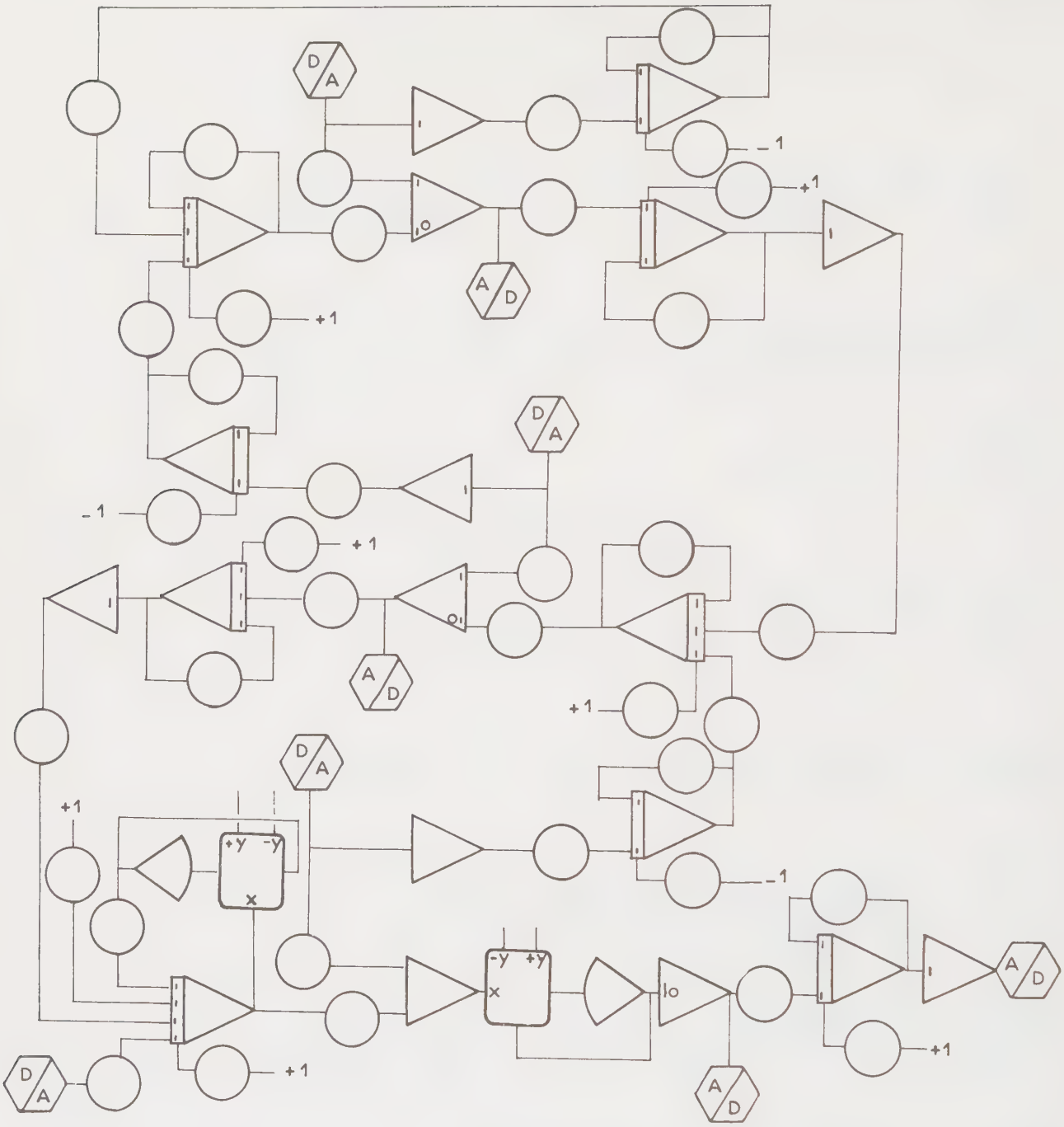


Figure I 1.2.1



Exemple de schéma de câblage analogique

Figure I 122

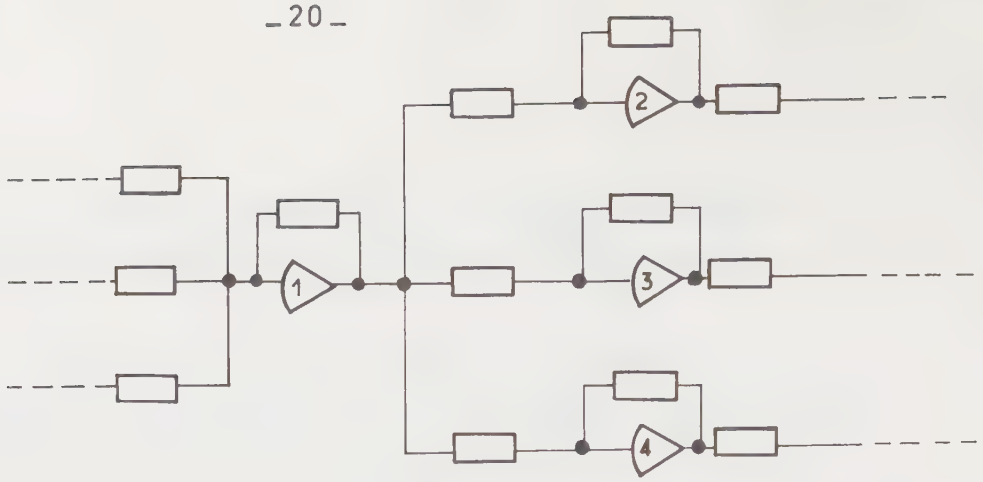
I.1.2 - Analyse topologique et statistique de schémas de câblage rencontrés lors de la résolution de problèmes analogiques

Il nous a paru indispensable de commencer l'étude sur le câblage automatique par une analyse détaillée des schémas de câblage rencontrés généralement lors de la résolution de problèmes analogiques ; ceci dans le but de définir précisément les types de liaisons qui doivent être effectuées par le système de câblage.

On a analysé une trentaine de schémas de câblage relatifs à des problèmes analogiques appartenant à des domaines divers (énergie nucléaire, physique, chimie, aéronautique, etc.) traités sur des machines E.A.I. à câblage manuel composées "d'opérateurs-tension".

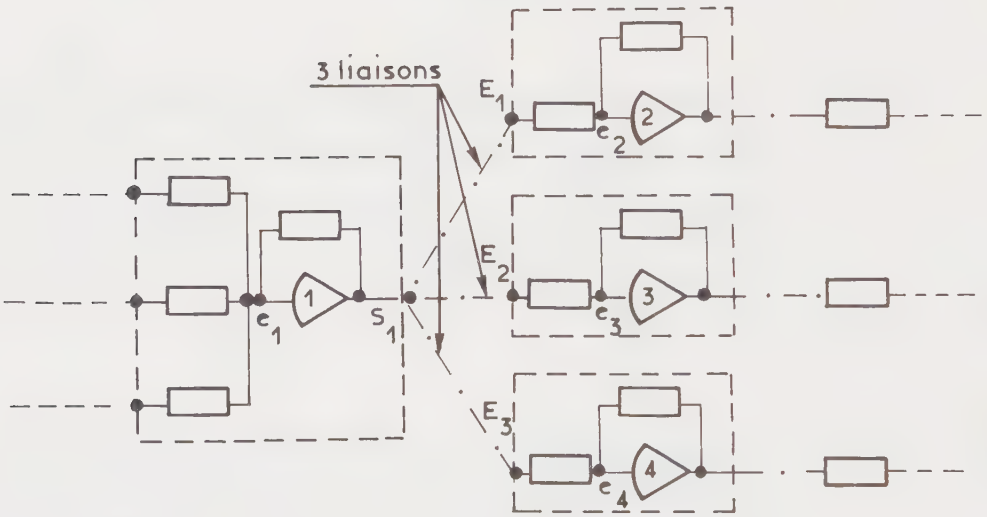
A - Les liaisons réalisées joignent nécessairement des sorties d'opérateurs à des entrées d'opérateurs. Il apparaît que généralement peu de liaisons joignent deux opérateurs éloignés sur le schéma et qu'en outre, seule une faible partie des liaisons possibles est réalisée lors du câblage relatif à un problème. Ainsi pour un calculateur analogique de type E.A.I. 8800 possédant environ 2 000 entrées et 1 000 sorties d'opérateurs, il existe 2 000 000 liaisons possibles entre les entrées et les sorties. Dans la pratique, pour câbler un problème, on effectue un nombre de liaisons inférieur à 1 000 ce qui représente néanmoins un nombre important de fils à enficher sur un panneau de câblage.

a)



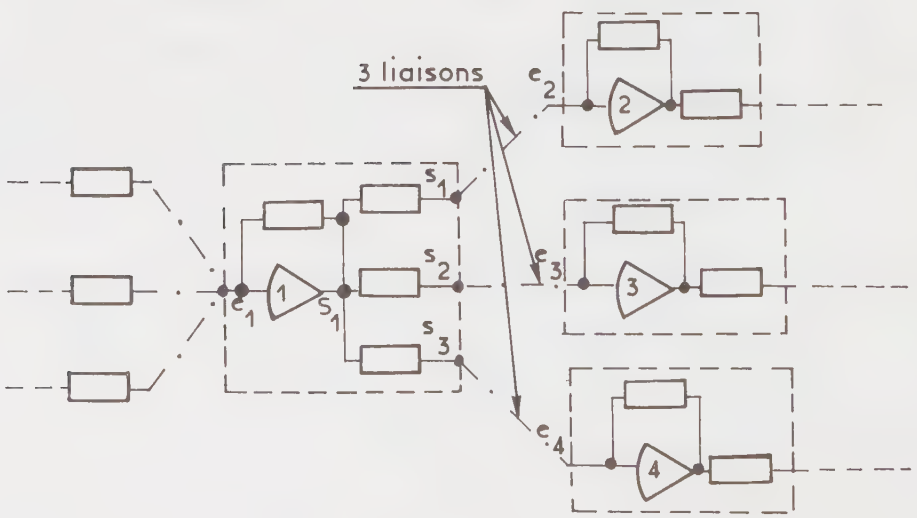
Circuit analogique câblé

b)



Utilisation d'opérateurs - tension"

c)



Utilisation d'opérateurs - courant"

Figure I 1.2.3

B - Les calculateurs analogiques de la génération actuelle étant composés "d'opérateurs-tension", pour déterminer le nombre d'entrées utilisées dans la pratique par un "opérateur-tension", il a suffit de compter les entrées utilisées sur les différents schémas de câblage mis à notre disposition.

Pour déterminer le nombre de sorties utilisées dans la pratique par un "opérateur-courant", on a employé la méthode suivante :

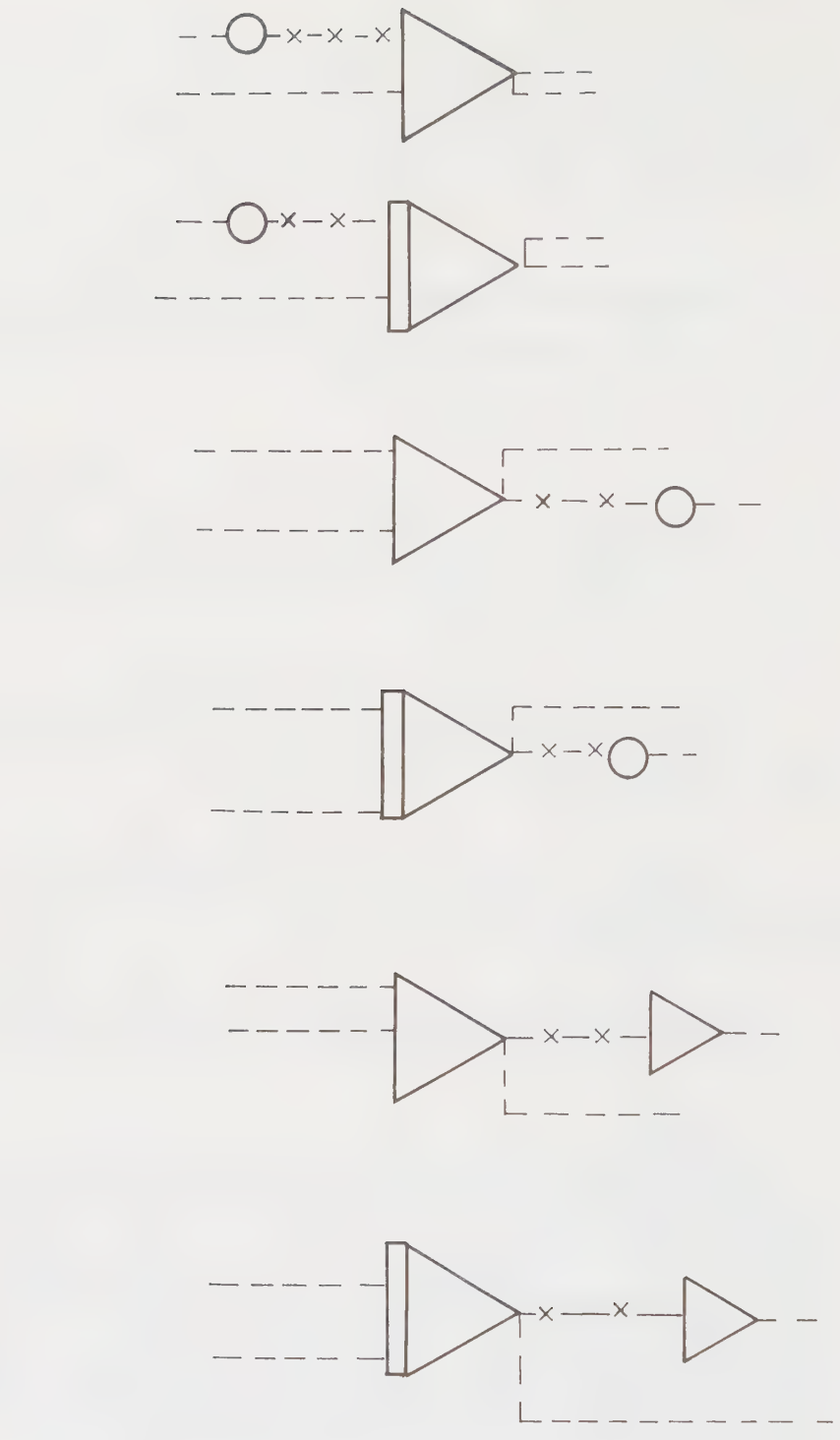
Une fois câblé, le circuit électrique simulant une équation sur un calculateur analogique est le même quel que soit le type d'opérateurs utilisés ("opérateurs-tension" ou "opérateurs-courant").

- La figure I.1.2.3a. (page20) décrit une partie de circuit analogique câblé.

- La figure I.1.2.3b. indique les liaisons qu'il faut effectuer pour réaliser ce circuit à l'aide "d'opérateurs-tension".

- La figure I.1.2.3c. indique les liaisons qu'il faut effectuer pour réaliser ce circuit à l'aide "d'opérateurs-courant".

Il apparait qu'à chaque liaison entre la sortie d'un "opérateur-tension" et une entrée d'un "opérateur-tension" correspond une liaison entre une sortie d'un "opérateur-courant" et l'entrée d'un "opérateur-courant". Or cette dernière liaison nécessite l'utilisation d'une sortie "d'opérateur-courant". En comptant le nombre de liaisons qui joignent les sorties "d'opérateurs-tension " à des entrées "d'opérateurs-tension ", il est donc possible de déterminer le nombre de sorties qu'utiliseraient des "opérateurs-courant" pour réaliser le même circuit.



—x—x— Liaisons rencontrées le plus fréquemment

Types de liaisons les plus fréquentes

Figure I 1_2_4

Dans les trente schémas de câblage analysés, on a compté 820 "opérateurs-tension" sommateurs et sommateurs-intégrateurs.

Pour 200 de ces "opérateurs-tension" plus de 4 entrées sont utilisées.

Pour une dizaine "d'opérateurs-tension" parmi les 820 cités ci-dessus la sortie est reliée à plus de 4 entrées d'autres "opérateurs-tension". Par conséquent, si on avait utilisé des "opérateurs-courant", seule une dizaine "d'opérateurs-courant" aurait utilisé plus de 4 sorties.

Il apparaît ainsi que les "opérateurs-tension" doivent être dotés de plus d'entrées-sorties que les "opérateurs-courant".

C - Au cours de l'analyse, il est apparu que les liaisons les plus fréquentes étaient celles qui reliaient soit une entrée de sommateur ou de sommateur-intégrateur à la sortie d'un potentiomètre, soit une sortie de sommateur ou de sommateur-intégrateur à l'entrée d'un inverseur ou d'un potentiomètre (fig. I.1.2.4. page22). On a compté que pour 650 des 820 opérateurs linéaires précédemment cités, 3 entrées au plus sont reliées à des sorties de potentiomètres, et que la sortie de 780 sommateurs et sommateurs-intégrateurs est reliée à, au plus, 3 entrées de potentiomètres. Nous avons aussi mis en évidence que 700 des opérateurs parmi les 820 précédents, étaient reliés par leur sortie à l'entrée d'un inverseur.

D - Nous avons enfin compté 341 multiplieurs dont 300 étaient utilisés dans des montages réalisant un produit, 35 dans des montages réalisant un quotient et 6 dans des montages réalisant une extraction de racine carrée.

Les résultats de cette analyse sont utilisés au cours de l'étude d'un système reliant les entrées et sorties d'opérateurs (chapitre I.2) et au cours de l'étude de nouveaux opérateurs analogiques (chapitre I.4).

.2 - DEFINITION D'UN MONTAGE A BASE DE RELAIS REALISANT DES LIAISONS ELECTRIQUES ENTRE LES ENTREES ET LES SORTIES D'OPERATEURS :

On note dans le chapitre I.2 :

A_j un ordre logique

C_{ij} ordre logique commandant le relais r_{ij}

E_{ci} les points reliés par le système de câblage intramodulaire

Is_{ij} le jème point intermédiaire du concentrateur de sorties d'adresse i

Ie_{ij} le jème point intermédiaire du concentrateur d'entrée d'adresse i

l un coefficient de proportionnalité défini page 40

L_i un ordre logique

N le nombre de modules d'un calculateur

n_{ce} le nombre de concentrateurs d'entrée d'un module

n_{cs} le nombre de concentrateurs de sortie d'un module

n_g le nombre de relais d'un groupe du système de commande des relais

N_{EM} le nombre de points E_{ci} dans un module

N_{ET} le nombre d'entrées d'opérateurs dans le calculateur

n_I le nombre de points intermédiaires dans un concentrateur

N_I le nombre de relais composant le système de câblage inter-modulaire

n_L le nombre de lignes joignant 2 modules voisins

N_M le nombre de relais composant le système de câblage d'un module

N_{SM} le nombre de points S_{ci} d'un module

N_{ST} le nombre de sorties d'opérateurs dans un calculateur

N_T le nombre total de relais composant le système de câblage d'un calculateur analogique

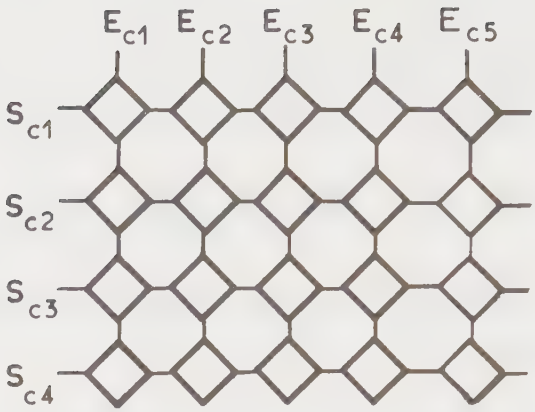
p_s , p_e des coefficients de proportionnalité définis page 35

S_{ci} points reliés par le système de câblage intramodulaire.

I.2.1 - Notion de module

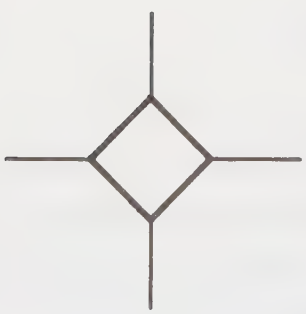
Il est évident que la fiabilité, l'encombrement et le coût d'un système de câblage automatique sont fonction du nombre de relais qui le composent, de leur technologie et de leur qualité. Il est donc essentiel d'employer un nombre minimal de relais lors de la réalisation d'un système de câblage.

Il existe $N_{ET}.N_{ST}$ connexions possibles entre un ensemble de N_{ET} points (les entrées des opérateurs d'un calculateur par exemple) et un ensemble de N_{ST} points (les sorties des opérateurs

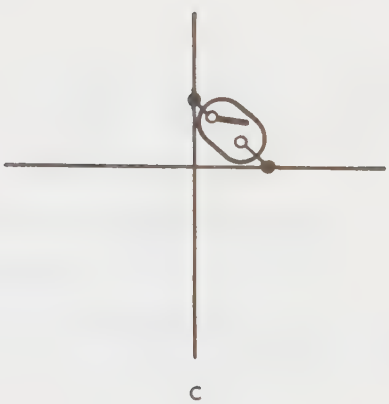


Système de câblage matriciel

a



b



c

Le symbole b représente le montage c

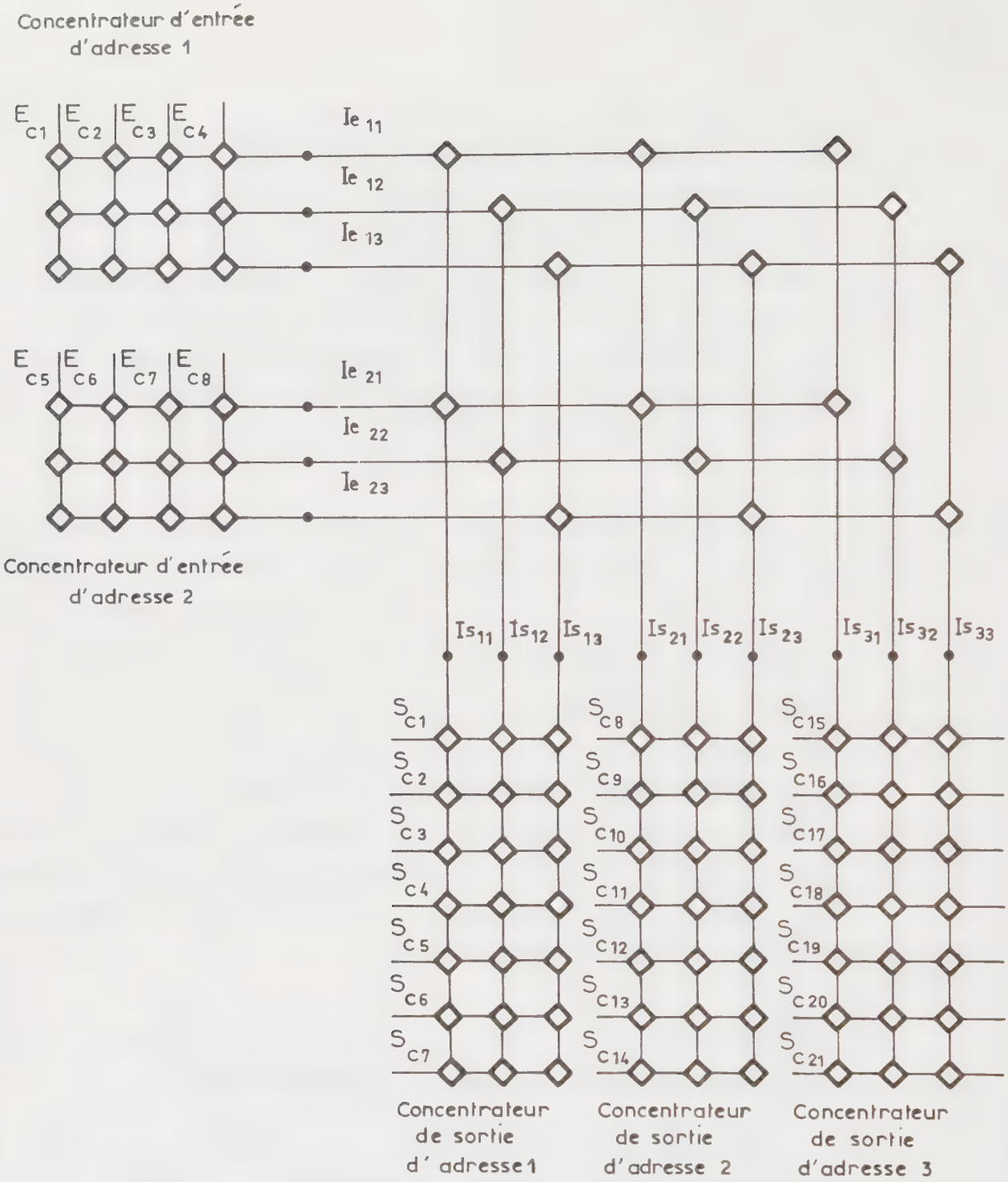
Figure I 2_1_1

par exemple). Celles-ci peuvent être réalisées au moyen d'un montage matriciel (fig I.2.1.1. page 26) qui utilise $N_{ET} \cdot N_{ST}$ relais et qui permet de réaliser simultanément toutes les liaisons possibles, mais on a vu au paragraphe I.1.2. (page 19) que peu de liaisons sont effectuées en même temps au cours du câblage d'un problème. C'est pourquoi lorsque $N_{ET}.N_{ST}$ devient trop important, il est souhaitable de concevoir de nouveaux montages qui ne réalisent pas simultanément toutes les liaisons possibles mais qui de ce fait, utilisent un nombre inférieur de relais.

De plus, l'analyse effectuée au paragraphe I.1.2. (page 19), relative à l'étude des types de liaisons rencontrées dans les problèmes de câblage analogique, a montré que peu de connexions joignent des opérateurs éloignés sur le schéma. Cette propriété conduit à diviser le calculateur analogique en plusieurs parties identiques appelées modules. Dans ce cas, le système de câblage se compose de 2 sous-systèmes, l'un reliant les opérateurs d'un même module appelé système de câblage intramodulaire, l'autre reliant les modules entre eux appelé système de câblage intermodulaire. On verra que, dans la pratique, le nombre de relais employés par ces deux sous-systèmes est relativement faible par rapport au nombre de liaisons possibles.

I.2.2 - Etude du sous-système de câblage intramodulaire

Le système de câblage intramodulaire proposé est le système de câblage du type téléphonique représenté sur la figure I.2.2.1. (page 28).



Système de câblage intramodulaire

Figure I 221

I.2.2.1 - Description du sous-système de câblage intramodulaire :

Ce système réalise des liaisons électriques à l'aide de relais entre un ensemble de points noté E_{ci} et un ensemble de points noté S_{ci}

Faisons apparaitre dans ce système deux ensembles de points intermédiaires $\{I_e\}$ et $\{I_s\}$ conformément à la figure I.2.2.1.

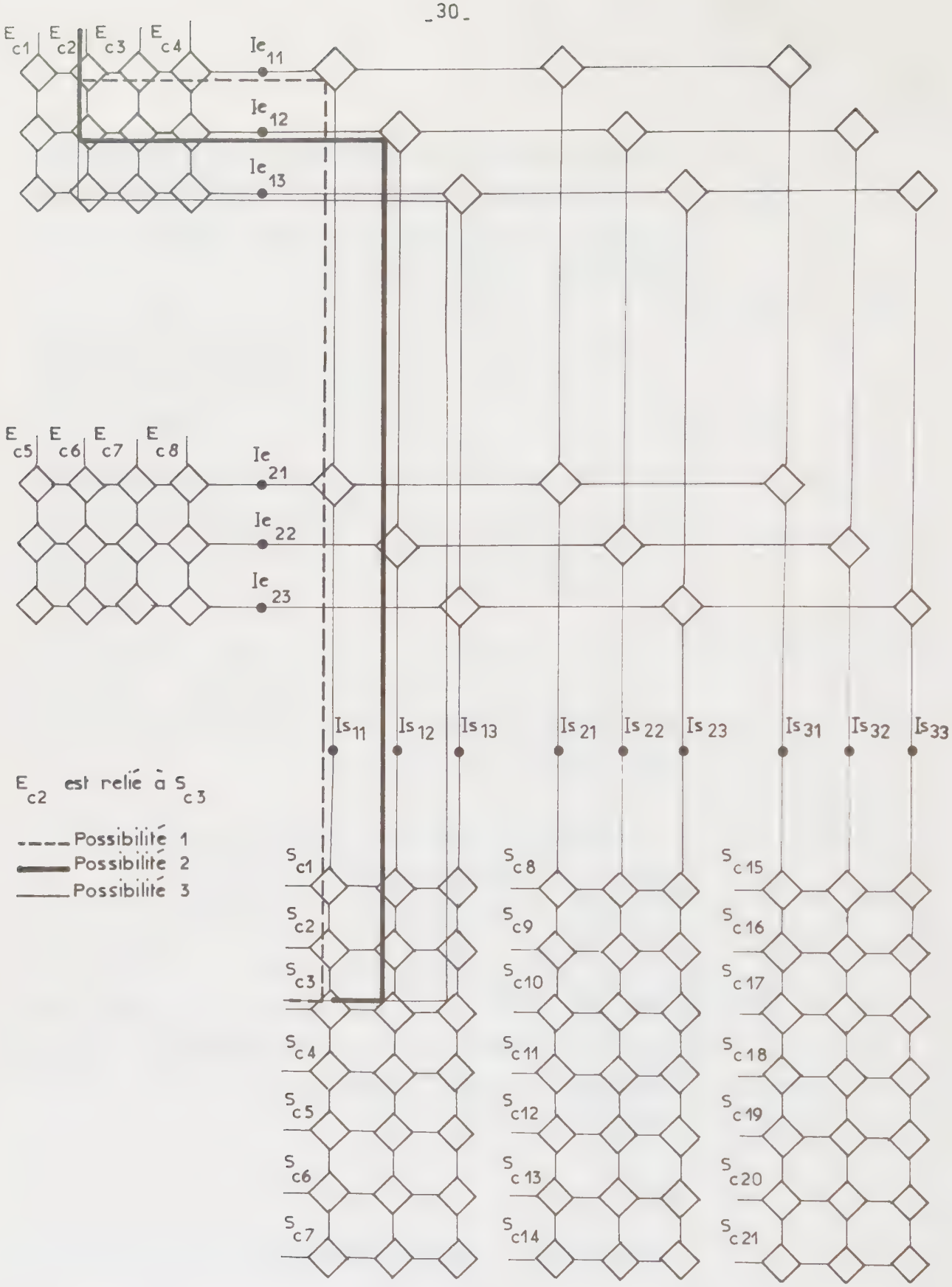
Les points E_{ci} et Ie sont groupés en sous-ensembles disjoints appelés concentrateurs d'entrée . A l'intérieur d'un concentrateur d'entrée un système matriciel relie tout point E_{ci} à tout point Ie

Les points S_{ci} et Is sont groupés en sous-ensembles disjoints appelés concentrateurs de sortie . A l'intérieur d'un concentrateur de sortie un système matriciel relie tout point S_{ci} à tout point Is

A l'intérieur des concentrateurs, on attribue une adresse j à chaque point intermédiaire. Ainsi Is_{ij} est le jème point intermédiaire du concentrateur de sortie d'adresse i et Ie_{ij} est le jème point intermédiaire du concentrateur d'entrée d'adresse i. Les points de même adresse j sont reliés entre eux par un système matriciel. Ce qui implique que les concentrateurs d'entrée et de sortie possèdent le même nombre de points intermédiaires.

Soient :

n_I le nombre de points intermédiaires d'un concentrateur



Principe de fonctionnement du système de câblage intra modulaire

Figure I 2_2.2

n_{ce} le nombre de concentrateurs d'entrée d'un module

n_{cs} le nombre de concentrateurs de sortie d'un module.

Pour relier tout point $E_{c\alpha}$ appartenant au concentrateur d'adresse Γ à tout point $S_{c\beta}$ appartenant au concentrateur d'adresse Δ , il existe n_I possibilités, chacune de ces possibilités utilise un point $Ie_{\Gamma j}$ différent ($j = 1 \text{------} n_I$).

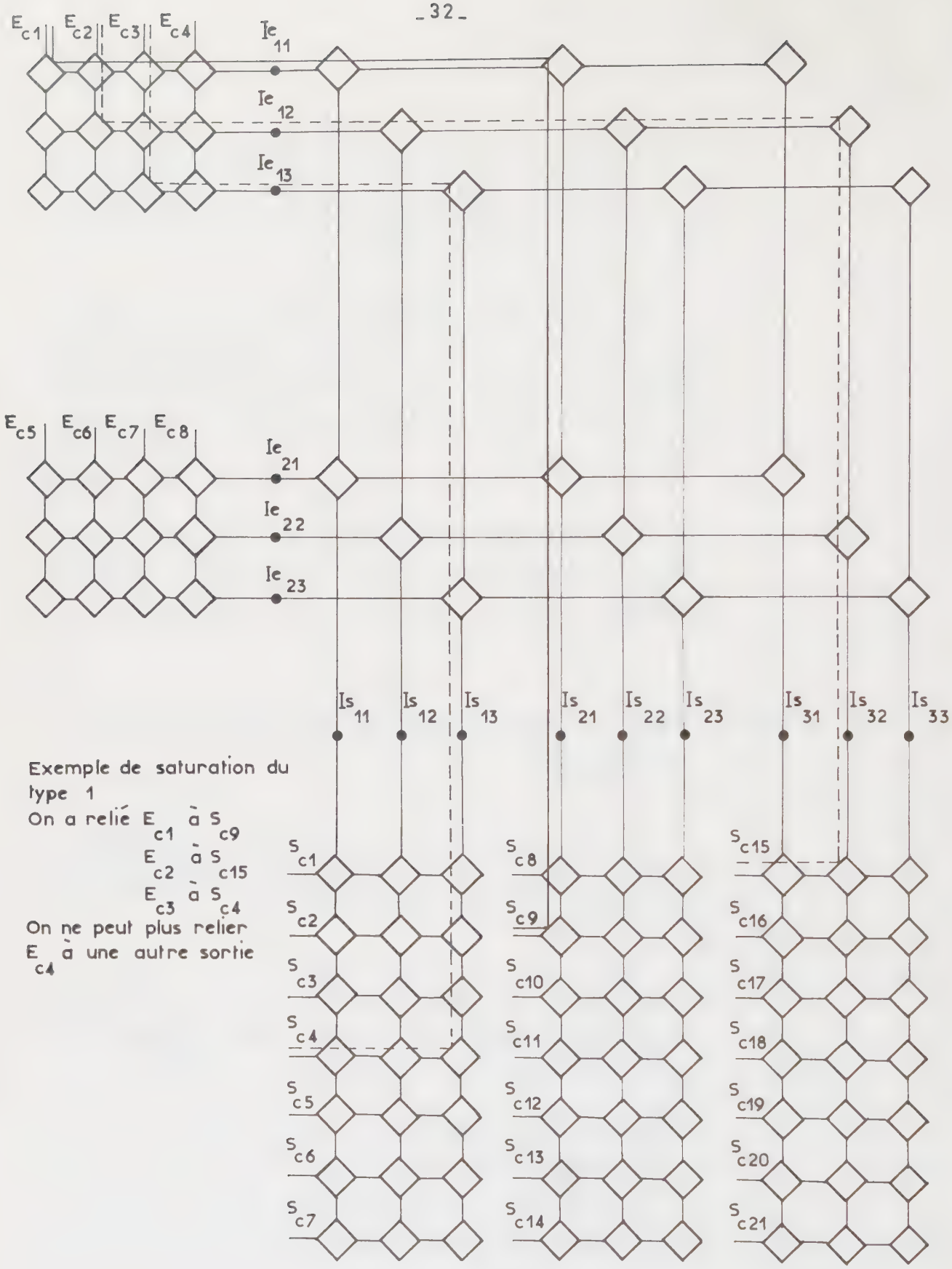
On choisit donc une valeur φ pour l'indice i puis on ferme les relais joignant $E_{c\alpha}$ à $Ie_{\Gamma\varphi}$, $Ie_{\Gamma\varphi}$ à $Is_{\Delta\varphi}$ et $Is_{\Delta\varphi}$ à $S_{c\beta}$ (figure I.2.2.2. page 30).

I.2.2.2 - Limites de fonctionnement du sous-système de câblage intramodulaire :

Le système de câblage est dit saturé dès qu'on ne peut plus réaliser une liaison souhaitée. Il existe deux possibilités de rencontrer une saturation :

1) - Lorsqu'il faut relier un point à un point situé dans un concentrateur dont tous les points intermédiaires sont déjà utilisés (figure I.2.2.3. page 32).

2) - Lorsqu'il faut réaliser une liaison entre deux concentrateurs d'adresse Γ et Δ et qu'il n'existe pas de valeur φ de l'indice j telle que $Ie_{\Gamma\varphi}$ et $Is_{\Delta\varphi}$ soient simultanément libres (figure I.2.2.4. page 33).



Exemple de saturation du type 1

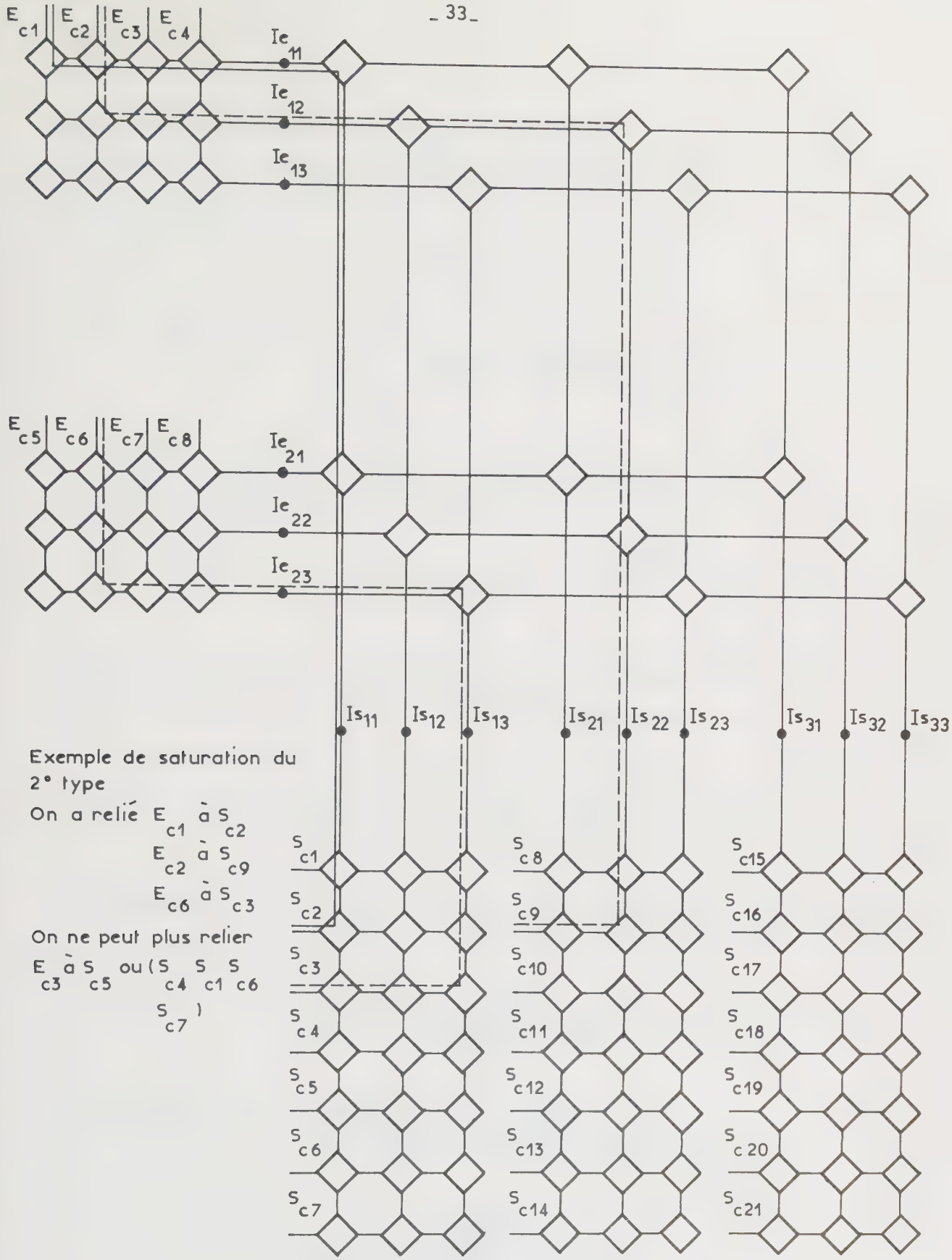
On a relié E_{c1} à S_{c9}

E_{c2} à S_{c15}

E_{c3} à S_{c4}

On ne peut plus relier E_{c4} à une autre sortie

Figure I 2.2.3



Exemple de saturation du 2° type

On a relié E_{c1} à S_{c2}

E_{c2} à S_{c9}

E_{c6} à S_{c3}

On ne peut plus relier E_{c3} à S_{c5} ou (S_{c4} S_{c1} S_{c6} S_{c7})

Figure I 2.2.4

Il est possible de diminuer la probabilité de rencontrer une saturation du premier type en répartissant convenablement les entrées et sorties des opérateurs dans les concentrateurs. De plus, chaque fois que le choix en est possible, il est nécessaire d'utiliser les entrées ou les sorties d'opérateurs qui appartiennent au concentrateur pour lequel un nombre maximal de points intermédiaires restent libres.

Il est possible d'éviter le risque de rencontrer une saturation du deuxième type, en employant les points Ie_{ij} et les points Is_{ij} correspondants dans un ordre déterminé.

I.2.2.3 - Nombre de relais composant le sous-système de câblage intramodulaire :

Soient respectivement N_{EM} et N_{SM} le nombre de points E_{ci} et S_{ci} du module.

- Le nombre de relais composant les concentrateurs de sortie d'un module est égal à :

$$n_{cs}\left(n_I \frac{N_{SM}}{n_{cs}}\right) = n_I\, N_{SM}$$

- Le nombre de relais composant les concentrateurs d'entrée d'un module est égal à :

$$n_{ce}\left(n_I \frac{N_{EM}}{n_{ce}}\right) = n_I\, N_{EM}$$

- Le nombre de relais constituant le système joignant les points intermédiaires d'un module est égal à :

$$n_{ce} \cdot n_{cs} \cdot n_I$$

Par suite, le nombre N_M de relais du système de câblage intramodulaire d'un module est

(11) $$\boxed{N_M = N_{EM}\, n_I + N_{SM}\, n_I + n_{ce}\, n_{cs}\, n_I}$$

Une fois la composition du module déterminée, les valeurs d'un certain nombre de paramètres sont fixées :

- Les nombres des points E_{ci} et S_{ci} reliés par le système de câblage

- Le nombre maximum de liaisons que le système intramodulaire doit pouvoir réaliser en même temps. Comme à chaque liaison correspond l'utilisation d'un point intermédiaire Is_{ij} et d'un point intermédiaire Ie_{ij}, le nombre des points Is_{ij}, $(n_{cs} \cdot n_I)$, et le nombre des points Ie_{ij}, $(n_{ce} \cdot n_I)$, sont imposés.

Soit les paramètres p_s et p_e tels que :

(12) $$n_{cs}\, n_I = p_s\, N_{SM}$$

(13) $$n_{ce}\, n_I = p_e\, N_{EM}$$

Des remarques précédentes, il résulte que p_s et p_e sont fixés par la composition du module.

Des équations (11), (12) et (13), on tire l'équation suivante :

$$N_M = (N_{EM} + N_{SM}) n_I + \frac{p_e p_s N_{EM} N_{SM}}{n_I} \tag{14}$$

Déterminons, une fois fixées les valeurs de N_{EM} N_{SM}, p_e, p_s, la valeur de n_I pour laquelle le nombre de relais N_M est minimal. Celle-ci notée $(n_I)_{min}$ est entière et voisine de la valeur de n_I qui annule la dérivée $\frac{dN_M}{dn_I}$

Cette dernière est nulle lorsque :

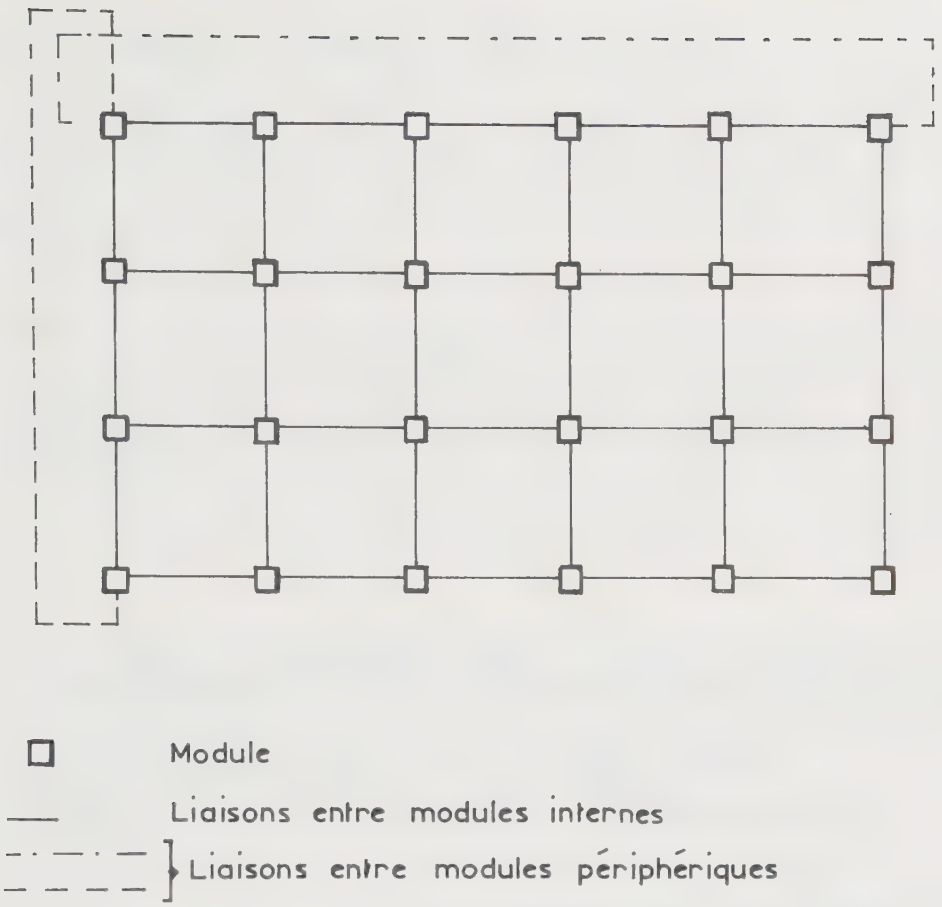
$$n_I = (n_I)_{min} = \sqrt{p_s p_e N_{EM} N_{SM} \frac{1}{(N_{EM} + N_{SM})}} \tag{15}$$

Dans ce cas :

$$\boxed{N_M = (N_M)_{min} = 2\sqrt{p_s p_e N_{EM} N_{SM} (N_{EM} + N_{SM})}} \tag{16}$$

On indique dans le tableau à double entrée T2 les valeurs de $2\sqrt{N_{EM} N_{SM} (N_{EM} + N_{SM})}$ en fonction de N_{EM} et du rapport $\frac{N_{SM}}{N_{EM}}$.

$(2\sqrt{N_{EM} N_{SM} (N_{EM} + N_{SM})}$ représente le nombre minimal de relais composant le système de câblage intramodulaire lorsque $p_s = p_e = 1)$



Liaisons intermodulaires

Figure I_2.3.1

TABLEAU T 2

N_{SM}/N_{EM} \ N_{EM}	10	20	50	100	500	1 000
1	89	252	1 000	2 828	31 622	89 442
2	154	438	1 732	4 898	54 772	154 919
3	219	619	2 449	6 929	77 459	219 089
4	282	800	3 162	8 944	100 000	282 842
5	346	979	3 872	10 954	122 474	346 410

I.2.3 - Etude du sous-système de câblage intermodulaire

Le sous-système de câblage intermodulaire est constitué à la base par des lignes électriques reliant les modules entre eux de la façon suivante (figure I.2.3.1. page 37):

On dispose les modules aux noeuds d'un réseau matriciel. On dit que deux modules sont voisins sur la matrice s'ils se trouvent sur la même ligne où la même colonne et si aucun autre module n'est intercalé entre eux. On relie chaque module à ses quatre modules voisins sur la matrice. Pour les modules périphériques, on suppose que la matrice est enroulée sur un cylindre et on joint les modules voisins de la même façon que précédemment.

Les extrémités des lignes intermodulaires peuvent être considérées soit comme des entrées d'opérateurs, soit comme des sorties d'opérateurs.

Soit n_L le nombre de lignes électriques reliant deux modules voisins sur la matrice. Si la matrice sur laquelle on dispose les modules possède plus de deux lignes et plus de deux colonnes, le sous-système de câblage intermodulaire est composé de $2N.n_L$ lignes électriques.

Le sous-système de câblage comprend en outre un système de câblage semblable à celui défini au paragraphe I.2.1. (page 27) qui permet de relier les lignes entre elles dans le but de faciliter les liaisons entre modules éloignés. Ce système relie ainsi $2N.n_L$ lignes électriques à $2N.n_L$ lignes électriques.

Soient respectivement p_{s1} et p_{e1} les valeurs des paramètres p_s et p_e du système de câblage intermodulaire. D'après l'équation (16) (page 36), le nombre minimal de relais composant ce système de câblage est égal à $(N_I)_{min}$

$$(N_I)_{min} = 2\sqrt{p_{s1}\, p_{e1}\, 2Nn_L\, 2Nn_L\, (2Nn_L + 2Nn_L)}$$

(17)
$$\boxed{(N_I)_{min} = 8Nn_L\sqrt{p_{s1}\, p_{e1}\, Nn_L}}$$

I.2.4 - Détermination de la taille du module qui permet d'emplover un nombre minimal de relais pour le système de câblage

Dans la pratique, un module devrait posséder quelques dizaines d'entrées et sorties d'opérateurs $(10 < N_{EM} < 200, 10 < N_{SM} < 500)$ Dans ce cas, il parait raisonnable d'admettre que le nombre de lignes joignant deux modules voisins (n_L) devrait être à peu près proportionnel au nombre d'opérateurs du module. Pour un calculateur donné, le nombre d'opérateurs composant le module est inversement proportionnel au nombre N de modules. Par suite n_L est inversement proportionnel à N et

$$n_L = \frac{l}{N} \tag{18}$$

l étant un coefficient qui dépend de la composition du module.

Soient N_{ET} et N_{ST} le nombre d'entrées et sorties d'opérateurs d'un calculateur.

Soient respectivement p_{s2} et p_{e2} les valeurs des paramètres p_s et p_e du système de câblage intramodulaire.

On relie les extrémités des lignes intermodulaires aux points S_{ci} Par suite, on a :

$$N_{SM} = \frac{N_{ST}}{N} + 4n_L = \frac{1}{N}(N_{ST} + 4l) \tag{19}$$

De plus, on a ;

$$N_{EM} = \frac{N_{ET}}{N} \tag{20}$$

Des équations (16), (18), (19) et (20), on tire l'équation indiquant le nombre minimal de relais du système de câblage intramodulaire d'un module

$$(21) \qquad (N_M)_{min} = 2\sqrt{p_{s2}\, p_{e2}\, \frac{N_{ET}}{N}\left(\frac{N_{ST}}{N}+\frac{4l}{N}\right)\left(\frac{N_{ET}}{N}+\frac{N_{ST}}{N}+\frac{4l}{N}\right)}$$

$$(N_M)_{min} = \frac{K_1}{N}\sqrt{\frac{1}{N}}$$

avec :

$$K_1 = 2\sqrt{p_{s2}\, p_{e2}\, N_{ET}\,(N_{ST}+4l)\,(N_{ET}+N_{ST}+4l)}$$

Des équations (17) et (18), on tire l'équation qui indique le nombre minimal de relais du système de câblage intermodulaire.

$$(22) \qquad (N_I)_{min} = 8N\frac{l}{N}\sqrt{p_{s1}\, p_{e1}\; N\frac{l}{N}} = K_2$$

avec :

$$K_2 = 8l\sqrt{l}\;\sqrt{p_{s1}\, p_{e1}}$$

Le système de câblage du calculateur est composé de N_T relais avec :

$$(23) \qquad N_T = N\, N_M + N_I$$

Le nombre minimal de relais du système de câblage $(N_T)_{min}$ peut être exprimé de la façon suivante :

$$(N_T)_{min} = \frac{K_1}{\sqrt{N}} + K_2 \qquad (24)$$

K_1 et K_2 étant imposés par la composition du calculateur, il résulte de l'équation (24) que pour réduire le nombre N_T de relais du système de câblage automatique proposé, il faut augmenter le nombre N de modules.

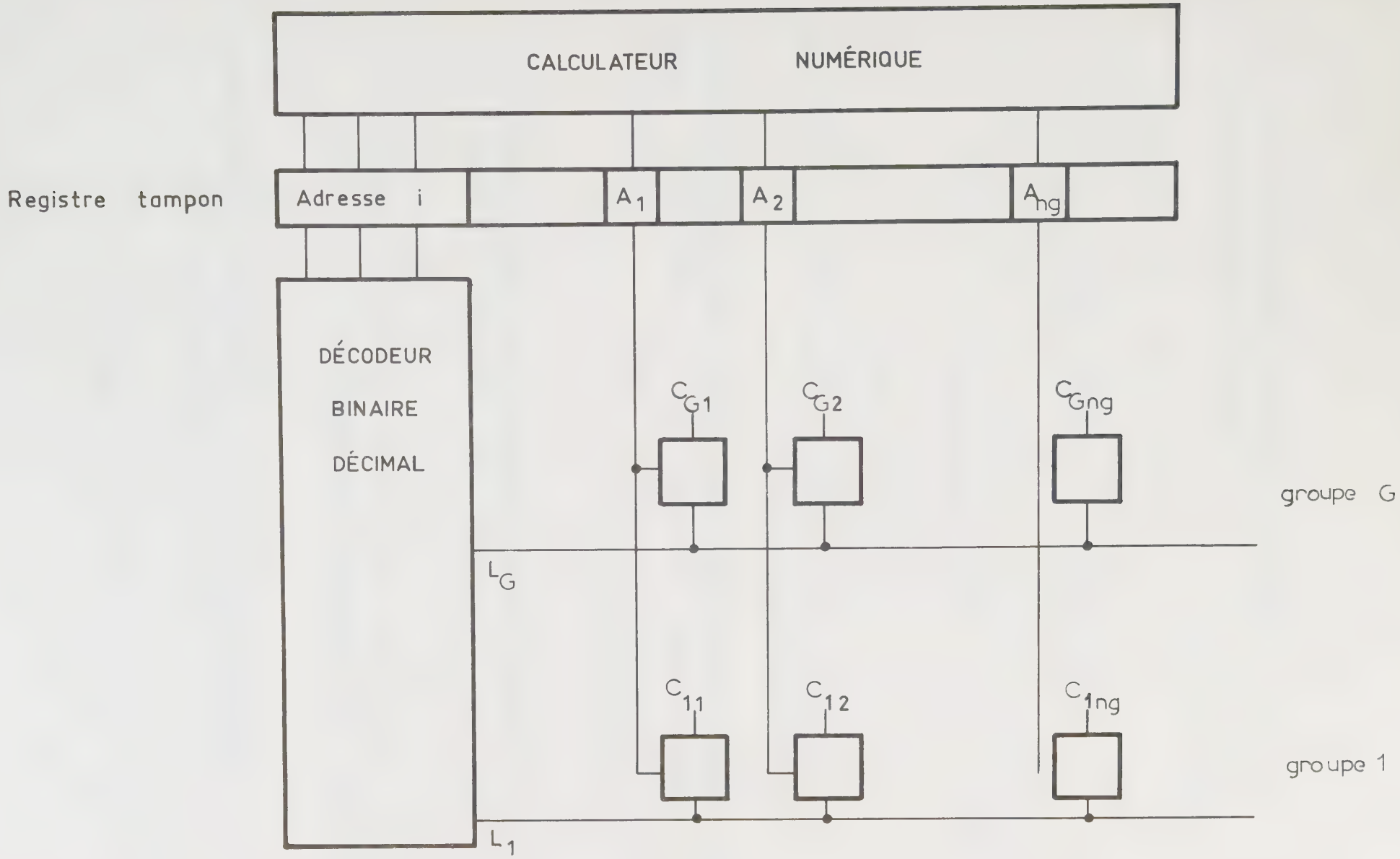
I.2.5 - Proposition d'un système de commande des relais

Un système de commande des relais est associé au système de câblage automatique de chaque module et au système de câblage intermodulaire. L'organisation d'un de ces systèmes est représenté sur la figure I.2.5.1. (page 43).

- Le registre tampon emmagasine les ordres provenant du calculateur numérique.

- Les relais sont divisés en G groupes d'adresse i. A l'intérieur d'un groupe, chaque relaisest repéré par un indice j ($j = 1, \ldots n_g$). Ainsi le relais r_{ij} est le jème relais du groupe d'adresse i.

Soit, C_{ij} le signal logique de commande du relais r_{ij} C_{ij} est tel que si C_{ij} est égal à un, le relais r_{ij} est en position fermée et si C_{ij} est nul, le relais est en position ouverte.



Organisation du système de commande des relais d'un module

Figure I 2.5.1

On désire commander les relais groupe par groupe. Pour cela, on engendre l'ordre C_{ij} à l'aide d'un circuit logique qui reçoit deux ordres :

1) Un premier ordre L_i commun à tous les relais du groupe i indique le groupe que l'on veut commander de la façon suivante :

$L_i = 1$ pour le groupe choisi

$L_i = 0$ pour les autres groupes.

Cet ordre peut être fourni par un décodeur binaire décimal commandé par l'adresse binaire i.

2) Un deuxième ordre A_j indique l'état que l'on veut donner au relais d'adresse j du groupe choisi : $A_j = 0$ indique que l'on veut ouvrir ce relais, $A_j = 1$ indique que l'on veut fermer ce relais.

Il faut donc lorsqu'un groupe est sélectionné que chaque relais r_{ij} de ce groupe prenne l'état défini par l'ordre A_j Ce qui se traduit par la condition suivante :

(25) $$C_{ij} = A_j \quad \text{si} \quad L_i = 1$$

Il faut aussi que l'état des relais des groupes non sélectionnés ne change pas. Ce qui est exprimé par la condition suivante :

(26) $$C_{ij} = C_{ij} \quad \text{si} \quad L_i = 0$$

Par suite, les variables logiques C_{ij} , L_i et A_j vérifient l'équation logique :

(27) $$C_{ij} = C_{ij}\,\overline{L_i}\,v\,A_j\,L_i$$

Le circuit réalisé à partir de cette équation présente un aléa de commutation. Ce qui nous amène à réaliser les circuits engendrant C_{ij} à partir de l'équation suivante :

(28) $$C_{ij} = (C_{ij}\,v\,L_i\,A_j)(\overline{L_i}\,v A_j)$$

I.2.6 - Caractéristiques des principaux types de relais disponibles dans l'industrie

L'industrie produit à ce jour deux principaux types de relais :

1) Les relais électroniques à transistor à effet de champ (F.E.T.)

2) Les relais électromécaniques à lames souples (reed-relays).

On trouvera dans le tableau T.3, les principales caractéristiques d'un relais à transistor à effet de champ (Radiotechnique Compelec BSV 78) et d'un relais électromécanique (picored CLARE PRME 15005.)

Dans ce tableau comparatif,

- Z_f l'impédance du relais en position fermée, est équivalente à une résistance.
- Z_o l'impédance du relais en position ouverte, est équivalente à une résistance r_o, shuntée par une capacité C_o

- V_c est la tension de claquage du relais.
- i_{max} est le courant maximal admis par le relais.
- t_c est le temps de commutation du relais(temps maximal)
- N_V est la durée de vie du relais en nombre de commutations. (La durée de vie d'un relais électronique ne dépend pas du nombre de commutations qu'il effectue).
- P est le prix unitaire d'un relais (hors taxe) par groupe de 10 000 relais. P est exprimé en francs.

TABLEAU T 3

	Z_f (Ω)	r_o (Ω)	C_o (pF)	V_c (V)	i_{max} (mA)	t_c (µs)	N_v	P (F)
BSV 78	25	10^{12}	5	40	50	0,01	/	10
PRME 15005	0,2-1	10^{10}	0,5	300	500	500	10^8	7,30

- Les relais électroniques possèdent deux inconvénients :
  - une tension de claquage relativement faible.
  - une impédance élevée en position fermée.

En revanche, ils sont rapides et de plus, plusieurs de ces relais pourraient être associés dans un même circuit intégré. Dans ce cas, ils seraient peu coûteux et très peu encombrants.

- Les relais électromécaniques ont de meilleures caractéristiques électriques. Par contre, ils sont coûteux, plus lents et beaucoup plus encombrants que les relais électroniques.

I.3 - INFLUENCE DE LA PRESENCE DU SYSTEME DE CABLAGE SUR LA PRECISION DES OPERATEURS ANALOGIQUES :

On utilise dans ce chapitre les notations des chapitres I.1 et I.2 et les suivantes :

e_i l'entrée de l'amplificateur d'adresse i

E_i l'entrée d'adresse i d'un "opérateur-tension"

j_{pe} le courant parasite à l'entrée d'un amplificateur

j_{pi} des courants parasites définis dans le texte.

j_o le courant de référence du calculateur.

n_f le nombre de relais en position fermée joignant deux opérateurs.

r_i un relais d'adresse i.

s_i la sortie d'adresse i d'un "opérateur courant".

V_{ei} le potentiel de l'entrée e_i.

V_{Ei} le potentiel de l'entrée E_i.

V_{Ieij} le potentiel du point intermédiaire Ie_{ij}.

V_{Isij} le potentiel du point intermédiaire Is_{ij}.

V_{si} le potentiel de la sortie s_i.

V_{Si} le potentiel de la sortie S_i.

V_o la tension de référence du calculateur.

ΔV_p une différence de potentiel parasite.

Z_e l'impédance d'entrée d'un "opérateur-tension."

Z_{eAc} l'impédance d'entrée d'un amplificateur contre réactionné.

Z_f l'impédance d'un relais en position fermée.

Z_o l'impédance d'un relais en position ouverte.

Z_s l'impédance de sortie d'un "opérateur-courant"

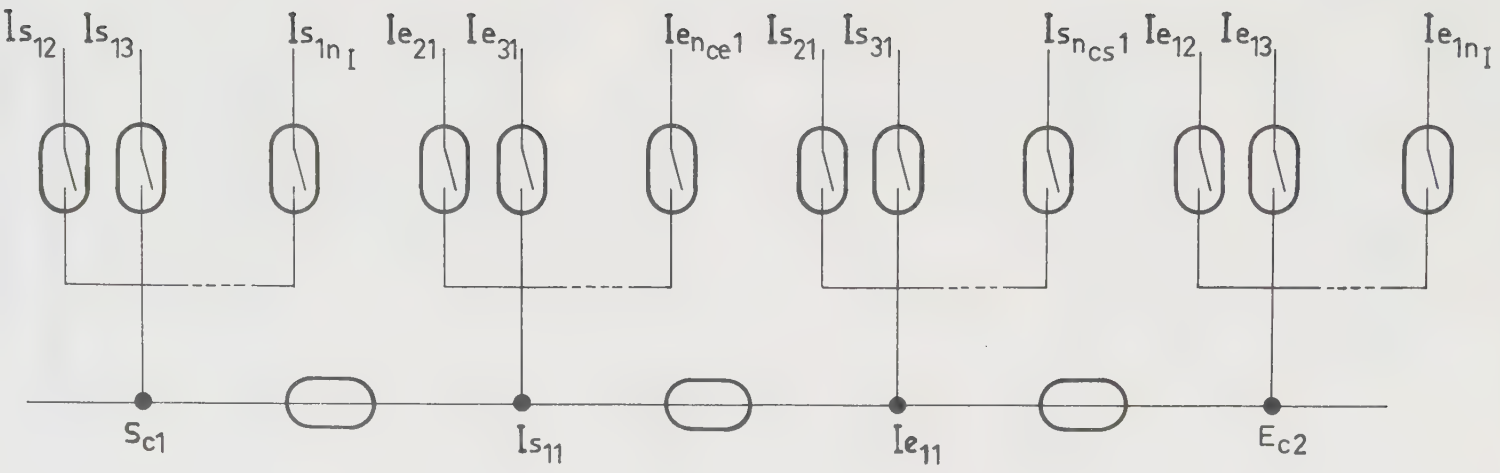
Z_{sAc} l'impédance de sortie d'un amplificateur contre réactionné.

I.3.1 - Généralités

I.3.1.1 - Définition de la précision d'un opérateur analogique :

On dit que la précision d'un opérateur analogique est de 10^{-n} lorsque l'erreur à la sortie de l'opérateur reste inférieure au produit $10^{-n} V_o$ pour un "opérateur-tension" et au produit $10^{-n} j_o$ pour un "opérateur-courant" (V_o et j_o étant la tension et le courant de référence du calculateur).

Les opérateurs analogiques actuels possédent une précision de 10^{-4} entre 0 et 100 Hz et de 10^{-3} à 1 000 Hz.



Etat du système de câblage lorsqu'on relie S_{c1} à E_{c2} en utilisant les points Is_{11} et Ie_{11}

Figure I 3_1_1

I.3.1.2 - Potentiel des différents points du système de câblage :

Un système de câblage automatique à base de relais est équivalent à un montage complexe composé uniquement de résistances et de capacités. Comme les valeurs absolues des potentiels des seuls éléments actifs du calculateur (les amplificateurs) ne peuvent être supérieures à V_0, et comme il n'y a ni inductances ni éléments actifs à l'intérieur du système de câblage, il n'y a pas de points du système de câblage dont le potentiel soit supérieur au potentiel le plus élevé appliqué au système de câblage.

I.3.1.3 - Enoncé du problème :

Lorsqu'on relie un point $S_{c\alpha}$ à un point $E_{c\beta}$ par l'intermédiaire des points $Is_{\Delta\varphi}$ et $Ie_{\Gamma\varphi}$ on ferme les relais joignant $S_{c\alpha}$ et $Is_{\Delta\varphi}$, $Is_{\Delta\varphi}$ et $Ie_{\Gamma\varphi}$, $Ie_{\Gamma\varphi}$ et $E_{c\beta}$ et on ouvre les relais joignant :

$S_{c\alpha}$ et $Is_{\Delta j}$ ($j = 1, \ldots n_I$ avec $j \neq \varphi$)
$Is_{\Delta\varphi}$ et $Ie_{i\varphi}$ ($i = 1, \ldots n_{ce}$ avec $i \neq \Gamma$)
$Ie_{\Gamma\varphi}$ et $Is_{i\varphi}$ ($i = 1, \ldots n_{cs}$ avec $i \neq \Delta$)
$E_{c\beta}$ et $Ie_{\Gamma j}$ ($j = 1, \ldots n_I$ avec $j \neq \varphi$)

Par exemple, sur la figure I.3.1.1. (page 49), on a joint S_{c1} à E_{c2} par l'intermédiaire des points Ie_{η} et Is_{η}.

On a vu au paragraphe I.2.6. (page 45), que, dans la pratique, les relais présentent en position fermée

une impédance non nulle et en position ouverte une impédance finie :

- en s'ajoutant aux impédances de calcul (Z_e et Z_s) les impédances des relais en position fermée faussent les résultats fournis par les opérateurs.

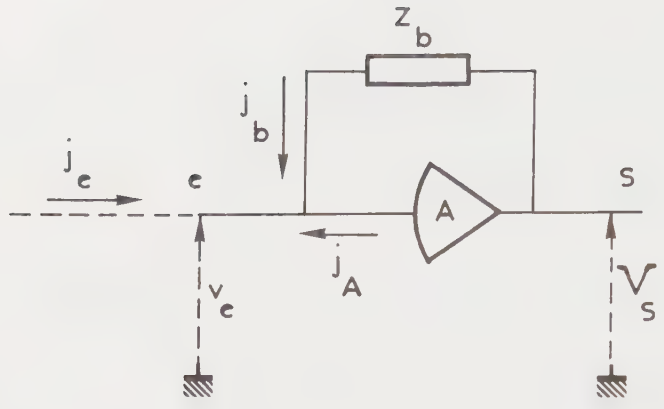
- comme en position ouverte les relais possèdent une impédance finie, des courants parasites circulent dans le calculateur. En s'ajoutant aux courants de calcul, ils entachent les résultats d'une erreur que l'on détermine au cours de ce chapitre. Il est à noter que l'impédance des relais en position ouverte décroît lorsque la fréquence des courants qui les parcourent, augmente. L'erreur due aux relais en position ouverte croît donc avec la fréquence des courants de calcul.

I.3.1.4 - Etude du quadripôle équivalent à un amplificateur contre-réactionné : (figure I.3.1.2. page 52).

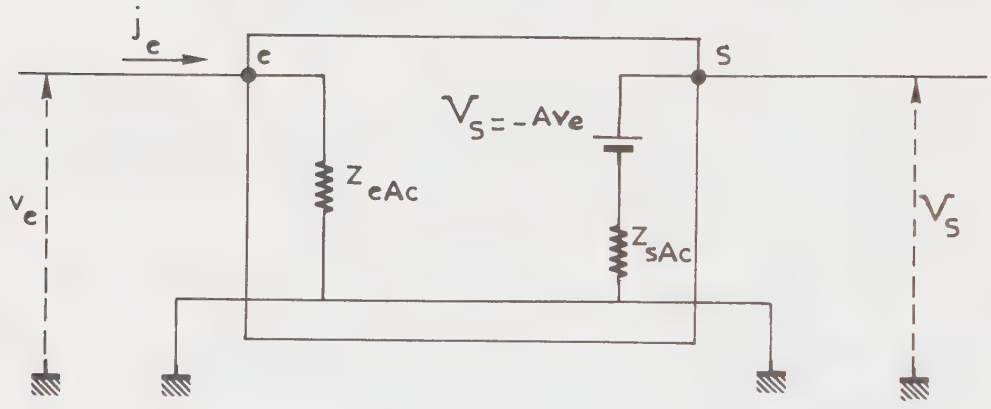
On a vu dans le tableau T1 (page 13) que l'on peut considérer la sortie des amplificateurs opérationnels comme une source de tension de faible impédance interne.

Déterminons l'impédance d'entrée d'un amplificateur contre-réactionné (Z_{eAc}) . Par définition, elle est égale au rapport de la tension d'entrée du montage (V_e) au courant d'entrée du montage (j_e).

Les équations qui régissent le fonctionnement d'un amplificateur opérationnel contre réactionné (figure I.3.1.2a. page 52) sont :



a) Amplificateur contre réactionné



b) Quadripôle équivalent à un amplificateur contre réactionné

Figure I 3_1_2

(29) $$j_A + j_b + j_e = 0$$

(5) $$j_A = \frac{-v_e}{Z_A}$$

(4) $$j_b = \frac{V_S - v_e}{Z_b}$$

(1) $$V_S = -A\, v_e$$

Des équations (1), (4), (5) et (29), on tire l'équation :

(30) $$j_e = v_e \left(\frac{1}{Z_A} + \frac{1}{Z_b} + \frac{A}{Z_b}\right)$$

Par suite, l'impédance d'entrée Z_{eAc} du montage est égale à

(31) $$Z_{eAc} = \frac{V_e}{j_e} = \frac{Z_b}{\frac{Z_b}{Z_A} + 1 + A}$$

- $1 + \frac{Z_b}{Z_A}$ est égal à quelques unités
- A varie de 10^8 à 10^4 selon la fréquence des courants de calcul.

Il résulte que $1 + \frac{Z_b}{Z_A}$ est négligeable devant A et on a.

(32) $$\boxed{Z_{eAc} = \frac{Z_b}{A}}$$

Dans la pratique Z_{eAc} varie entre un milliohm et quelques dizaines d'ohms.

Considérons deux exemples extrêmes :

a) $Z_b = 10^5 \Omega$, $f = 0 Hz$ par suite $A = 10^8$
et $Z_{eAc} = 10^{-3} \Omega$

b) Z_b est une capacité de $100\ pF$, $f = 1000\ Hz$
dans ce cas $A = 10^4$ et $Z_{eAc} = 160 \Omega$

I.3.1.5 - Applications numériques :

La valeur de la tension de référence des calculateurs analogiques actuels est soit de $10\ V$ soit de $100\ V$.

Par construction, dans les calculateurs modernes :

- Dans le cas où la tension de référence est égale à $10 V$ les valeurs des impédances de calcul (Z_e et Z_s) sont de $10^5 \Omega$.

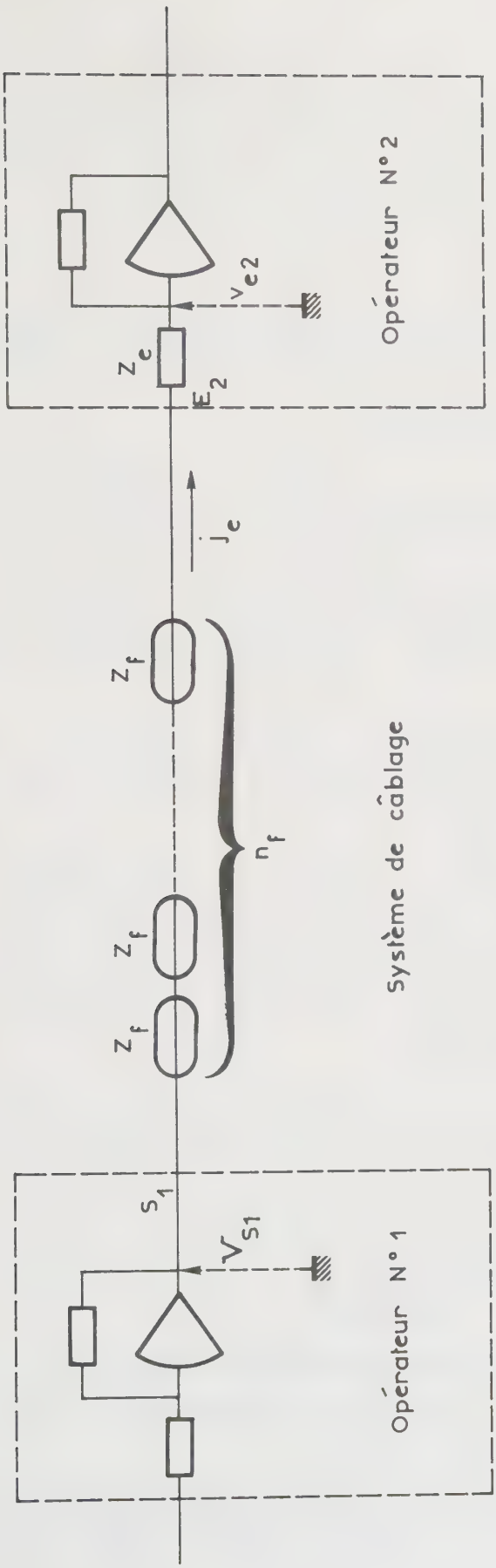
- Lorsque la tension de référence est égale à $100 V$, les valeurs des impédances de calcul (Z_e et Z_s) sont de $10^6 \Omega$.

Dans les deux cas, on a :

$$j_o = \frac{V_o}{Z_e} = \frac{V_o}{Z_s} = 10^{-4} A \qquad (33)$$

On rencontre donc, dans la pratique les possibilités suivantes :

- cas 1) $V_o = 10 V$ utilisation de relais électromécaniques
- cas 2) $V_o = 10 V$ utilisation de relais électroniques
- cas 3) $V_o = 100 V$ utilisation de relais électromécaniques
- cas 4) $V_o = 100 V$ utilisation de relais électroniques.



"Opérateurs - tension" reliés par n_f relais en position fermée

Figure I 321

On effectuera des applications numériques sur ces quatre cas, les relais utilisés étant ceux dont on indique les caractéristiques dans le tableau T3 (page 46).

I.3.2 - Erreur due à la présence des relais en position fermée

I.3.2.1 - Opérateur tension :

La figure I.3.2.1. (page 55) représente deux opérateurs-tension d'adresse 1 et 2 reliés par n_f relais en position fermée.

Le courant j_e qui aurait dû avoir pour valeur :

(34) $$j_{ec} = \frac{V_{S1} - v_{e2}}{Z_e}$$, si Z_f était nul a

pour valeur

(35) $$j_e = \frac{V_{S1} - v_{e2}}{Z_e + n_f Z_f}$$

Il résulte que l'erreur relative due à la présence des relais en position fermée est ;

(36) $$\frac{j_{ec} - j_e}{j_{ec}} = \frac{n_f Z_f}{Z_e + n_f Z_f}$$

Dans le système de câblage défini au chapitre I.2. (page 24), n_f est compris entre 3 et 8.

On trouve dans le tableau T4 les valeurs de l'erreur relative due aux relais en position fermée dans les cas

1, 2, 3, 4 définis au paragraphe I.3.1.5. (page 54).

TABLEAU T_4	cas 1	cas 2	cas 3	cas 4
$\frac{j_{ec}-j_e}{j_{ec}}$	8×10^{-5}	2×10^{-3}	8×10^{-6}	2×10^{-4}

Dans le cas de l'utilisation de semi-conducteurs (cas 2) il apparait que l'erreur introduite par les relais en position fermée est supérieure à celle introduite par les opérateurs (10^{-4}).

On pourrait diminuer la valeur de Z_e d'une quantité $n_f Z_f$ de sorte que j_e soit égal à $\frac{V_{S1}-v_{e2}}{(Z_e-n_f Z_f)+n_f Z_f} = j_{ec}$

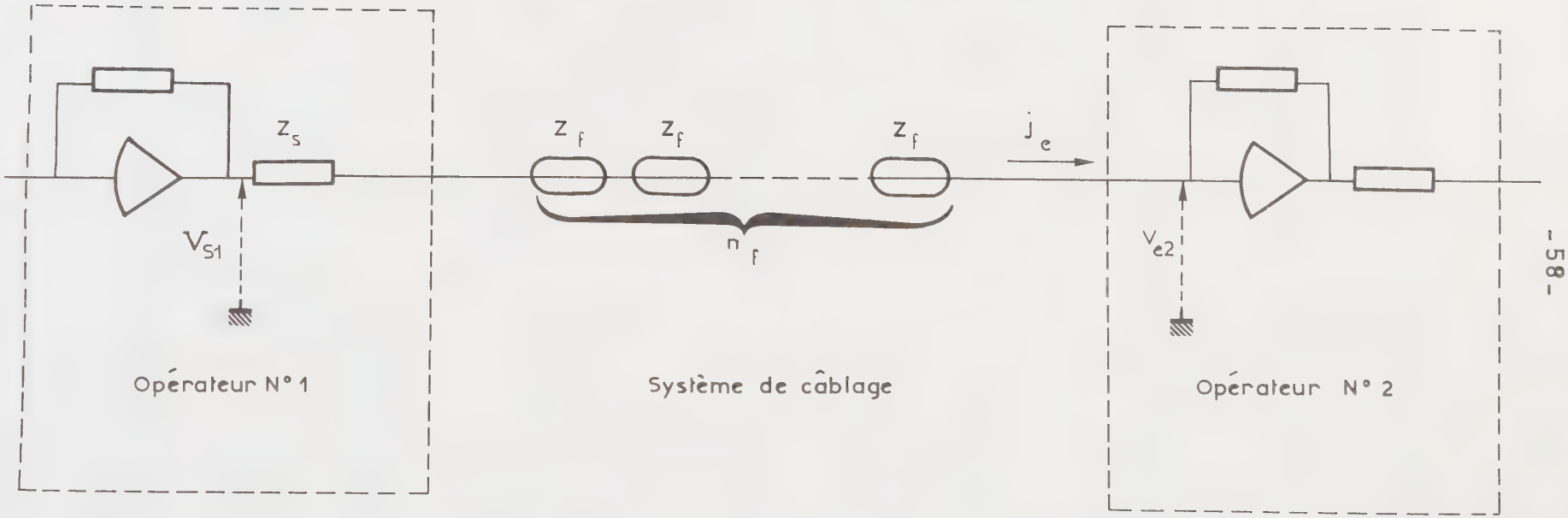
Dans la pratique, Z_f varie d'un relais à l'autre ce qui rend illusoire toute correction. Il faut donc que les efforts technologiques dans le domaine des relais électroniques à transistor à effet de champ portent sur la diminution de Z_f.

I.3.2.2 - "Opérateurs-courant" :

La figure I.3.2.2. (page 58) représente deux "opérateurs-courant" d'adresse 1 et 2 reliés par n_f relais en position fermée.

Le courant à l'entrée de l'opérateur 2 qui aurait dû avoir pour valeur :

(37) $$j_{ec} = \frac{V_{S1}-v_{e2}}{Z_s}$$



"Opérateurs_courant" reliés par n_f relais en position fermée

Figure I 322

Si Z_f était nul, a pour valeur :

(38) $$j_e = \frac{V_{S1} - v_{e2}}{Z_s + n_f Z_f}$$

Il résulte que l'erreur relative due à la présence des relais en position fermée est égale à :

(39) $$\frac{j_{ec} - j_e}{j_e} = \frac{n_f Z_f}{Z_s + n_f Z_f}$$

Les valeurs des impédances Z_e et Z_s étant égales (paragraphes I.3.1.5., page 54), cette erreur est égale à celle définie au paragraphe I.3.2.1. (page 57) et on peut tirer les mêmes conclusions qu'au paragraphe précédent.

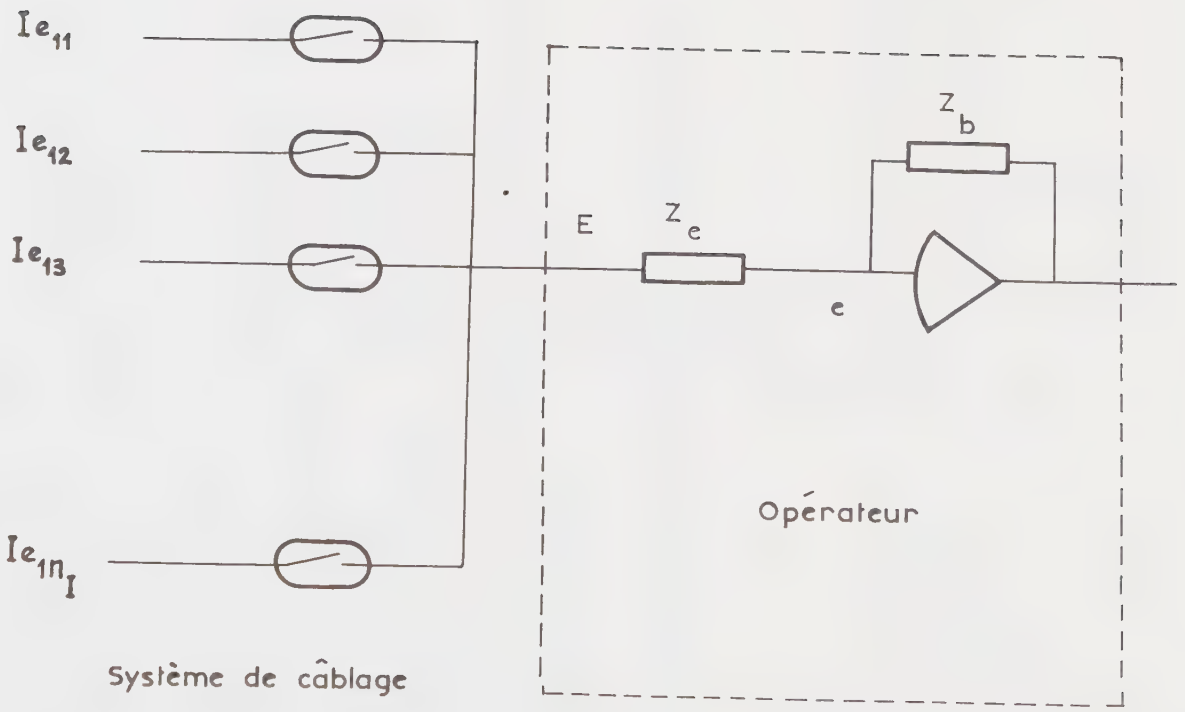
I.3.3 - Erreurs dues à la présence des relais en position ouverte

I.3.3.1 - "Opérateurs-tension"

I.3.3.1.1. Détermination de l'erreur due aux relais en position ouverte :

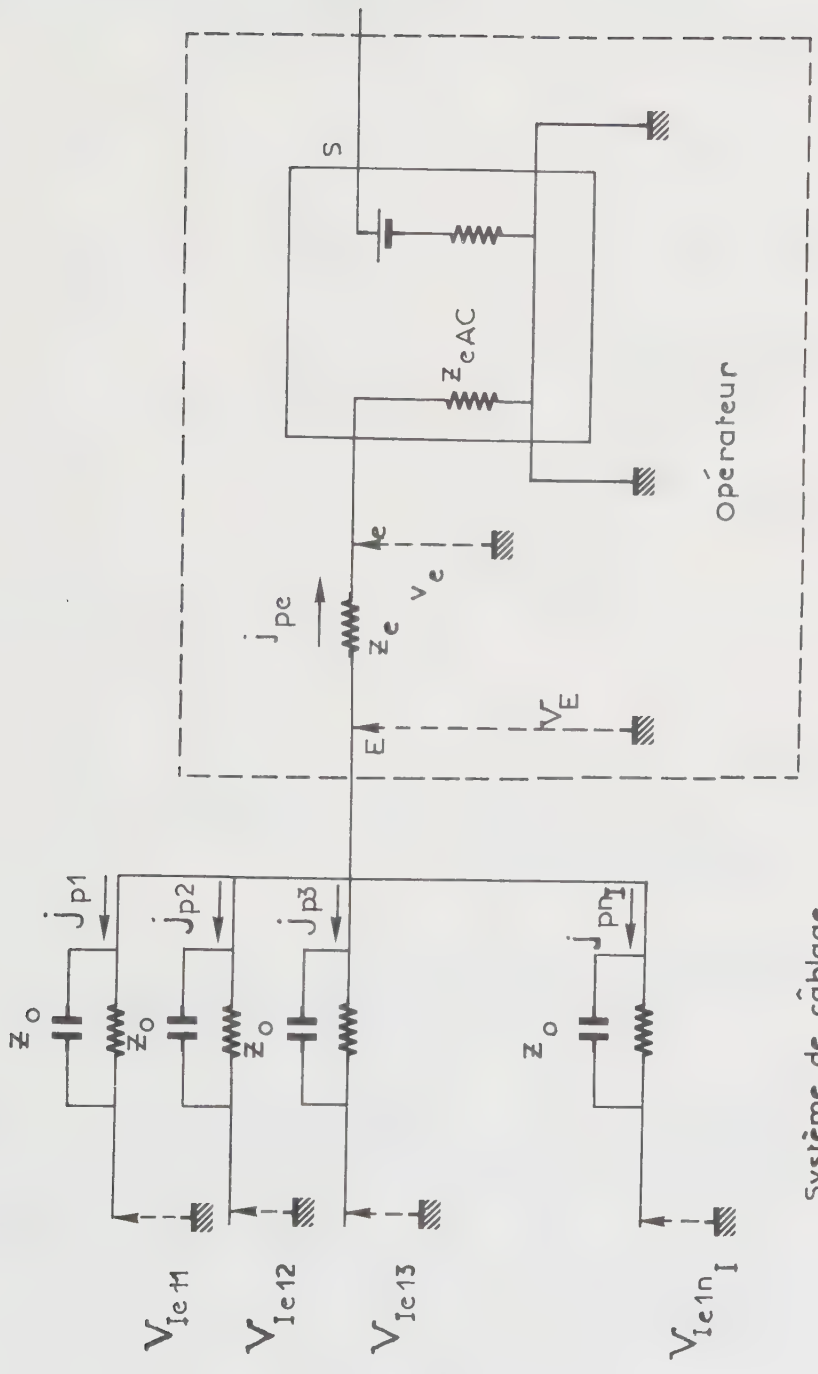
Lorsqu'une entrée d'un "opérateur-tension" est isolée du reste du calculateur, les relais reliant cette entrée aux n_I points intermédiaires $Ie_{\Gamma j}$ ($j = 1,\ldots n_I$) du concentrateur Γ auquel elle appartient, sont ouverts.

La figure I.3.3.1. (page 60) représente l'entrée d'un opérateur reliée par n_I relais en position ouverte aux n_I points $Ie_{\Gamma j}$ (pour simplifier les notations, on prend $\Gamma = 1$).



Entrée d'opérateur "tension" isolée par le système de câblage des autres opérateurs

Figure I 331



Circuit électrique équivalent à la figure I 331

Figure I 332

Le circuit électrique de la figure I.3.3.2. (page 61) est équivalent à ce montage.

Les équations de fonctionnement de ce circuit sont les suivantes :

(40) $$j_{pe} + \sum_{j=1}^{n_I} j_{pj} = 0$$

(41) $$j_{pe} = \frac{V_E - v_e}{Z_e}$$

(42) $$j_{pj} = \frac{V_E - V_{Ie1j}}{Z_o}$$

Des équations (40), (41) et (42), on tire l'équation :

(43) $$V_E = \frac{Z_e}{Z_o + n_I\ Z_e} \left(\sum_{j=1}^{n_I} V_{Ie1j} \right) + \frac{Z_o}{Z_o + n_I\ Z_e}\ v_e$$

et l'équation :

(44) $$j_{pe} = \frac{1}{Z_o + n_I\ Z_e} \left(\sum_{j=1}^{n_I} V_{Ie1j} \right) + \frac{Z_o}{Z_e (Z_o + n_I Z_e)}\ v_e - \frac{v_e}{Z_e}$$

Dans la pratique, $\frac{Z_o}{Z_e(Z_o + n_I Z_e)} v_e$ est équivalent à $\frac{v_e}{Z_e}$ et négligeable devant $\frac{1}{(Z_o + n_I\ Z_e)} \left(\sum_{j=1}^{n_I} V_{Ie1j} \right)$

Il résulte que :

(45) $$\boxed{j_{pe} = \frac{1}{Z_o + n_I\ Z_e} \sum_{j=1}^{n_I} V_{Ie1j}}$$

Lorsqu'on isole une entrée d'"opérateur-tension" du reste du calculateur, le courant parcourant l'impédance Z_e associée à cette entrée doit être nul. L'erreur introduite par les relais en position ouverte est donc j_{pe}
Evaluons un majorant de $\left|\frac{j_{pe}}{j_o}\right|$.

Des équations (45) et (33), on tire l'équation :

$$\left|\frac{j_{pe}}{j_o}\right| = \frac{Z_e}{Z_o + n_I Z_e} \cdot \frac{1}{V_o} \left| \sum_{j=1}^{n_I} V_{Ie1j} \right| \tag{46}$$

La tension la plus élevée appliquée au système de câblage a pour valeur V_o , par suite :

$$0 < \left| V_{Ieij} \right| \leq V_o \tag{47}$$

et

$$0 < \left| \sum_{j=1}^{n_I} V_{Ie1j} \right| < n_I V_o \tag{48}$$

De l'équation (46) et de l'inégalité (48), il résulte l'inégalité (49)

$$0 < \left| \frac{j_{pe}}{j_o} \right| < \frac{Z_e \; n_I}{Z_o + n_I \; Z_e} \tag{49}$$

L'inégalité (49) est équivalente à l'inégalité (50)

$$\boxed{0 < \left| \frac{j_{pe}}{j_o} \right| \leq \frac{1}{1 + \frac{Z_o}{n_I Z_e}}} \tag{50}$$

On indique dans le tableau T 5 la valeur maximale de l'erreur $\left| \frac{j_{pe}}{j_o} \right|$ pour différentes valeurs de la fréquence dans les cas 1, 2, 3, définis au paragraphe I.3.1.5. (page 54). (Le cas 4 n'est pas ici possible car la tension de claquage des relais électroniques (40V) est très inférieure à la différence de potentiel la plus élevée appliquée aux relais (2 V_o = 200V))

TABLEAU T 5

f (Hz)	cas 1	cas 2	cas 3
0	$10^{-5} n_I$	$10^{-7} n_I$	$10^{-4} n_I$
100	$3.10^{-3} n_I$	$3.10^{-2} n_I$	$3.10^{-2} n_I$
1000	$3.10^{-2} n_I$	$\frac{1}{1 + \frac{30}{n_I}}$	$\frac{1}{1 + \frac{30}{n_I}}$

Dans la pratique, n_I est compris entre 1 et quelques dizaines. Dans le calculateur proposé au chapitre I.5. (page 123), n_I est égal à 5.

L'erreur $\left| \frac{j_{pe}}{j_o} \right|$ est ainsi nettement supérieure à celle introduite par les opérateurs (10^{-4} de 0 à 100 Hz, 10^{-3} à 1000 Hz)

Il est nécessaire d'étudier des montages permettant de diminuer le courant parasite j_{pe} . Ces circuits

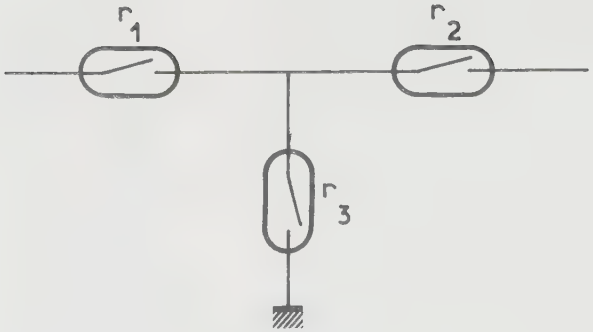


Schéma de câblage d'une "porte d'entrée"

Figure I 333

Représentation d'une "porte d'entrée"

Figure I 334

devront être les plus simples possible car il y en aura un très grand nombre dans le calculateur.

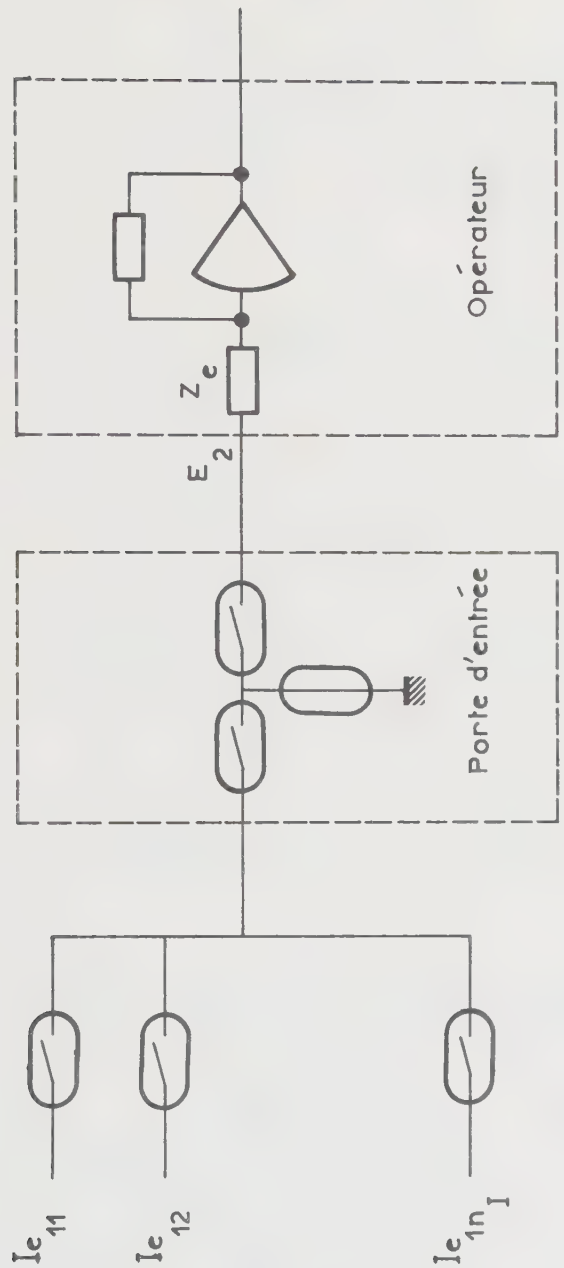
I.3.3.1.2. Etude d'un circuit élémentaire réduisant l'erreur introduite par les relais en position ouverte .

Pour diminuer le courant j_{pe} parcourant Z_e lorsqu'on isole l'entrée d'un opérateur du reste du calculateur, on intercale entre chaque entrée "d'opérateur-tension" et le système de câblage, le circuit électrique élémentaire représenté par la figure I.3.3.3. (page 65). Ce circuit a pour but de dériver les courants parasites vers la masse avant qu'ils ne parviennent à l'entrée de l'amplificateur où leur influence est particulièrement néfaste, lorsqu'on isole l'entrée du reste du calculateur.

Dans ce but, les relais r_1 , r_2 , et r_3 composant ce circuit sont commandés de façon à ce que r_1 et r_2 soient fermés quand r_3 est ouvert (circuit passant) et vice-versa (circuit isolant).

Ce circuit , appelé" porte d'entrée" , est représenté par le symbole utilisé sur la figure I.3.3.4. (page 65).

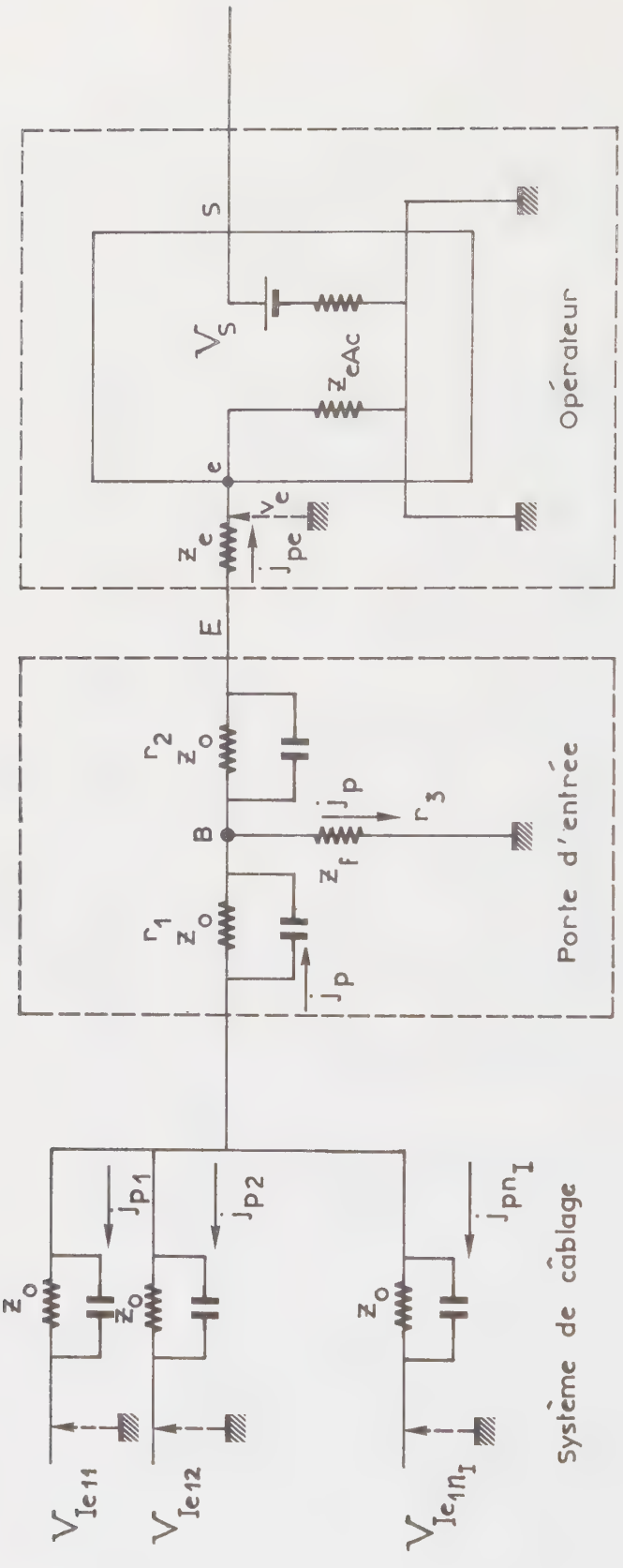
Etudions l'influence des courants parasites sur la précision des "opérateurs-tension" dotés de "portes d'entrée" dans le cas où on isole une entrée d'opérateur



Système de câblage

Entrée d'opérateur-tension isolée des autres opérateurs par le système de câblage et une porte d'entrée

Figure I 335



Circuit électrique équivalent à la figure I 335

Figure I 336

du reste du calculateur (cas A) et dans le cas où on relie une entrée d'opérateur à la sortie d'un autre opérateur (cas B).

A) La figure I.3.3.5. (page 67) représente une entrée "d'opérateur-tension" précédée d'une "porte d'entrée" reliée par n_I relais en position ouverte aux n_I points Ie_{1j} du concentrateur auquel elle appartient.

Le circuit représenté sur la figure I.3.3.6. (page 68) est équivalent à ce montage.

Comme l'impédance Z_f du relais r_3 est très inférieure à l'impédance Z_o du relais r_2 (Z_o est de l'ordre de 10^6 Z_f), on peut considérer que l'ensemble des courants parasites est dérivé vers la masse par le relais r_3.

Un calcul identique à celui effectué au paragraphe I.3.3.1.1. (page 59) montre que le courant parasite j_p parcourant le relais r_3 est égal à :

$$(51) \qquad j_p = \frac{1}{Z_o + n_I (Z_o + Z_f)} \sum_{j=1}^{n_I} V_{Ie1j}$$

Le potentiel V_B du point B est par suite égal à :

$$(52) \qquad V_B = Z_f \, j_p$$

Le courant parasite j_{pe} est donc égal à :

$$(53) \qquad j_{pe} = (V_B - v_e) \frac{1}{Z_o + Z_e}$$

Des équations (51),(52),(53) on tire l'equation :

$$(54) \qquad j_{pe} = \left[\frac{Z_f}{Z_o(1+n_I)+n_I\ Z_f} \sum_{j=1}^{n_I} V_{Ie\,1j} - v_e \right] \frac{1}{Z_o + Z_e}$$

De plus,

$$(1) \qquad v_e = \frac{-V_s}{A}$$

On a donc :

$$(55) \qquad 0 < \left| v_e \right| < \frac{V_o}{A}$$

On a de plus l'inégalité (48) (page 63).
De l'équation (54) et des inégalités (48) et (55), on tire l'inégalité :

$$(56) \qquad 0 < \left| j_{pe} \right| < \frac{1}{Z_o + Z_e} \left(\frac{Z_f\ n_I\ V_o}{Z_o(n_I+1)+Z_f\ n_I} + \frac{V_o}{A} \right)$$

De l'inégalité (56) et de l'équation (33), on tire l'inégalité :

$$(57) \qquad \boxed{0 < \left| \frac{j_{pe}}{j_o} \right| < \frac{Z_e}{Z_e+Z_o} \left(\frac{n_I\ Z_f}{Z_o(n_I+1)+n_I\ Z_f} + \frac{1}{A} \right)}$$

On indique dans le tableau T 6 la valeur maximale de $\left| \frac{j_{pe}}{j_o} \right|$ pour différentes valeurs de la fréquence dans les cas 1, 2 et 3 définis au paragraphe I.3.1.5. (page 54).

TABLEAU T 6

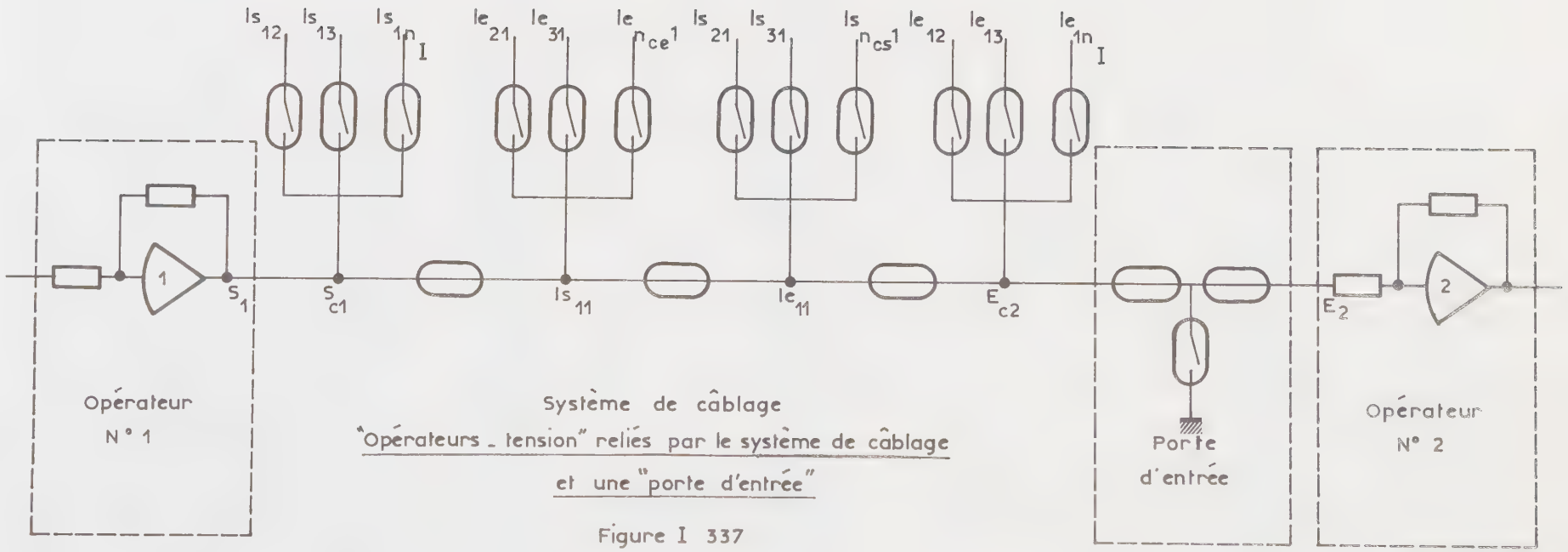
f (Hz)	cas 1	cas 2	cas 3
0	10^{-13}	10^{-15}	10^{-12}
100	3.10^{-8}	3.10^{-7}	3.10^{-7}
1000	3.10^{-6}	3.10^{-5}	3.10^{-5}

Il apparaît que l'effet du circuit proposé rend négligeable l'erreur $\left| \frac{j_{pe}}{j_o} \right|$ devant l'erreur introduite par les opérateurs (10^{-4} de 0 à 100 Hz, 10^{-3} à 1 000 Hz).

B) La figure I.3.3.7. (page 72) représente deux "opérateurs-tension" reliés par le système de câblage et une porte d'entrée.

Le circuit électrique de la figure I.3.3.8. (page 73) est équivalent au montage de la figure I.3.3.7.

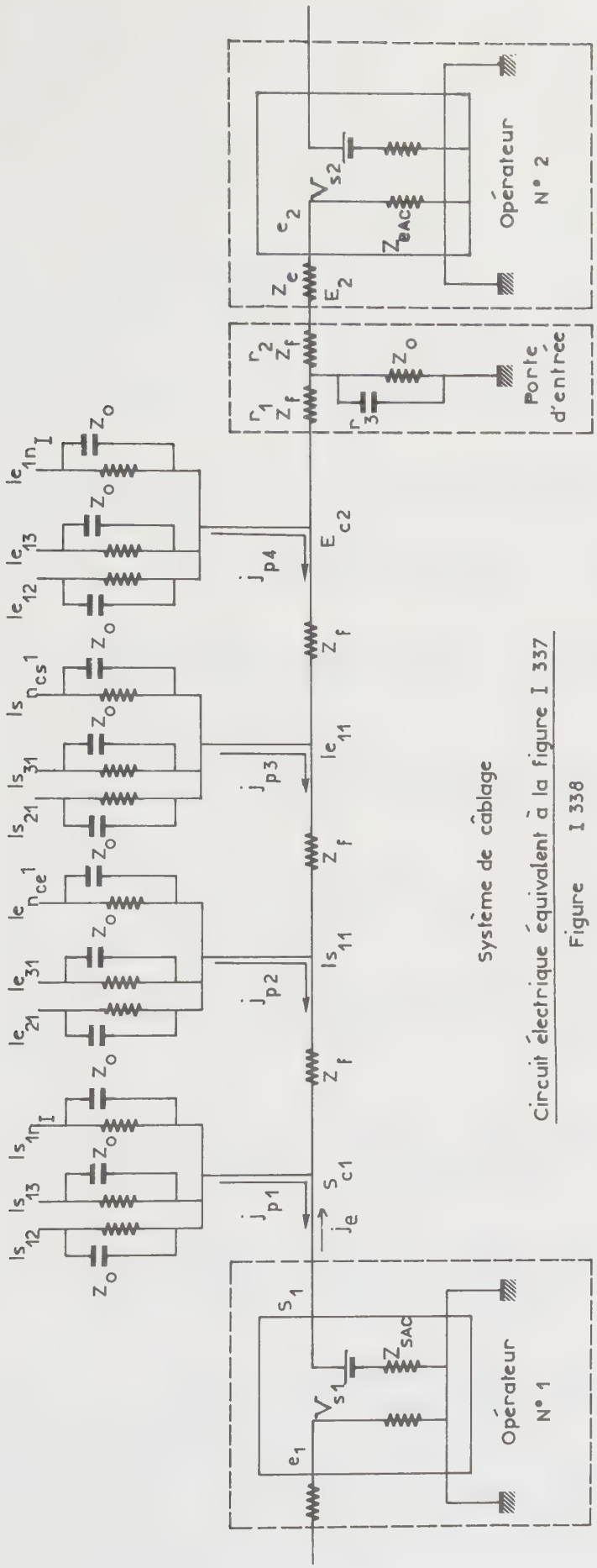
Comme l'impédance de sortie Z_{SAC} de l'amplificateur de l'opérateur1est faible devant l'impédance d'entrée Z_e de l'opérateur 2 (Z_e est de l'ordre de $10^5 Z_{SAC}$) et devant l'impédance Z_o du relais r_3 (Z_o est de l'ordre de $10^7 Z_{SAC}$), on peut considérer que l'ensemble des courants parasites j_{pi}



Système de câblage

"Opérateurs - tension" reliés par le système de câblage et une "porte d'entrée"

Figure I 337



Circuit électrique équivalent à la figure I 337

Figure I 338

est dérivé vers la masse par la sortie S_1

Les courants parasites j_{pe} en parcourant les relais en position fermée intercalés entre S_{c1} et E_{c2} introduisent une différence de potentiel parasite entre ces deux points. Cette différence de potentiel parasite entraîne une erreur sur le courant de calcul j_e, erreur qui s'ajoute à celle étudiée au paragraphe I.3.2.1. (page 56)

Déterminons un majorant de l' erreur relative $\left|\frac{\Delta V_p}{V_0}\right|$, ΔV_p étant la différence de potentiel due aux courants j_{pi}

(58) $$\Delta V_p = V_{Ec2} - V_{Sc1} = (V_{Ec2} - V_{Ie11}) + (V_{Ie11} - V_{Is11}) + (V_{Is11} - V_{Sc1})$$

(59) $$V_{Ec2} - V_{Ie11} = Z_f \cdot j_{p4}$$

(60) $$V_{Ie11} - V_{Is11} = Z_f \cdot (j_{p4} + j_{p3})$$

(61) $$V_{Is11} - V_{Sc1} = Z_f (j_{p4} + j_{p3} + j_{p2})$$

(62) $$j_{p2} = \frac{1}{Z_0} \sum_{i=2}^{n_{ce}} (V_{Iei1} - V_{Is11})$$

(63) $$j_{p3} = \frac{1}{Z_0} \sum_{i=2}^{n_{cs}} (V_{Isi1} - V_{Ie11})$$

(64) $$j_{p4} = \frac{1}{Z_0} \sum_{j=2}^{n_I} (V_{Ie1j} - V_{Ec2})$$

Des équations (58) à (64), on tire l'équation suivante :

$$(65)\quad \Delta V_p = \frac{Z_f}{Z_0}\left[\sum_{i=2}^{n_{ce}}(V_{Ieil} - V_{Isil}) + 2\sum_{i=2}^{n_{cs}}(V_{Isil} - V_{Iel}) + 3\sum_{j=2}^{n_I}(V_{Ie1j} - V_{Ec2})\right]$$

Comme la tension la plus élevée appliquée au système de câblage est V_0 , on a les inégalités :

$$(66)\quad 0 \leqslant \left| V_{Ieij} \right| \leqslant V_0$$

$$(67)\quad 0 \leqslant \left| V_{Isij} \right| \leqslant V_0$$

$$(68)\quad 0 \leqslant \left| V_{Eci} \right| \leqslant V_0$$

Des inégalités (66) à (68), on tire les inégalités suivantes :

$$(69)\quad 0 \leqslant \left| V_{Isij} - V_{Ieij} \right| \leqslant 2\,V_0$$

$$(70)\quad 0 \leqslant \left| V_{Ieij} - V_{Eci} \right| \leqslant 2\,V_0$$

De l'équation (65) et des inégalités (69) et (70), on déduit l'inégalité :

$$(71)\quad 0 \leqslant \left| \Delta V_p \right| \leqslant \frac{Z_f}{Z_0} \cdot V_0 \cdot 2\ (3n_I + 2n_{cs} + n_{ce} - 6)$$

C'est à dire :

(72)
$$0 \leq \left| \frac{\Delta V_p}{V_o} \right| \leq \frac{Z_f}{Z_o} K_3$$

avec $K_3 = 2 (3n_I + 2n_{cs} + n_{ce} - 6)$

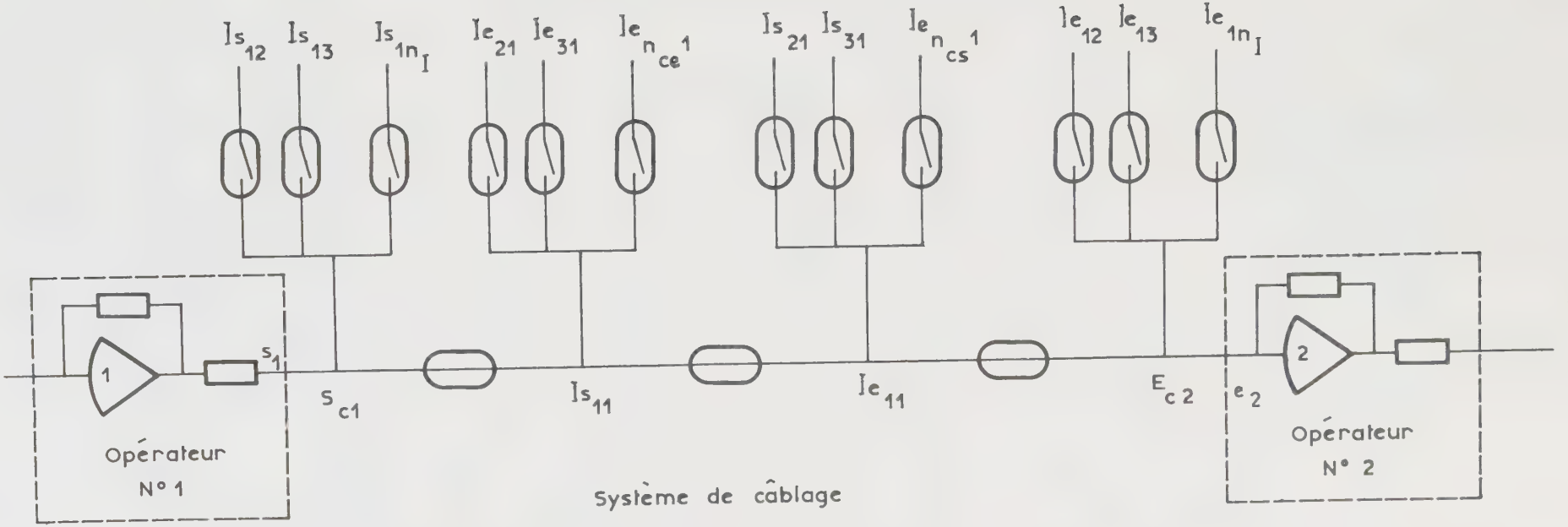
On indique dans le tableau T 7 la valeur maximale de $\left| \frac{\Delta V_p}{V_o} \right|$ pour différentes valeurs de la fréquence dans les cas 1, 2, 3 définis au paragraphe I.3.1.5. (page 54).

TABLEAU T 7

f (Hz)	cas 1	cas 2	cas 3
0	$10^{-10} K_3$	$4 \times 10^{-11} K_3$	$10^{-10} K_3$
100	$3 \times 10^{-8} K_3$	$10^{-7} K_3$	$3 \times 10^{-8} K_3$
1000	$3 \times 10^{-7} K_3$	$10^{-6} K_3$	$3 \times 10^{-7} K_3$

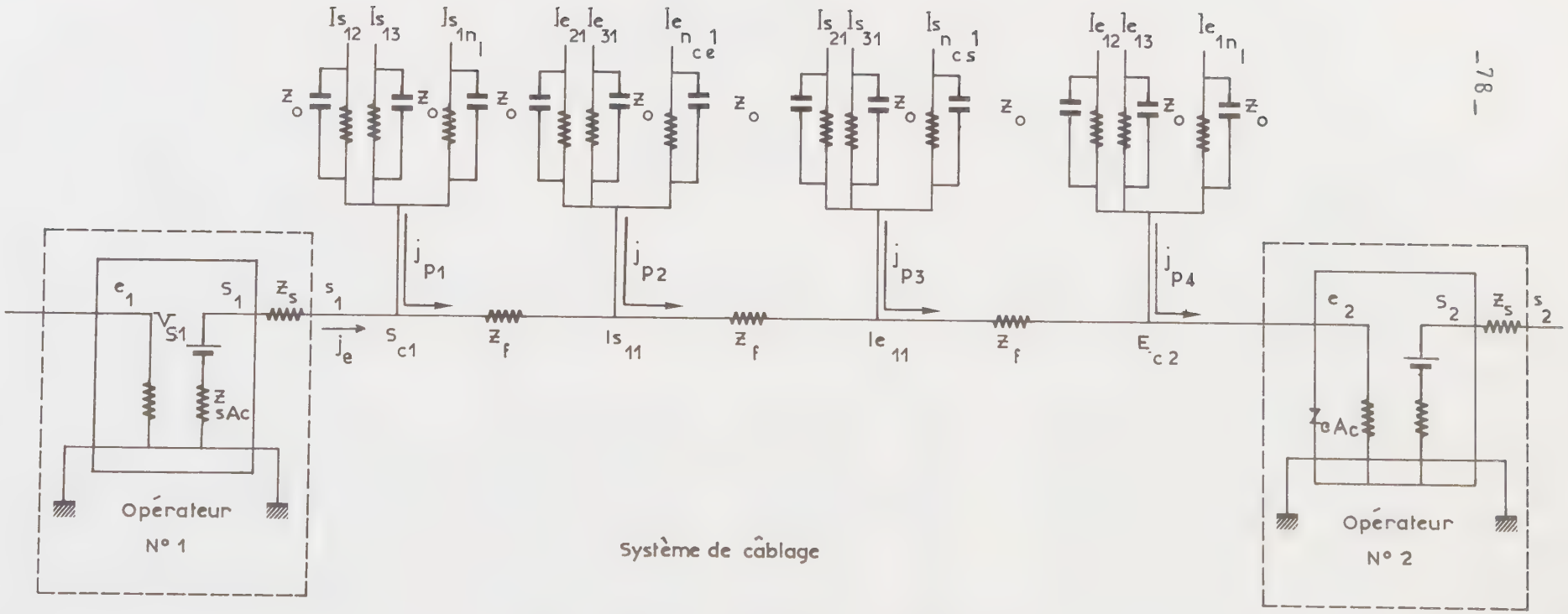
Dans la pratique, K_3 est de l'ordre de quelques dizaines. Dans le calculateur proposé au chapitre I.5. (page 123), $K_3 = 40$.

Par suite, dans tous les cas, l'erreur $\left| \frac{\Delta V_p}{V_o} \right|$ est négligeable devant l'erreur introduite par les opérateurs.



"Opérateurs-courant" reliés par le système de câblage

Figure I.3.3.9



Circuit électrique équivalent à la figure I.3.3.9

Figure I.3.3.10

I.3.3.2 - "Opérateurs-courant"

I.3.3.2.1. Détermination de l'erreur due aux relais en position ouverte :

L'hypothèse de l'entrée d'un "opérateur-courant" isolée du reste du calculateur n'est pas étudiée ici car dans ce cas, l'opérateur n'est pas utilisé.

La figure I.3.3.9. (page 77) représente une sortie d'un "opérateur-courant" d'adresse 1 reliée par le système de câblage à l'entrée d'un "opérateur-courant" d'adresse 2.

Le circuit électrique de la figure I.3.3.10 est équivalent au montage de la figure I.3.3.9.

Comme l'impédance d'entrée Z_{eAc} de l'amplificateur contre réactionné de l'opérateur 2 est très faible devant l'impédance Z_s de sortie de l'opérateur 1 (Z_s est de l'ordre de $10^5 Z_{eAc}$), on peut considérer que, l'ensemble des courants parasites j_{pi} est dérivé vers l'entrée e_2 de l'opérateur 2, et de ce fait, s'ajoute au courant de calcul j_e provenant de l'opérateur 1

Soit le courant j_{pe} tel que :

$$j_{pe} = \sum_{i=1}^{4} j_{pi} \qquad (73)$$

Les équations de fonctionnement du circuit I.3.3.10 sont les suivantes :

$$j_{p1} = \frac{1}{Z_o} \sum_{j=2}^{n_I} (V_{Is1j} - V_{Sc1}) \qquad (74)$$

$$j_{p2} = \frac{1}{Z_o} \sum_{i=2}^{n_{ce}} (V_{Iei1} - V_{Is11}) \qquad (75)$$

(76) $$j_{p3} = \frac{1}{Z_o} \sum_{i=2}^{n_{cs}} (V_{Isi1} - V_{Ie11})$$

(77) $$j_{p4} = \frac{1}{Z_o} \sum_{j=2}^{n_I} (V_{Ie1j} - V_{Ec2})$$

On tire des équations (73) à (77) l'équation suivante :

(78) $$j_{pe} = \frac{1}{Z_o}\left[\left(\sum_{j=2}^{n_I} (V_{Is1j} - V_{Sc1})\right) + \left(\sum_{i=2}^{n_{ce}} (V_{Iei1} - V_{Is11})\right) + \left(\sum_{i=2}^{n_{cs}} (V_{Isi1} - V_{Ie11})\right) + \left(\sum_{j=2}^{n_I} (V_{Ie1j} - V_{Ec2})\right)\right]$$

Le potentiel de l'entrée d'un amplificateur est, du fait de son principe de fonctionnement, pratiquement nul.

Par suite, les potentiels des entrées des opérateurs, des points du système de câblage et des sorties reliés à une entrée d'opérateur, sont pratiquement nuls. Il en résulte que :

(79) $$V_{Is11} = V_{Ie11} = V_{Sc1} = V_{Ec2} \neq 0$$

Par contre, le potentiel d'une sortie d'un "opérateur-courant" isolé du reste du calculateur est sensiblement égal au potentiel de la sortie de l'amplificateur de l'opérateur. Il en résulte que la tension la plus élevée appliquée au système de câblage est V_o, de ce

fait, on a les inégalités suivantes :

$$0 \leq \left| V_{Isij} \right| \leq V_o \qquad (i,j) \neq (1,1) \tag{80}$$

$$0 \leq \left| V_{Ieij} \right| \leq V_o \qquad (i,j) \neq (1,1) \tag{81}$$

De l'équation (79) et des inégalités (80) et (81), on déduit les inégalités :

$$0 \leq \left| V_{Is1j} - V_{Sc1} \right| \leq V_o \tag{82}$$

$$0 \leq \left| V_{Iei1} - V_{Is11} \right| \leq V_o \tag{83}$$

$$0 \leq \left| V_{Isi1} - V_{Ie11} \right| \leq V_o \tag{84}$$

$$0 \leq \left| V_{Ie1j} - V_{Ec2} \right| \leq V_o \tag{85}$$

De l'équation (78) et des inégalités (82) à (85), on déduit l'inégalité suivante :

$$0 \leq \left| j_{pe} \right| \leq \frac{1}{Z_o} V_o \left(2n_I + n_{ce} + n_{cs} - 4\right) \tag{86}$$

Il résulte de l'équation (33) et de l'inégalité (86) l'inégalité suivante :

(87)
$$0 < \left| \frac{j_{pe}}{j_o} \right| \leq \frac{Z_s}{Z_o} \quad K_4$$

avec $K_4 = 2n_I + n_{ce} + n_{cs} - 4$

On indique dans le tableau T 8 la valeur maximale de l'erreur relative $\left| \frac{j_{pe}}{j_o} \right|$ pour différentes fréquences dans les cas 1, 2, 3 définis au paragraphe I.3.1.5. (page 54).

TABLEAU T 8

$f_{(Hz)}$	cas 1	cas 2	cas 3
0	$10^{-5} K_4$	$10^{-7} K_4$	$10^{-4} K_4$
100	$3\times10^{-3} K_4$	$3\times10^{-2} K_4$	$3\times10^{-2} K_4$
1000	$3\times10^{-2} K_4$	$3\times10^{-1} K_4$	$3\times10^{-1} K_4$

Dans la pratique, K_4 est de l'ordre de quelques dizaines. Dans le calculateur défini au chapitre I.5 (page 123), $K_4 = 13$.

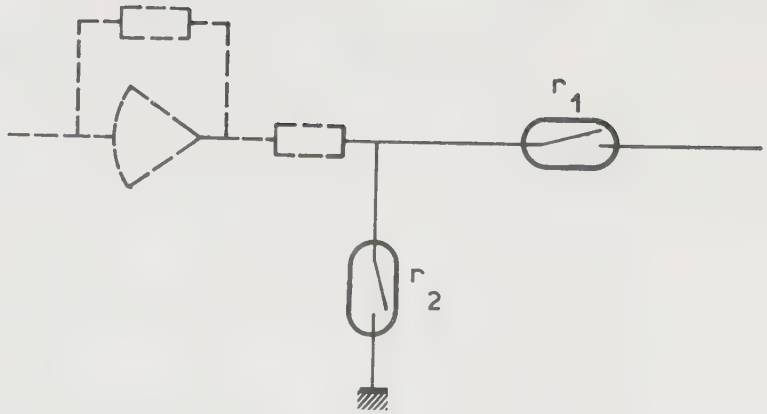
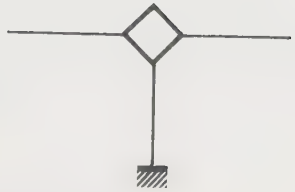


Schéma de câblage d'une
"porte de sortie"

Figure I.3.3.11



Représentation d'une "porte
de sortie"

Figure I.3.3.12

Le courant parasite j_{pe} dû à la présence des relais en position ouverte du système de câblage, est ici très important puisqu'il peut être supérieur à j_o .

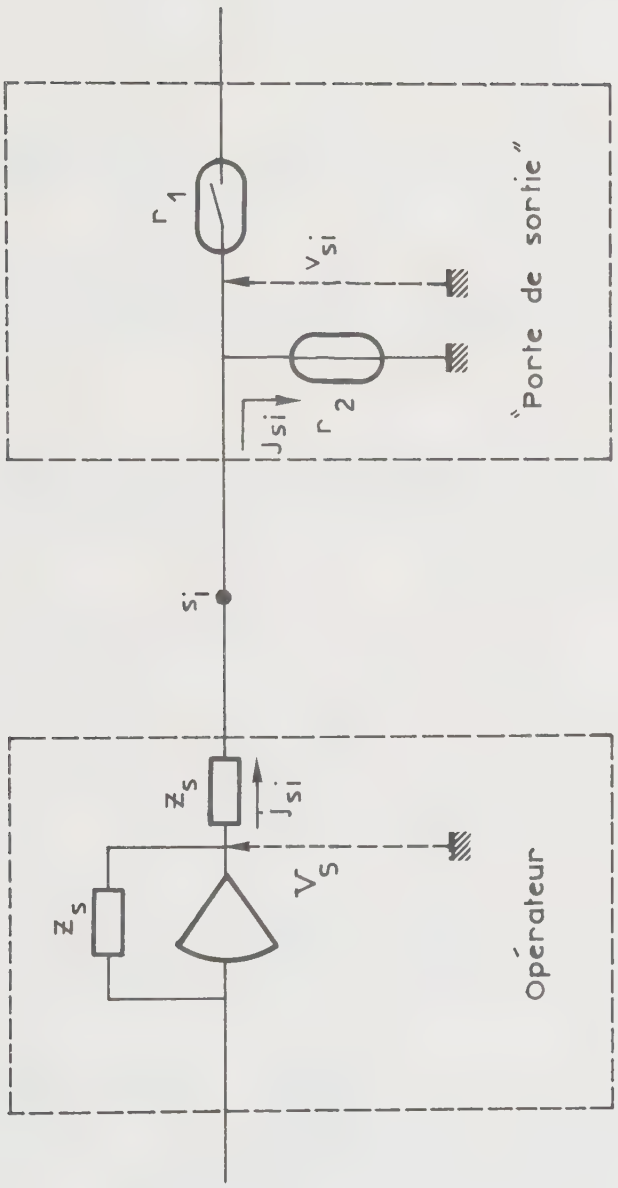
Il est nécessaire d'étudier un circuit permettant de réduire cette erreur. Celui-ci devra encore être très simple car il y en aura un très grand nombre dans le calculateur.

I.3.3.2.2. Etude d'un circuit élémentaire réduisant l'erreur introduite par les relais en position ouverte :

L'équation (78) (page 80) montre que le courant parasite dû aux relais en position ouverte, est proportionnel à la somme de tensions existant en des points particuliers du système de câblage. Pour réduire ces tensions, on propose d'intercaler entre les sorties des "opérateurs-courant" et le système de câblage, le circuit élémentaire dessiné sur la figure I.3.3.11. (page 83). Ce circuit appelé "porte de sortie", a pour but de ramener le potentiel des sorties non utilisées à une valeur pratiquement nulle. A cet effet, les relais r_1 et r_2 de ce circuit sont commandés de sorte que r_1 soit ouvert quand r_2 est fermé (sortie non utilisée) et vice-versa (sortie utilisée). Les "portes de sortie" sont représentées par le symbole utilisé sur la figure I.3.3.12. (page 83).

Lorsque le relais r_2 est fermé et le relais r_1 est ouvert, le courant parcourant le relais r_2 est égal à $\frac{V_s}{Z_s}$

Le potentiel de la sortie s_i est par suite égal à $Z_f \frac{V_s}{Z_s}$
(figure I.3.3.13, page 85)



Etat d'une sortie lorsqu'on l'isole du reste du calculateur à l'aide d'une "porte de sortie"

Figure I 3.3.13

Comme $\left| V_S \right|$ reste inférieur à $\left| V_o \right|$

le potentiel de la sortie s_i reste inférieur à $\left| Z_f \frac{V_o}{Z_s} \right|$

soit : $Z_f \left| j_o \right|$

Le potentiel de l'entrée d'un amplificateur est égal à $-V_S \frac{1}{A}$. Comme $\left| V_S \right|$ reste inférieur à V_o, la valeur absolue du potentiel de l'entrée d'un amplificateur est inférieure à $\left| \frac{V_o}{A} \right|$

Il résulte que la valeur absolue du potentiel le plus élevé appliqué au système de câblage, est le majorant de : $\left| j_o \right| Z_f$ et de $\left| \frac{V_o}{A} \right|$

- Dans le cas où $Z_f \left| j_o \right|$ est plus élevé que $\left| \frac{V_o}{A} \right|$ on a :

(88) $$0 \leqslant \left| \frac{j_{pe}}{j_o} \right| < \frac{Z_f}{Z_o} K_4$$

- Dans le cas où $\left| \frac{V_o}{A} \right|$ est le potentiel le plus élevé, on a :

(89) $$0 \leqslant \left| \frac{j_{pe}}{j_o} \right| \leqslant \frac{Z_s}{A Z_o} K_4$$

La différence de potentiel aux bornes des relais restant nulle quelle que soit la tension de référence du calculateur, il est possible d'utiliser des relais électroniques dans tous les cas, en particulier dans le cas 4 du paragraphe I.3.1.5. (page 54)

On indique, dans le tableau T9, la valeur maximale de $\left| \frac{j_{pe}}{j_o} \right|$ pour différentes valeurs de la fréquence dans les cas 1, 2, 3, 4 du paragraphe I.3.1.5. (page 54)

TABLEAU T 9

$f_{(Hz)}$	cas 1	cas 2	cas 3	cas 4
0	$10^{-10} K_4$	$2,5 \times 10^{-11} K_4$	$10^{-10} K_4$	$2,5 \times 10^{-11} K_4$
100	$3 \times 10^{-9} K_4$	$10^{-7} K_4$	$3 \times 10^{-8} K_4$	$10^{-7} K_4$
1 000	$3 \times 10^{-8} K_4$	$10^{-6} K_4$	$3 \times 10^{-7} K_4$	$10^{-5} K_4$

Le circuit proposé rend négligeable l'erreur due aux relais en position ouverte devant l'erreur introduite par les opérateurs (10^{-4} de 0 à 100 Hz, 10^{-3} à 1000 Hz).

Remarque : Les impédances Z_s sont reliées par une extrémité à la sortie d'un amplificateur, l'autre extrémité étant reliée soit à la masse (potentiel nul), soit à

l'entrée d'un amplificateur (potentiel nul). Il résulte que la charge des amplificateurs reste constante, ce qui facilite leur étude et leur mise au point.

I.3.4 - Conclusion du chapitre I.3

L'analyse effectuée tout au long du chapitre I.3. montre que l'erreur due aux relais en position ouverte n'est pas négligeable lorsque les opérateurs sont connectés directement au système de câblage. Il apparaît que l'utilisation des circuits proposés ("porte d'entrée" et "porte de sortie") permet de réduire suffisament cette erreur pour qu'elle soit négligeable devant l'erreur introduite par les opérateurs.

L'erreur due aux relais en position fermée est différente suivant le type de relais. Elle conduit pour des raisons de précision à éliminer dans certains cas l'utilisation de transistors à effet de champ de la technologie actuelle.

I 4 - DEFINITION DE NOUVEAUX OPERATEURS A FONCTIONS MULTIPLES PERMETTANT DE REDUIRE SENSIBLEMENT LE NOMBRE DES RELAIS COMPOSANT LE SYSTEME DE CABLAGE AUTOMATIQUE DU CALCULATEUR ANALOGIQUE

Dans ce chapitre, on utilise les notations des chapitres précédents et les suivantes :

C une "capacité variable".

D signal logique engendré par un comparateur.

E_x première entrée d'un "opérateur-tension" multiplieur.

e_x premiére entrée d'un "opérateur-courant" multiplieur.

E_y deuxième entrée d'un "opérateur-tension" multiplieur.

e_y deuxième entrée d'un "opérateur-courant" multiplieur.

i_1 courant de sortie de l'ensemble des résistances en parallèle (Z_n) dans une "resistance variable."

i_t courant de sortie d'une "résistance variable".

i_2 courant de sortie de la (n + 1)ème résistance d'une "résistance variable".

j_{exi} ième courant parvenant à l'entrée e_x.

j_{eyi} ième courant parvenant à l'entrée e_y.

L limiteur.

M_i ligne associée au groupe d'adresse i du "système de relevé des données".

n_{ecx} nombre de courants parvenant à l'entrée e_x.

n_{ecy} nombre de courants parvenant à l'entrée e_y.

P_i "résistance variable" d'adresse i.

V_{Ex} potentiel de l'entrée E_x.

V_{E_y} potentiel de l'entrée E_y.

V_n potentiel à l'entrée des résistances montées en parallèle d'une "résistance variable".

x_i coefficient associé à la "résistance variable" P_i

Z_n impédance équivalente aux n résistances en parallèle d'une "résistance variable."

I.4.1 - Généralités

L'équation (16) (page 36) montre que l'on peut réduire sensiblement le nombre de relais qui composent le système de câblage par une diminution du nombre de points que ce dernier est susceptible de relier électriquement.

Ceci conduit à définir de nouveaux opérateurs analogiques à fonctions multiples qui possèdent moins d'entrées-sorties que les opérateurs actuellement utilisés.

Dans ce but, on définit un circuit commutable qui puisse au choix réaliser l'une des fonctions suivantes : multiplication par une constante positive ou négative, multiplication hybride de deux variables, conversion numérique analogique, constante de valeur positive ou négative. Du fait de sa composition, nous appelerons ce montage "résistance variable".

On remplace alors les impédances d'entrée ou de sortie des opérateurs par ces "résistances variables".

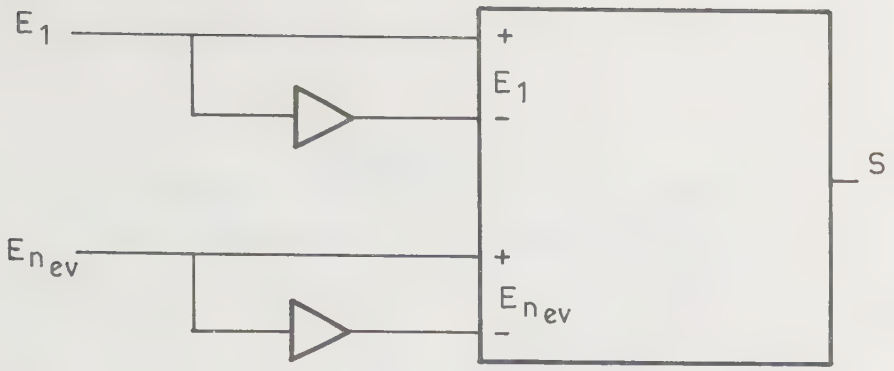
Remarques :

1) Dans le cadre des opérateurs définis, on verra que chaque fois qu'une tension d'entrée V_E est utilisée, il est nécessaire de disposer de $-V_E$

Pour les "opérateurs-tension", on a le choix entre deux possibilités :

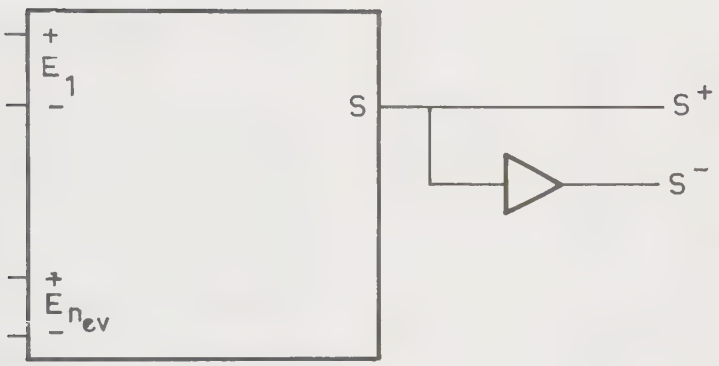
a) soit précâbler les inverseurs à l'entrée des "opérateurs-tension" figure I.4.1.1. (page 93)

b) soit précâbler les inverseurs à la sortie des "opérateurs-tension". Dans ce cas, on associe à



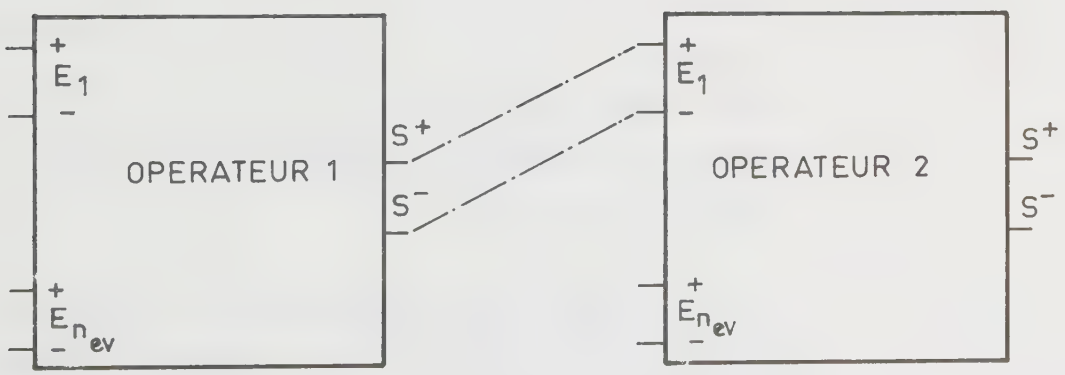
Inverseurs précablés à l'entrée de "l'opérateur_tension"

FIG. I 411



Inverseurs précablés à la sortie de "l'opérateur_tension".

FIG. I 412



Connexions réalisées pour relier deux "opérateurs_tension".

FIG. I 413

chaque sortie notée S^+ (engendrant V_S) une sortie notée S^- (engendrant $-V_S$), et à chaque entrée notée E_i^+ (recevant V_S) une entrée notée E_i^- (recevant $-V_S$) (figures I.4.1.2. et I.4.1.3. page 93).

Par conséquent, pour relier deux "opérateurs-tension", on doit effectuer deux liaisons, la première entre E_i^+ et S^+, la seconde entre E_i^- et S^-.

On réalise ces deux types de liaisons à l'aide de deux systèmes de câblage identiques.

Soit un calculateur composé de N_o "opérateurs-tension" possédant chacun n_{ev} entrées et une sortie : lorsqu'on choisit la solution a), il faut précâbler $N_o\ n_{ev}$ inverseurs, lorsqu'on choisit la solution b), il faut précâbler N_o inverseurs. Les inverseurs étant actuellement très coûteux (200 dollars pièce), on préfère la solution b) bien qu'elle amène à doubler le nombre de relais du système de câblage.

2) L'analyse faite au cours du chapitre I.3 (page 47) montre que, dans le but d'améliorer la précision des calculateurs analogiques à câblage automatique, on doit précâbler des "portes" à l'entrée de tous les "opérateurs-tension" et à la sortie de tous les "opérateurs-courant".

Les "portes" seront commandées soit par le calculateur numérique, soit par les éléments de logique associés au calculateur analogique. Soulignons que,

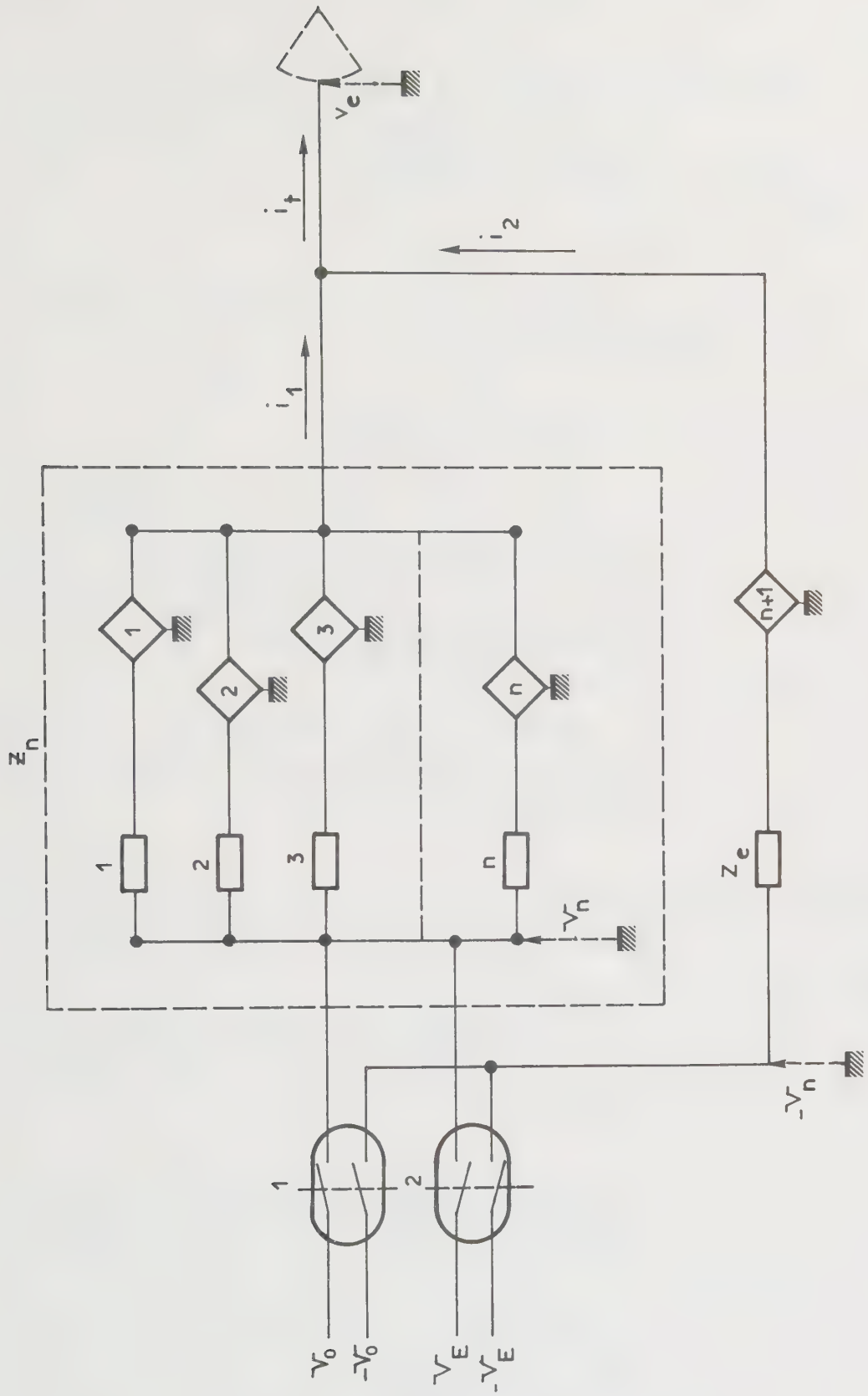


Schéma de câblage d'une "résistance variable"

Figure I 421

dans le second cas, on peut effectuer en cours de calcul des modifications de câblage très rapides à l'aide de ces "portes".

I.4.2 - Montages de base proposés : "résistances variables", "capacités variables"

I.4.2.1 - "Résistances variables"

Une "résistance variable" est un ensemble de résistances de différentes valeurs commutées à l'aide de "portes de sortie ", définies au chapitre I.3. (page 47), montées selon le schéma de la figure I.4.2.1. (page 95)

Les "portes" sont commandées par le calculateur numérique, qui détermine ainsi la valeur de l'impédance équivalente au montage.

Soit Z_n la valeur de la résistance équivalente aux n résistances montées en parallèle.

On associe à la "résistance variable" appelée P_i un nombre x_i compris entre - 1 et + 1.

On désire que le courant de sortie de la "résistance variable" P_i soit égal à :

(90) $$i_t = \frac{x_i \ (V_n - v_e)}{Z_e}$$

V_n pouvant être égal soit à V_o soit à une tension variable V_E ; v_e étant la tension d'entrée d'un amplificateur. Pour cela :

- Dans le cas où x_i est positif, c'est-à-dire où x_i est égal à $|x_i|$, on commande les portes 1 à n de sorte que :

(91) $$Z_n = \frac{Z_e}{|x_i|}$$

Le courant i_1 de sortie de Z_n est égal à

(92) $$i_1 = \frac{|x_i|}{Z_e} (V_n - v_e)$$

On ouvre la porte n + 1
Le courant parcourant la résistance $n+1$ égal Z_e est nul.

Il résulte que :

(93) $$i_t = i_1 + i_2 = |x_i| \frac{(V_n - v_e)}{Z_e} = x_i \frac{(V_n - v_e)}{Z_e}$$

- Dans le cas où x_i est négatif, c'est-à-dire où x_i est égal à $-|x_i|$
on commande les portes 1 à n de sorte que :

(94) $$Z_n = \frac{Z_e}{1 - |x_i|}$$

Le courant i_1 est égal à :

(95) $$i_1 = \frac{(1 - |x_i|)}{Z_e} (V_n - v_e)$$

On ferme la porte n + 1

Le courant i_2 est égal à :

(96) $$i_2 = \frac{-V_n - v_e}{Z_e}$$

Par suite :

(97) $$i_t = x_i \frac{(V_n - v_e)}{Z_e} - 2 \frac{v_e}{Z_e}$$

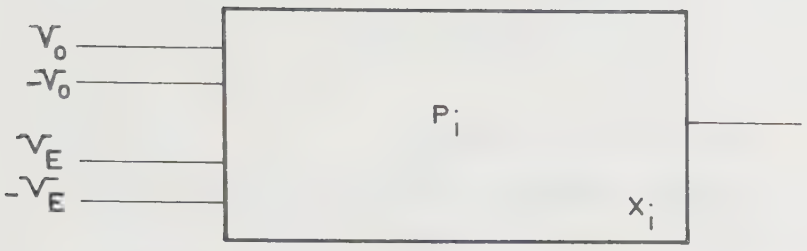
Dans la pratique $\frac{v_e}{Z_e}$ est négligeable devant $x_i \frac{(V_n - v_e)}{Z_e}$ et

$$i_t = x_i \frac{(V_n - v_e)}{Z_e}$$

La "résistance variable" P_i est utilisée en potentiomètre lorsque la valeur de x_i est constante et celle de V_n est variable.

La "résistance variable" P_i est utilisée en multiplieur hybride lorsque la valeur de x_i est variable et celle de V_n est variable.

La "résistance variable" P_i est utilisée en convertisseur numérique-analogique lorsque



Symbole représentant une "résistance variable"

Figure I 422

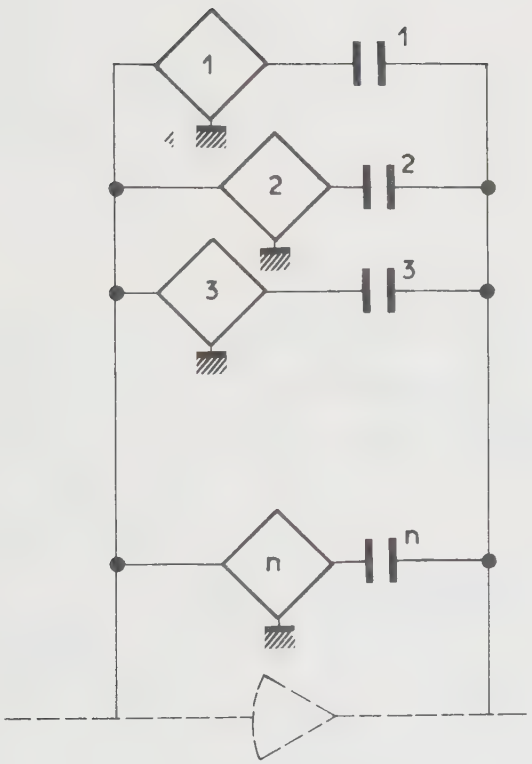


Figure I 423
Schéma de principe d'une "capacité variable"

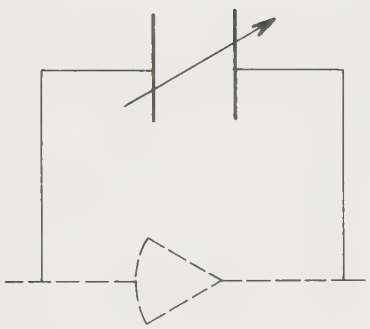


Figure I 424
Symbole représentant une "capacité variable"

la valeur de x_i est variable et celle de V_n égale à V_0

La "résistance variable" P_i est utilisée comme constante dont la valeur est comprise entre - 1 et + 1, lorsque la valeur de x_i est constante et celle de V_n égale à V_0

Pour que V_n soit égale soit à la tension de référence V_0 soit à une tension variable V_E, il faut doter la "résistance variable" de deux relais couplés 1 et 2 connectés suivant la figure I.4.2.1. (page 95) et commandés de sorte que 1 soit fermé quand 2 est ouvert et vice-versa.

L'ensemble des courants parasites dûs au fait que, en position ouverte les relais 1 et 2 présentent une impédance finie, est dérivé vers la masse par les impédances de sortie de faible valeur (environ 1 Ω) des éléments qui délivrent les tensions $V_0, -V_0, V_E, -V_E$.
On représente la "résistance variable" d'adresse i par le symbole de la figure I.4.2.2. (page 99).

I.4.2.2 - Capacités variables

Une "capacité variable" est composée de capacités de différentes valeurs commutées par des "portes de sorties" directement commandées par le calculateur numérique. Le montage est celui de la

figure I.4.2.3. (page 99). Nous la représenterons par le symbole de la figure I.4.2.4. (page 99)

I.4.3 - Opérateurs linéaires proposés

Dans les schémas I.4.3.1. (page 102), I.4.3.2. (page 104),

- P_1 , P_2 , P_3 sont des "résistances variables" auxquelles on a associé des coefficients x_1 x_2 , x_3 tels que :

$$-1 \leq x_i \leq 1 \qquad \text{pour } i=1,2,3$$

- P_b est un ensemble de quatre résistances (de valeurs Z_e , $Z_e \cdot 10$, $Z_e \cdot 10^2$, $Z_e \cdot 10^3$) montées en parallèle et commutées à l'aide de "portes de sortie ". On commande les "portes de sortie " de sorte que la résistance équivalente au montage soit égale à zéro ou à $10^p \, Z_e$ $p=0,1,2,3$

- C est une capacité variable.

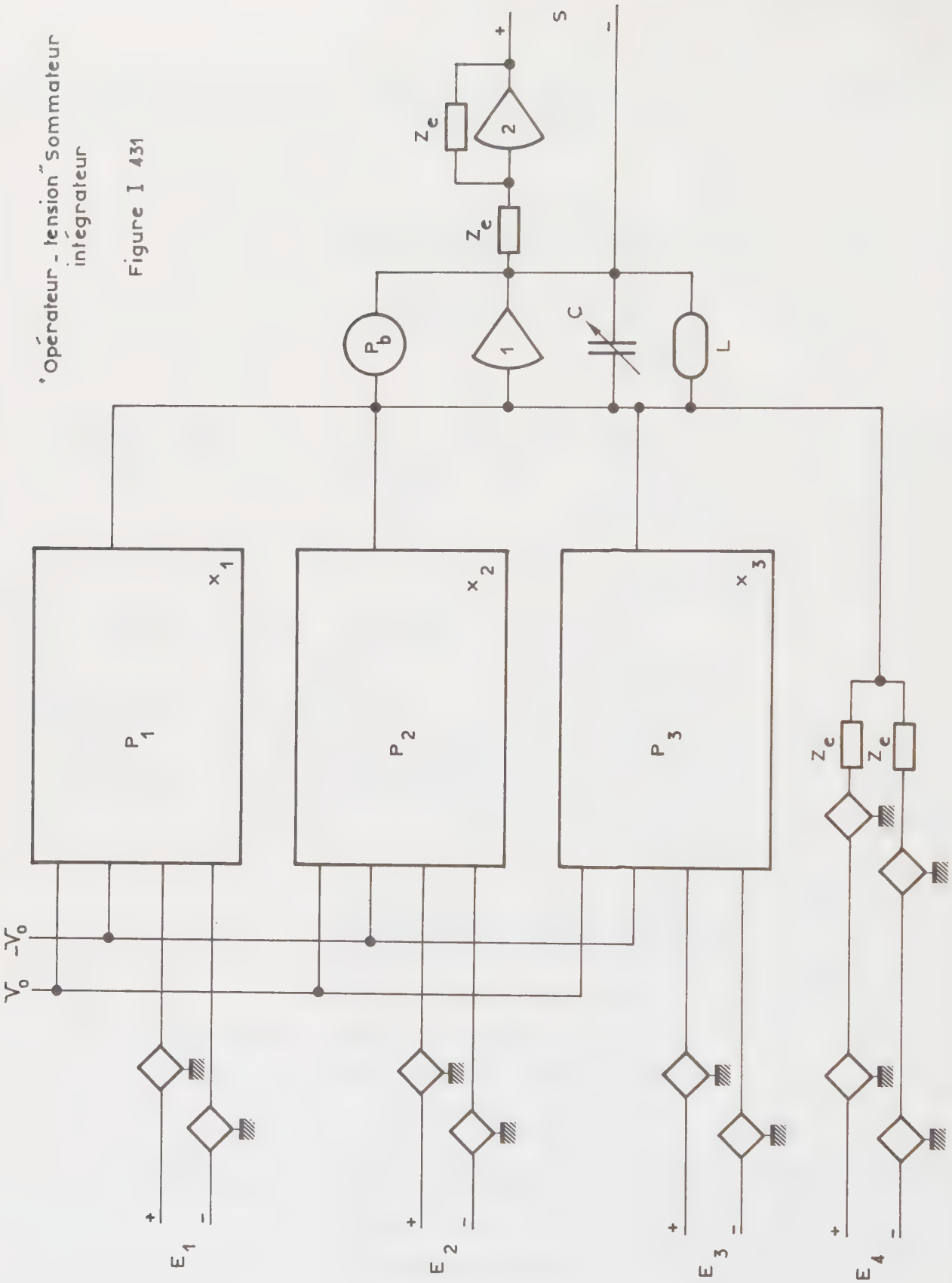
- L est un limiteur qui limite la tension de sortie de l'amplificateur aux bornes duquel il est relié .

I.4.3.1 - "Opérateurs-tension" linéaires proposés

On a doté les sommateurs et sommateurs-intégrateurs de quatre entrées, dont trois suivies de "résistances variables" et une de résistances de valeur fixe .

Figure I 431

"Opérateur - tension" Sommateur intégrateur



Le schéma de câblage d'un sommateur-intégrateur est celui de la figure I.4.3.1. (page102) Cet opérateur peut être utilisé soit en sommateur-intégrateur (valeur de la "résistance variable" P_b infinie), soit en sommateur (valeur de la "capacité variable" C nulle).

Le schéma de câblage d'un sommateur est identique à celui d'un sommateur-intégrateur, à l'exception de la "capacité variable" C que le sommateur ne possède pas.

On note V_{Ei} le potentiel de l'entrée E_i^+.

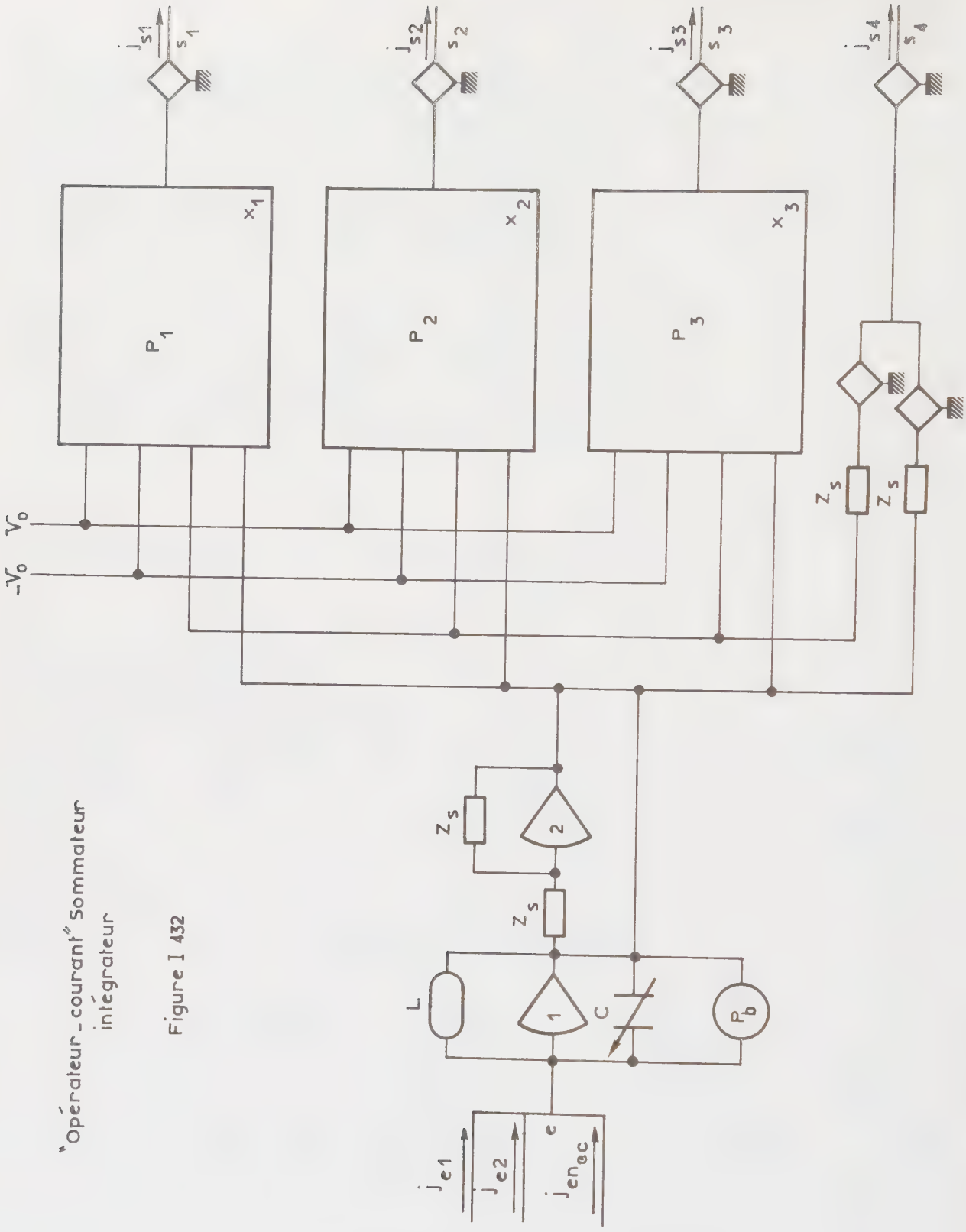
Soit Q_i une variable logique telle que Q_i est égale à un si la tension d'entrée de la "résistance variable" P_i est égale à V_0 et Q_i égale zéro si la tension d'entrée de P_i est égale à V_{Ei}

La tension de la sortie S^+ d'un sommateur est égale à :

$$V_S = 10^P \sum_{i=1}^{4} x_i \left(\overline{Q_i}\, V_{Ei} + Q_i\, V_0 \right) \qquad (98)$$

La tension de la sortie S^+ d'un sommateur-intégrateur est égale à

$$V_S = 10^P \int \left[\sum_{i=1}^{4} x_i \left(\overline{Q_i}\, V_{Ei} + Q_i\, V_0 \right) \right] dt \qquad (99)$$



"Opérateur-courant" Sommateur intégrateur

Figure I 432

Les valeurs de Q_i, p, x_i
sont fournies par le calculateur numérique ,
$p = 0,1,2,3$; $-1 \leqslant x_i \leqslant 1$ pour $i = 1,2,3$; $x_4 = \pm 1$
$Q_i = 0$ ou 1 pour $i = 1,2,3$; $Q_4 = 0$.

I.4.3.2 - "Opérateurs-courant" linéaires proposés

Les résultats de l'analyse du paragraphe I.1.2. (page 19) conduisent à doter chaque "opérateur-courant" linéaire de quatre sorties dont trois précédées de "résistances variables" et une de résistances de valeur fixe .

Le schéma de câblage d'un sommateur-intégrateur est celui de la figure I.4.3.2. (page 104). Cet opérateur peut être utilisé soit en sommateur (valeur de la "capacité variable" C égale à zéro), soit en sommateur-intégrateur (valeur de la "résistance variable" P_b infinie).

Le schéma de câblage d'un sommateur est identique à celui d'un sommateur-intégrateur, à l'exception de la "capacité variable" C que le sommateur ne possède pas.

Le courant j_{si} de la sortie d'adresse i d'un "opérateur-courant" linéaire est fonction des n_{ec} courants j_{ei} parvenant à son entrée :

1) Lorsque l'opérateur est utilisé en sommateur, on a l'équation :

$$j_{si} = x_i \; 10^p \sum_{i=1}^{n_{ec}} j_{ei} \qquad (100)$$

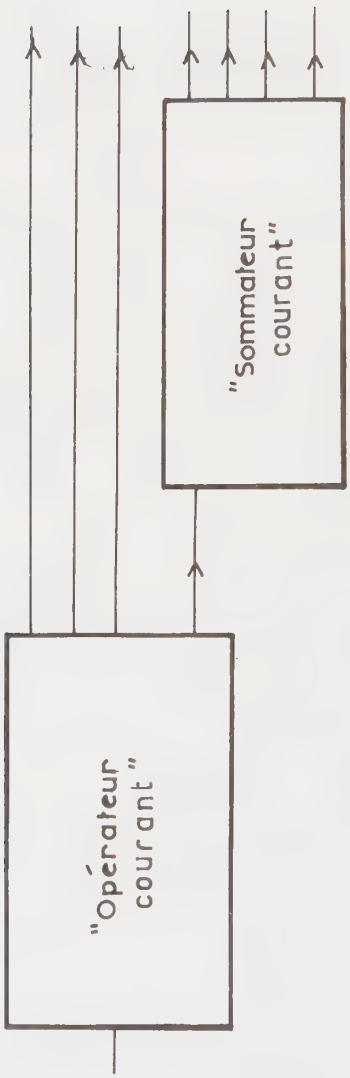


Figure I 433

2) Lorsque l'opérateur est utilisé en sommateur-intégrateur, on a l'équation :

(101) $$j_{si} = x_i \, 10^p \int \left(\sum_{i=1}^{n_{ec}} j_{ei} \right) dt$$

3) Enfin, lorsque la sortie S_i $(i = 1, 2, 3)$ est utilisée en convertisseur numérique-analogique ou en source de référence, on a l'équation :

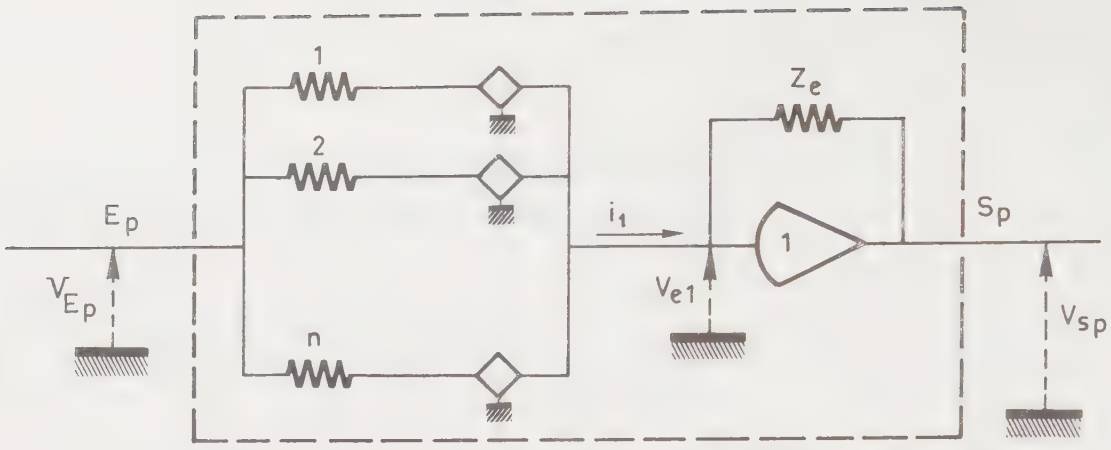
(102) $$j_{si} = x_i \cdot j_0$$

x_1 , x_2 , x_3 pouvant être des variables ou des constantes (fournies par le calculateur numérique) dont la valeur est comprise entre + 1 et - 1 $x_4 = \pm 1$ .La valeur de p

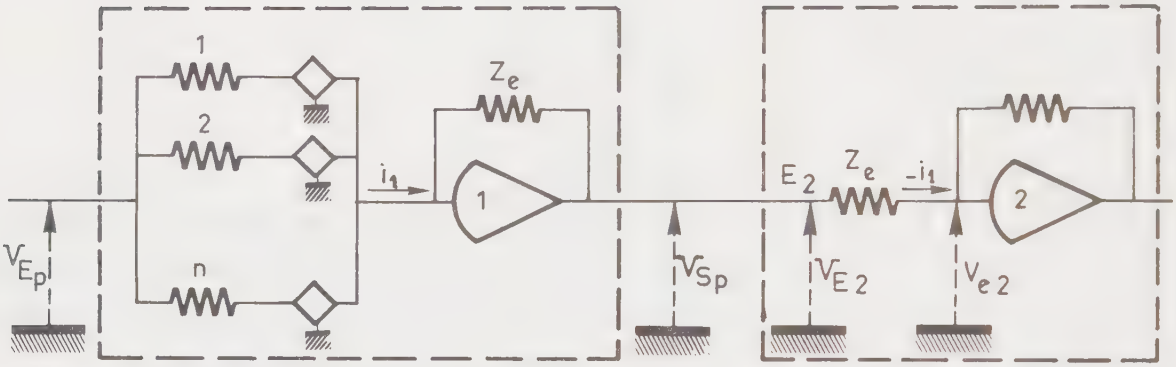
est également déterminée par le calculateur numérique.

Remarques : 1) Comme chaque "opérateur-courant" est du fait de sa constitution un sommateur, il ne semble pas nécessaire à priori d'adjoindre de sommateurs au calculateur composé "d'opérateurs-courant".

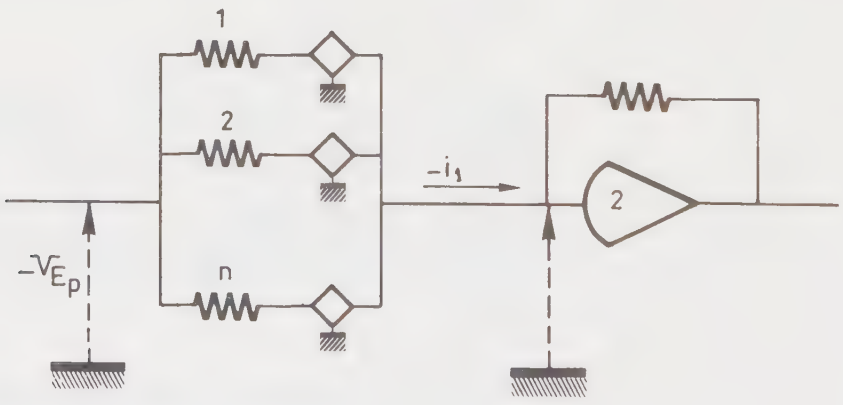
Les "opérateurs-courant" sommateurs ont été conçus dans le but principal de fournir des sorties supplémentaires à un autre opérateur ; dans ce cas



a) Schéma de câblage d'un potentiomètre numérique.



b) Potentiomètre numérique relié à l'entrée d'un opérateur.



c) "Résistance variable" précâblée à l'intérieur d'un "opérateur_tension".

FIG. I 434

une sortie de l' opérateur sera reliée à l'entrée du sommateur (figure I.4.3.3. page106).

2) Lorsqu'on n'a pas accès à la sortie d'une "résistance variable", on ne peut utiliser cette dernière. Ainsi, dans un "opérateur-tension", où les sorties des "résistances variables" sont précâblées, une "résistance variable" non utilisée par l'opérateur auquel elle appartient est immobilisée.

Lorsqu'on n'a pas accès aux entrées V_E^+ et V_E^- d'une "résistance variable" et lorsqu'on a accès à sa sortie, on peut utiliser la "résistance variable" comme convertisseur numérique-analogique ou comme constante. Ainsi, dans un "opérateur-courant", il n'y a pas de "résistances variables" immobilisées car leurs sorties peuvent toujours être reliées à l'entrée d'un opérateur par le système de câblage.

3) Les opérateurs actuels équivalents des "résistances variables" sont les potentiomètres numériques, les convertisseurs numérique-analogique et les multiplieurs hybrides. Le schéma de câblage d'un potentiomètre numérique est celui de la figure I.4.3.4.a page 108). Le courant à la sortie des n résistances en parallèles, dont l'impédance équivalente est Z_n, est égal à: (on néglige les tensions d' entrée des amplificateurs devant les tensions d' entrée et de sortie des opérateurs)

$$i_1 = \frac{V_{Ep}}{Z_n} \qquad (103)$$

La tension de sortie de l'amplificateur 1 contre réactionné par l'impédance Z_e est :

(104) $$V_{S_p} = - Z_e \; i_1$$

Lorsqu'on relie la sortie d'un potentiomètre numérique à l'entrée d'un opérateur (figure I.4.3.4.b page 108), le courant à l'entrée de l'amplificateur de cet opérateur (amplificateur n° 2 sur la figure) est égal à :

(105) $$\frac{V_{Sp}}{Z_e} = - i_1$$

Dans les opérateurs proposés, la sortie de la "résistance variable" est précâblée à l'entrée de l'amplificateur 2 et pour que le courant d'entrée de l'amplificateur 2 soit $- i_1$, il suffit d'appliquer $-V_{E_p}$ à l'entrée de la "résistance variable". On a pu ainsi supprimer les amplificateurs associés aux potentiomètres numériques, amplificateurs qui n'avaient pour rôle que d'engendrer une tension proportionnelle à i_1.

De même, on peut supprimer les amplificateurs associés aux convertisseurs numérique-analogique et aux multiplieurs hybrides. On réduit ainsi sensiblement le nombre d'amplificateurs du calculateur.

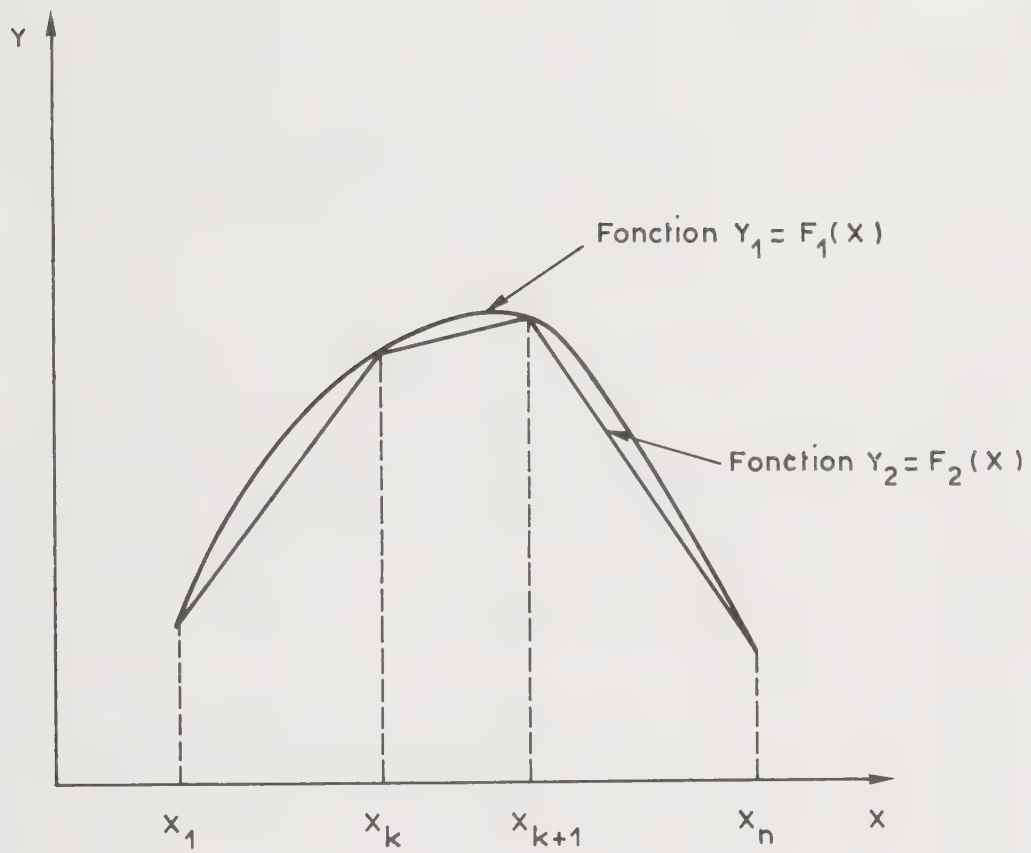


Figure I 441

I.4.4 - Opérateurs non-linéaires proposés

Ce sont les multiplieurs hybrides, les générateurs de fonctions et les multiplieurs analogiques.

I.4.4.1 - Multiplieurs hybrides proposés

On a vu que chaque "résistance variable" peut être utilisée en multiplieur hybride (produit d'une grandeur analogique par une grandeur fournie par le calculateur numérique).

I.4.4.2 - Générateurs de fonctions proposés

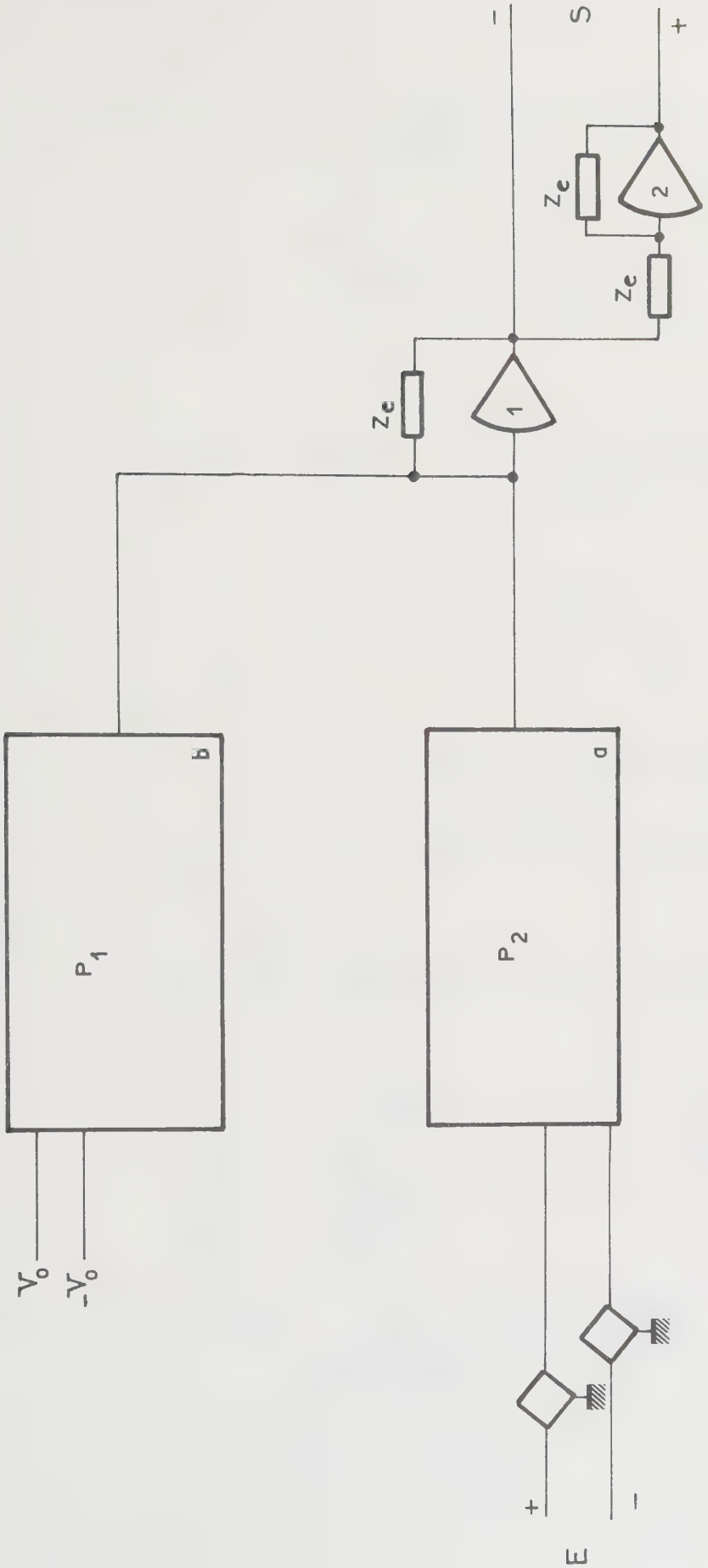
Un générateur de fonctions analogique substitue généralement à la fonction $Y_1 = F_1(X)$ qu'il est nécessaire d'engendrer, une fonction $Y_2 = F_2(X)$ constituée par une série de segments de droite (figure I.4.4.1. page 111).

Les générateurs de fonctions analogiques modernes engendrent une fonction Y_2 de la forme :

(106) $$Y_2 = a X + b$$

a et b étant des coefficients prenant des valeurs discrètes qui dépendent de la valeur de X, c'est-à-dire du segment de droite considéré.

Les valeurs de a et b sont fournies par un circuit logique programmable commandé par la variable X.



"Opérateur - tension" générateur de fonctions

Figure I 442

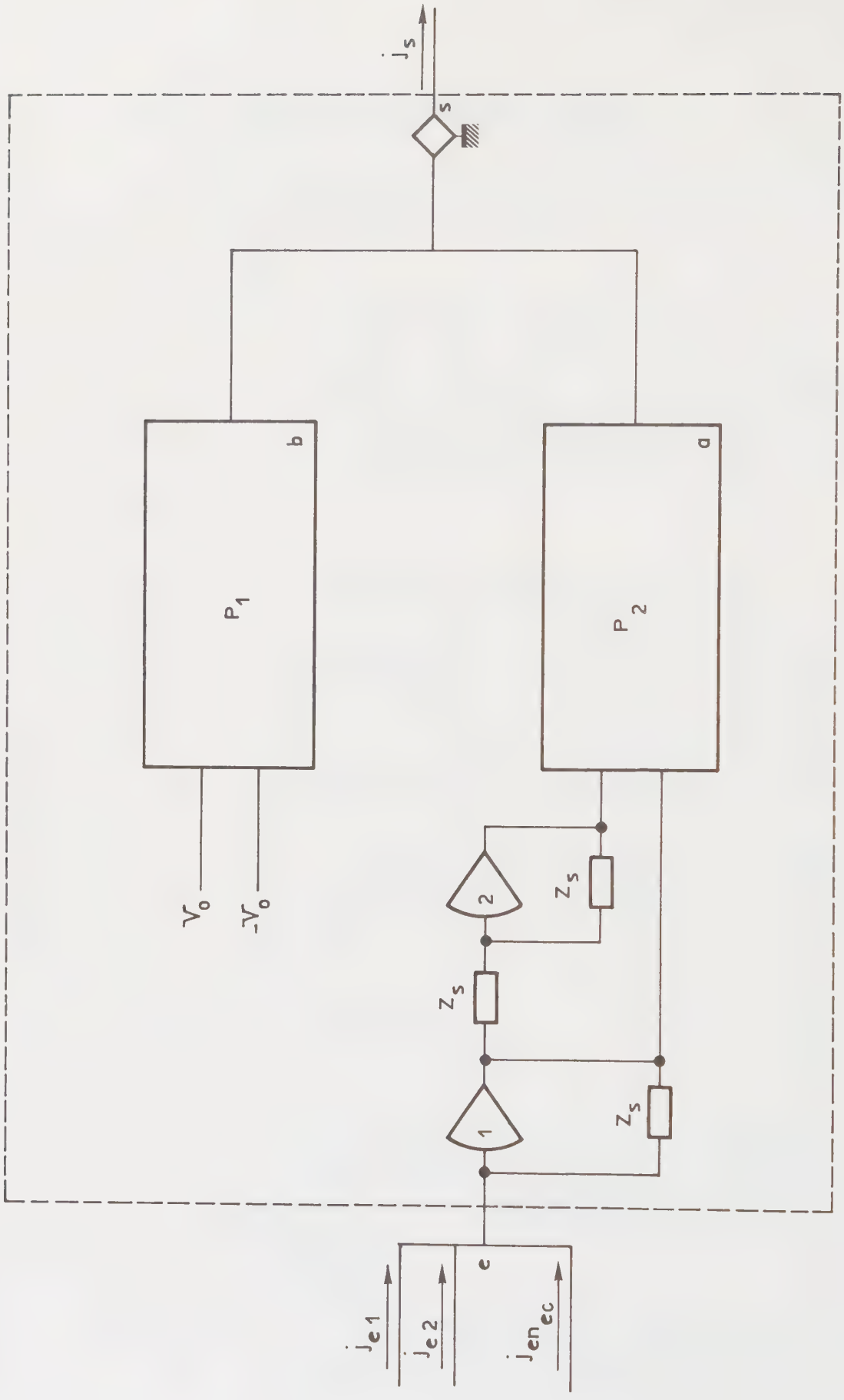

"Opérateur-courant" sommateur-générateur de fonctions
j_s
s
b
P_1
a
P_2
V_o
$-V_o$
2
Z_s
Z_s
1
Z_s
e
j_{e1}
j_{e2}
$j_{en_{ec}}$

Figure I 443

Les "opérateurs-tension" générateurs de fonctions sont câblés selon le schéma I.4.4.2. (page 113). La tension V_S est une fonction de V_E, fonction que l'on détermine en programmant le circuit logique associé au générateur de fonctions.

Les "opérateurs-courant" sommateurs-générateurs de fonctions sont câblés selon le schéma I.4.4.3. (page 114). Le courant j_S est une fonction de la somme des courants j_{ei} ($\sum_{i=1}^{nc} j_{ei}$), fonction que l'on détermine en programmant le circuit logique associé au générateur de fonctions.

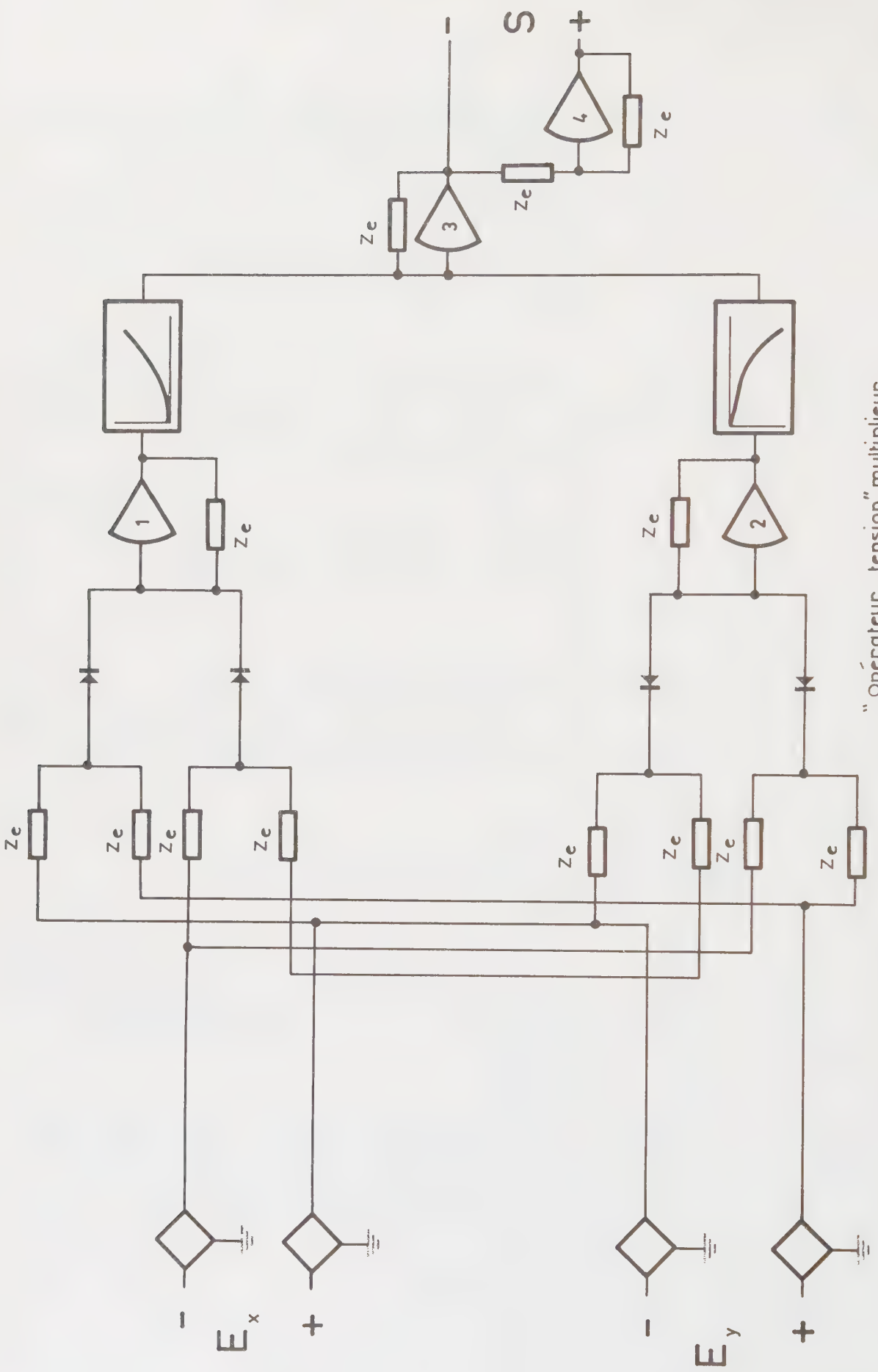
I.4.4.3 - Multiplieurs analogiques proposés

Un multiplieur analogique à générateur de fonctions semi-paraboliques engendre la fonction :

$$P = \frac{1}{4}\left((X+Y)^2 + (X-Y)^2\right) = XY \qquad (107)$$

Dans les multiplieurs, les fonctions $(X+Y)^2$ et $(X-Y)^2$ sont engendrées par des générateurs de fonctions semi-paraboliques à diodes.

Les "opérateurs-tension", multiplieurs analogiques sont câblés selon le schéma I.4.4.4. (page 116). La tension de sortie V_S est



"Opérateur - tension" multiplieur

Figure I 444

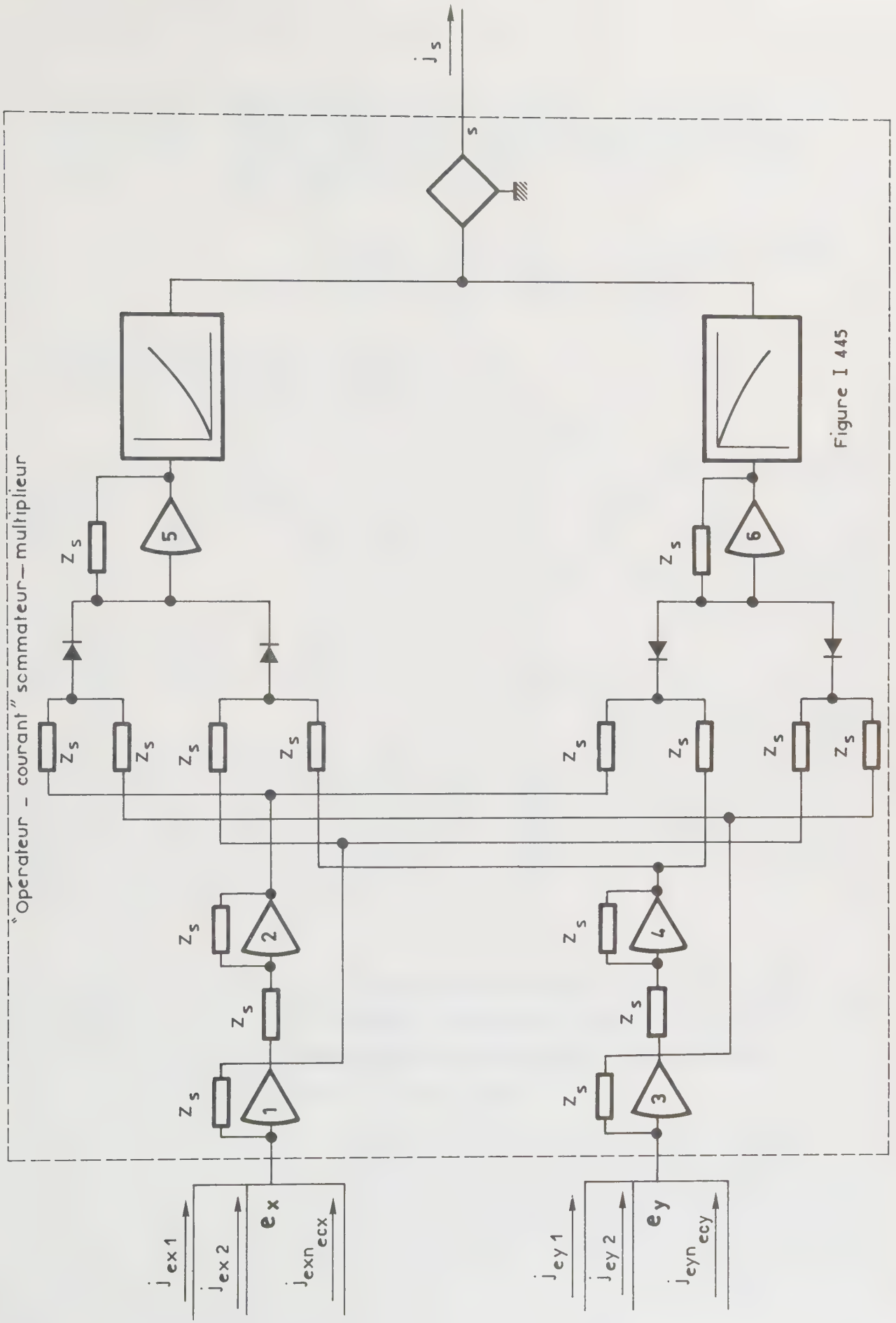

"Operateur - courant" sommateur - multiplieur
j_s
s
Z_s
1
2
3
4
5
6
e_x
e_y
j_{ex1}
j_{ex2}
j_{exn}
e_{cx}
j_{ey1}
j_{ey2}
j_{eyn}
e_{cy}

Figure I 445

proportionnelle au produit des tensions des entrées E_x et E_y (respectivement V_{Ex} et V_{Ey}).

(108) $$\frac{V_S}{V_o} = \frac{V_{Ex}}{V_o} \cdot \frac{V_{Ey}}{V_o}$$

Les "opérateurs-courant" sommateurs-multiplieurs sont câblés selon le schéma I.4.4.5. (page 117). Le courant de sortie j_S est proportionnel au produit des n_{ecx} courants j_{exi} parvenant à l'entrée e_x par les n_{ecy} courants j_{eyi} parvenant à l'entrée e_y :

(109) $$\frac{j_S}{j_o} = \left(\sum_{i=1}^{n_{ecx}} \frac{j_{exi}}{j_o} \right) \cdot \left(\sum_{i=1}^{n_{ecy}} \frac{j_{eyi}}{j_o} \right)$$

Remarque : Chaque "opérateur-courant" linéaire ou non linéaire réalise au moins deux fonctions élémentaires dont une de sommation dans tous les cas. Parmi les "opérateurs-tension", seuls les sommateurs et sommateurs-intégrateurs réalisent une sommation.

Par conséquent, à nombre égal d'opérateurs, un calculateur composé "d'opérateurs-courant" dispose d'une plus grande puissance de calcul qu'un calculateur composé "d'opérateurs-tension".

I.4.5 - Opérateurs réalisant des échanges d'information entre les calculateurs analogiques, numériques et logiques d'un calculateur hybride.

Ce sont les comparateurs, les convertisseurs numérique-analogique et analogique-numérique.

I.4.5.1 - Comparateur

I.4.5.1.1 - "Opérateur-tension"

Il fournit à la "logique parallèle" un signal logique D tel que si la somme des n_{ev} tensions appliquées à ses n_{ev} entrées est négative, D est égal à zéro, et tel que si la somme des n_{ev} tensions appliquées à ses n_{ev} entrées est positive D est égal à un.

I.4.5.1.2 - "Opérateur-courant"

Il fournit à la "logique parallèle" un signal logique D tel que si la somme des n_{ec} courants parvenant à son entrée est positive, D est égal à 1 et tel que si la somme des n_{ec} courants parvenant à son entrée est négative, D est égal à zéro.

I.4.5.2 - Convertisseur numérique analogique proposé

Chaque "résistance variable" peut être utilisée en convertisseur numérique-analogique.

I.4.5.3 - Convertisseur analogique-numérique proposé

Cet opérateur complexe est généralement très coûteux. De ce fait, le calculateur hybride proposé

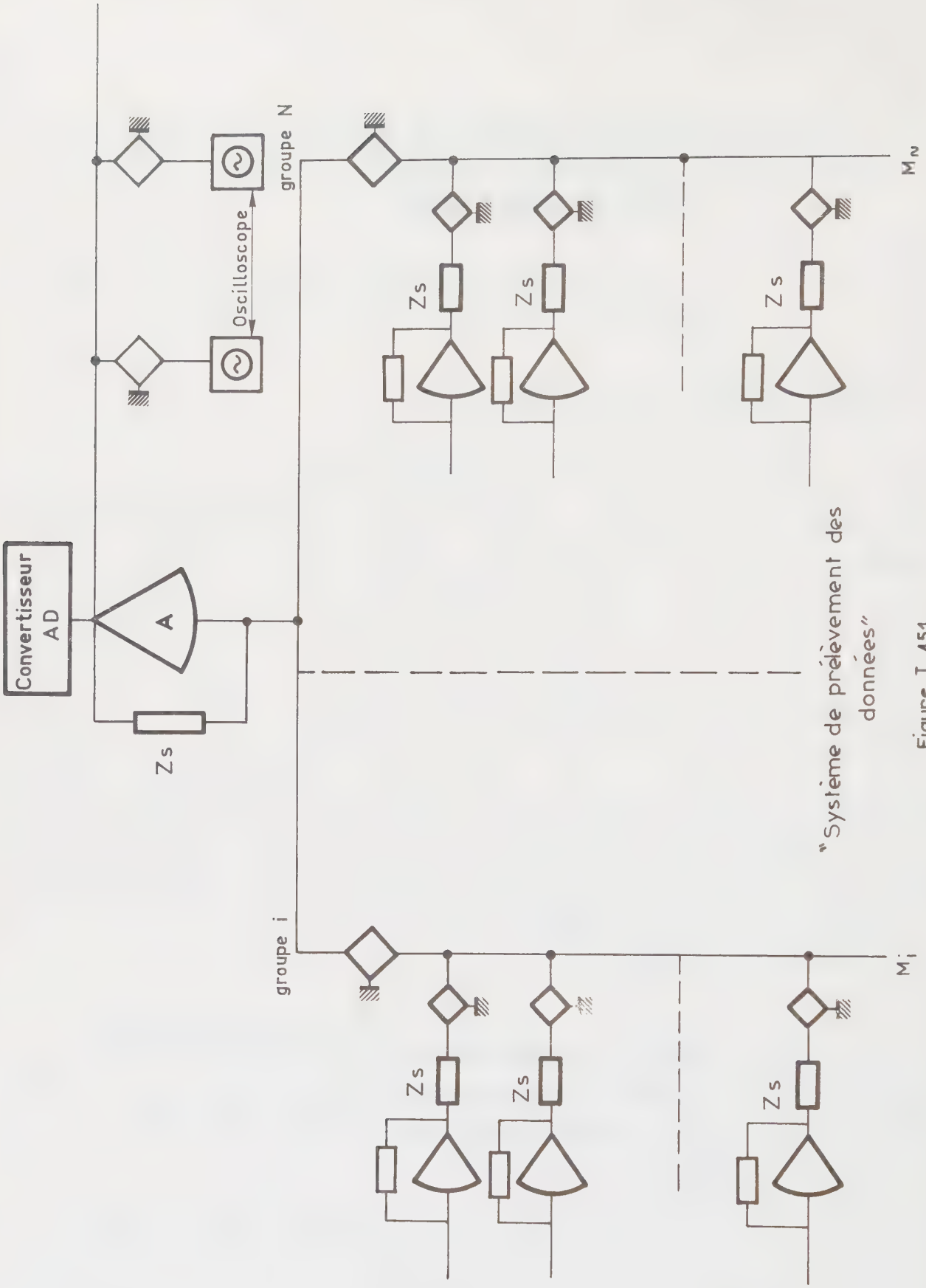

Convertisseur AD
A
Zs
Oscilloscope
groupe N
groupe i
Zs
Zs
Zs
Zs
Zs
Zs
M_N
M_i
"Système de prélèvement des données"

Figure I 451

n'en possède qu'un, qui est relié à la sortie de certains opérateurs par un système de câblage appelé "système de prélèvement des données".

L'organisation de ce système est décrite sur la figure I.4.5.1. (page 120).

- Les opérateurs sont divisés en N groupes. Le groupe d'adresse i contient une ligne M_i qui par une "porte de sortie", peut être reliée à l'entrée de l'amplificateur opérationnel A.

- Chaque "opérateur-courant" linéaire et chaque "opérateur-tension" possèdent une sortie en courant qui peut être reliée à l'aide d'une "porte de sortie" à la ligne M_i du groupe auquel appartient l'opérateur.

- L'amplificateur A est relié par sa sortie au convertisseur analogique-numérique.

- Ce système proposé par l'auteur, est précis et très rapide. Il est commandé par le calculateur numérique indépendamment du système général de câblage.

I.4.6 - Contrôle et enregistrement des résultats

On propose d'enregistrer et de contrôler les résultats à l'aide du calculateur numérique et d'oscilloscopes à mémoire.

- Enregistrement des résultats :

Des programmes d'enregistrement automatique des résultats ont déjà été mis au point [12]

Les résultats sont enregistrés sur une bande magnétique numérique qui est ultérieurement traitée par le calculateur numérique. Les courbes sont tracées à l'aide de "traceurs numériques".

Les avantages de ce système sont sa très grande rapidité d'enregistrement, l'élimination des pannes des enregistreurs analogiques (tâche d'encre, dérive des échelles), son automaticité et une présentation très soignée des résultats.

- Contrôle des résultats :

Pour contrôler les résultats en cours de calcul, on relie par l'intermédiaire de "portes de sortie ", des sorties en courant de l'amplificateur A du "système de relevé des variables analogiques" (figure I.4.5.1. page 120) à des oscilloscopes à mémoire. Ces portes sont commandées de sorte que l'oscilloscope ne reçoive que la variable que l'on désire contrôler.

I.5 - PROPOSITION ET DESCRIPTION D'UN CALCULATEUR ANALOGIQUE A CABLAGE AUTOMATIQUE

On utilise dans ce chapitre les notations des chapitres précédents.

I.5.1 - Motifs du choix "d'opérateurs-courant"

Tout au long de cette étude, il est apparu que les "opérateurs-courant" possédaient de nombreux avantages par rapport aux "opérateurs-tension".

1) ils nécessitent d'être dotés de moins d'entrées-sorties que les "opérateurs-tension" (paragraphes I.1.2.page 19 , I.4.1. page 92)

2) ils ne laissent pas de "résistance variable" inutilisée (paragraphe I.4.2. page 109)

3) ils ont une plus grande puissance de calcul à nombre égal d'opérateurs (paragraphe I.4.4 page 118)

4) ils permettent de conserver une différence de potentiel voisine de zéro aux bornes du système de câblage (paragraphe I.3. page 87) et de ce fait, autorisent l'usage de relais électroniques quel que soit la tension de référence du calculateur.

- L'ensemble de ces propriétés conduit à proposer un calculateur à câblage automatique composé "d'opérateurs-courant" définis au chapitre I.4. (page 89)

On propose d'employer :

- des relais électroniques pour les "portes de sortie" dont le temps de réponse doit être le plus court possible.

- des relais électromécaniques pour le système de câblage de façon à ce que l'erreur introduite par ce dernier reste inférieure à celle introduite par les opérateurs. Ce dernier choix devra être conservé tant que l'impédance des relais électroniques en position fermée n'aura pas sensiblement diminué.

I.5.2 - Description du calculateur analogique à câblage automatique proposé

I.5.2.1 - Composition du module de base

L'analyse effectuée au paragraphe I.2.4. (page 40) a montré que la taille d'un module doit être la plus petite possible. Comme, de plus, chaque module doit contenir un certain nombre d'opérateurs de chaque type (sommateur, sommateur-intégrateur, etc.), on définit un "module de base" optimal qui devrait être utilisé dans tous les calculateurs à câblage automatique, quelque soit leur capacité de calcul. Le "module de base" proposé est constitué de :

- 3 sommateurs-intégrateurs ;
- 2 sommateurs-multiplieurs ;
- 1 sommateur-générateur de fonctions ;
- 2 comparateurs analogique/logique ;
- 3 sommateurs.

On a choisi cette répartition de trois sommateurs-intégrateurs pour deux sommateurs-multiplieurs car lors de l'analyse topologique et statistique des

schémas de câblage, on a constaté que 460 sommateurs-intégrateurs et 343 multiplieurs étaient utilisés.

En ce qui concerne le nombre des sommateurs-générateurs de fonctions, on a estimé qu'un seul était suffisant par "module de base".

On a doté chaque "module de base" de trois sommateurs afin de pouvoir associer un sommateur à chaque opérateur non linéaire

I.5.2.2 - Détermination des valeurs des paramètres du système de câblage du calculateur analogique proposé

On propose un système de câblage du type de celui défini au chapitre I.2. (page 27).

Pour déterminer les valeurs des paramètres de ce système, il est nécessaire de connaître le nombre de liaisons qu'il doit réaliser en même temps. Dans ce but, on a divisé chacun des schémas de câblage qui avaient été obligeamment mis à notre disposition, en schémas partiels de façon à ce que chaque schéma partiel soit le schéma de câblage interne d'un "module de base". Puis, on a compté le nombre γ de points intermédiaires $[s_{ij}]$ employés dans un "module de base" et le nombre δ de lignes intermodulaires utilisées entre deux "modules de base".

Pour les 128 sous-schémas étudiés, on obtient les résultats suivants :

- La valeur moyenne de γ est égale à 10, la

valeur maximale γ est égale à 17.

- La valeur moyenne de ς est égale à 3, la valeur maximale de ς est égale à 4.

Pour réduire les risques de saturation en rendant davantage accessible les opérateurs linéaires et les extrémités des lignes intermodulaires, on a doté chaque concentrateur de sorties, d'une sortie de chaque opérateur linéaire et d'une extrémité d'une ligne intermodulaire.

De ce fait, on a choisi :

$$n_{cs} = n_L = 4$$

Pour que le nombre ($n_{cs} \cdot n_I$) des points intermédiaires Is_{ij} soit supérieur à la valeur maximale de γ, on a choisi $n_I = 5$.

Remarque : Le nombre de points intermédiaires Is_{ij} est égal à 20.

Si γ est supérieur à 20, ce qui est improbable, un programme numérique pourra définir de nouvelles assignations d'adresse des opérateurs dans les "modules de base " de façon à supprimer toute saturation dans ce module sans introduire, dans la plupart des cas, une saturation dans une autre partie du calculateur.

Une éventualité du même type pourrait se rencontrer lors de l'adressage des lignes intermodulaires. Les saturations qui en découleraient seraient éliminées de la même façon.

On place dans chaque concentrateur de sortie l'extrémité d'une ligne réalisant des liaisons avec tout système extérieur. Ces lignes sont très utiles dans le cas où on utilise le calculateur en simulation avec incorporation d'éléments réels.

Chaque entrée d'opérateur doit être toujours accessible. Par suite, il est nécessaire que le nombre de points intermédiaires Ie_{ij} ($n_{ce} \cdot n_1$) soit supérieur ou égal au nombre d'entrées d'opérateurs du "module de base" ($N_{EM} = 13$) c'est-à-dire que n_{ce} soit supérieur à $\frac{13}{5}$

On choisit $n_{ce} = 3$

Les liaisons entre modules éloignés étant peu fréquentes, on a choisi $p_{s1} = p_{e1} = \frac{1}{3}$ (voir paragraphe I.2.3. page 38).

I.5.2.3 - Répartition des entrées et sorties d'opérateurs dans les concentrateurs

Repérons l'entrée ou la sortie d'un opérateur par une adresse $i\ j\ k$

- i caractérise l'opérateur de la façon suivante :

sommateur-intégrateur	i = 1
sommateur	i = 2
sommateur-multiplieur	i = 3
sommateur-générateur de fonction	i = 4
sommateur-comparateur	i = 5
lignes intermodulaires	i = 6
lignes réalisant des liaisons avec tout système extérieur	i = 7

- j est l'adresse de l'opérateur dans le "module de base" (par exemple : j = 2 caractérise le 2e opérateur du type i).

- k est l'adresse de la sortie ou de l'entrée dans l'opérateur (par exemple : k = 3 caractérise la 3e sortie ou entrée de l'opérateur).

Ainsi e_{212} est la deuxième entrée du premier sommateur du "module de base".

On répartit les entrées dans les concentrateurs d'entrée de la façon suivante :

TABLEAU T10(relatif au module de base)

concentrateur 1	concentrateur 2	concentrateur 3
e_{111}	e_{121}	e_{131}
e_{211}	e_{221}	e_{231}
e_{311}	e_{312}	e_{321}
e_{322}	e_{411}	e_{511}
e_{521}		

De même, on répartit dans les concentrateurs de sorties les sorties d'opérateurs, les extrémités des lignes intermodulaires et les extrémités des lignes réalisant des liaisons avec tout système extérieur, de la façon suivante :

TABLEAU T11

concentrateur 1	concentrateur 2	concentrateur 3	concentrateur 4
S_{111}	S_{112}	S_{113}	S_{114}
S_{121}	S_{122}	S_{124}	S_{123}
S_{131}	S_{134}	S_{133}	S_{132}
S_{214}	S_{212}	S_{213}	S_{211}
S_{221}	S_{222}	S_{223}	S_{224}
S_{231}	S_{232}	S_{234}	S_{233}
S_{311}	S_{321}	S_{411}	
S_{611}	S_{612}	S_{613}	S_{614}
S_{621}	S_{622}	S_{623}	S_{624}
S_{631}	S_{632}	S_{633}	S_{634}
S_{641}	S_{642}	S_{643}	S_{644}
S_{711}	S_{712}	S_{713}	S_{714}

I.5.2.4 - Nombre de relais composant le système de câblage automatique du calculateur analogique

A l'intérieur d'un module le système de câblage intramodulaire relie 13 points E_{ci} à 47 points S_{ci} avec $n_{cs} = 4$, $n_{ce} = 3$ $n_I = 5$

Il résulte de l'équation (11) (page35) :

(110) $$N_M = 13.5 + 47.5 + 3.4.5 = 360$$

Il résulte de l'équation (17) (page39) que le nombre de relais du système intermodulaire N_I est égal à :

(111) $$N_I = \frac{64}{3} N \sqrt{N}$$

Par suite, le système de câblage est composé de N_T relais avec :

(112) $$N_T = N. 360 + \frac{64}{3} N\sqrt{N}$$

On trouvera dans le tableau ci-dessous trois applications numériques correspondant à des nombres de modules égaux à 20, 30 et 40.

TABLEAU T 12

N	N_T
20	9 200
30	14 300
40	20 000

I.5.3 - Comparaison des coûts estimés d'une machine analogique à câblage automatique et d'une machine analogique à câblage manuel actuelle

A - Système de câblage :

Il sera difficile d'évaluer le coût d'un système de câblage automatique tant qu'un prototype n'aura pas été réalisé. C'est pourquoi, on ne peut que signaler qu'un système de câblage manuel pour calculateur hybride est à l'heure actuelle lourd et coûteux : un panneau de câblage, une fois les fils enfichés, pèse une dizaine de kilogrammes et coûte environ 20 000 F. Dans la pratique, pour éviter de recâbler les problèmes, une dizaine de panneaux est associée à chaque calculateur.

B - Opérateurs :

Par contre, il est possible de comparer le nombre de composants électroniques de base les plus coûteux (résistances variables, amplificateurs) employés, d'une part dans les opérateurs d'un calculateur actuellement sur le marché, d'autre part dans les opérateurs d'un calculateur à câblage automatique de même puissance de calcul.

Les calculateurs considérés sont :

1) - un calculateur analogique E.A.I. 8800 à câblage manuel composé de 60 intégrateurs, 60 sommateurs, 20 générateurs de fonctions, 40 multiplieurs analogiques, 260 potentiomètres, 120 convertisseurs numérique-analogique et 40 comparateurs.

2) - un calculateur à câblage automatique composé de 20 "modules de base".

Le calculateur E.A.I. 8800 considéré utilise l'équivalent de 380 "résistances variables". Dans la formule proposé, 20 modules emploient 360 "résistances variables".

On indique dans les tableaux T13 et T14 le nombre d'amplificateurs composant ces deux types de calculateur.

Soient :

N_{AO} le nombre d'amplificateurs d'un opérateur

N_O le nombre d'opérateurs dans le calculateur

N_{AT} le nombre d'amplificateurs utilisés.

TABLEAU T13 : nombre d'amplificateurs utilisés dans le calculateur E.A.I. 8800

Opérateurs	N_{AO}	N_O	N_{AT}
Sommateur	1	60	60
Sommateur-intégrateur	1	60	60
Multiplieur	4	40	160
Générateur de fonctions	2	20	40
Comparateur	1	40	40
Potentiomètre	1	260	260
Convertisseur N-A	1	120	120
Inverseur	1	20	20
		Total :	760

TABLEAU T14 : nombre d'amplificateurs utilisés dans le calculateur à câblage automatique proposé

Opérateurs	N_{AO}	N_O	N_{AT}
Sommateur	2	60	120
Sommateur-intégrateur	2	60	120
Sommateur-multiplieur	6	40	240
Sommateur-générateur de fonctions	2	20	40
Comparateur	1	40	40
		Total :	560

Dans le calculateur proposé, la réduction du nombre total d'amplificateurs est obtenue grâce à la suppression des amplificateurs, associés dans le calculateur E.A.I. 8800 aux potentiomètres, aux convertisseurs numériques-analogiques.

Il résulte de cette réduction une importante économie (200 x 200 dollars = 40 000 dollars) et une meilleure stabilité du calculateur (retard de phase réduit).

I.6 - CONCLUSION DE LA PREMIERE PARTIE

Au cours des chapitres précédents, nous avons soulevé les principaux problèmes relatifs à la réalisation des

systèmes de câblage automatique pour calculateurs analogiques et nous avons proposé pour chaque problème des solutions qui, compte tenu de la technologie actuelle, nous ont paru satisfaisantes.

Le calculateur qui résulte de ces travaux est dôté d'un système de câblage entièrement automatique. Ce calculateur possède une précision au moins égale à celle d'un calculateur à câblage manuel et, pour une capacité égale de calcul, nécessite un nombre moins élevé d'amplificateurs (réduction de 25 %). En outre, le système de câblage automatique du calculateur proposé comporte un nombre de relais inférieur à la moitié du nombre de ceux utilisés dans les réalisations expérimentales citées en référence [3] à [11] .

Ce calculateur devrait être , une fois réalisé ,plus fiable et moins coûteux que les calculateurs actuels à câblage manuel .

IIe - P A R T I E

ETUDE DES PROBLEMES SOULEVES PAR LE CABLAGE AUTOMATIQUE DES ELEMENTS DE LOGIQUE PARALLELE D'UN CALCULATEUR HYBRIDE

INTRODUCTION :

Un équipement de "logique parallèle" est généralement associé aux calculateurs analogiques modernes. Cette "logique parallèle" a pour but d'engendrer le plus rapidement possible les fonctions logiques combinatoires et séquentielles, nécessaires à la résolution des problèmes.

La "logique parallèle" des calculateurs actuellement disponibles est principalement composée de portes ET et de registres que l'on câble à la main au moyen d'un panneau de câblage amovible.

Comme la génération des fonctions logiques à l'aide de ces deux types d'éléments nécessite, la plupart du temps, un câblage important on a étudié et défini de nouveaux opérateurs logiques programmables.

A partir de ces travaux, on propose une nouvelle logique à câblage automatique.

II.1 - ETUDE DE CIRCUITS PROGRAMMABLES ENGENDRANT DES FONCTIONS LOGIQUES :

On note dans le chapitre II.1 :

c_{tsi} l'entrée de la commande du relais t_{si}

C_{ai} , C_i variables logiques associées à la tension V_{ci}

C_{atsi} , C_{tsi} variables logiques associées à la tension V_{ctsi}

F une fonction logique

J_{ai} , J_i variables logiques associées au courant j_{ri}

J_{ar} , J_r variables logiques associées au courant j_r

j_r courant à la sortie d'un montage à base de relais

j_{ri} courant parcourant le relais d'adresse i lorsqu'on applique une différence de potentiel continue U à ses bornes

m_m nombre de lignes d'une "matrice de relais"

n_m nombre de colonnes d'une "matrice de relais"

R_{ai} , R_i variable logique associée à Z_{ri}

R_{tsi} variable logique associée à Z_{tsi}

S_{ti} variable logique associée à V_{tsi}

t_{ij} relais d'une matrice de relais réalisant les mises en parallèle

T_{ij} relais d'une "matrice de relais"

t_m relais joignant la première colonne d'une "matrice de relais" à la masse

t_s relais joignant la dernière colonne d'une matrice de relais à un "circuit de sortie"

t_{si} relais des "circuits de sortie" et des "circuits de complémentation"

U_1 , U_2 différences de potentiel continues

V_{ctsi} , V_{ci} tension de commande des relais t_{si} , r_i

V_{tsi} différence de potentiel aux bornes du relais t_{si}

X_i variable logique

Z_c résistance de charge

Z_p résistance

Z_{re} impédance équivalente d'un montage à base de relais

Z_{ri} impédance du relais d'adresse i

Z_{tsi} impédance du relais t_{si}

A) Fonctions logiques combinatoires :

II.1.1 - Rappel des principes de base de "l'analyse binaire"

On a conçu les opérateurs logiques étudiés dans cette partie à l'aide de l'Analyse Binaire. L'Analyse Binaire [14] permet d'effectuer une synthèse systématique des fonctions logiques. En particulier, elle développe pour l'étude des fonctions combinatoires, un formalisme bidimensionnel proposé à l'origine par André BLANCHARD [13]

Ce formalisme note la fonction ET en ligne et la fonction OU en colonne.

- Ainsi $X_1.ET.X_2$ est noté $X_1.X_2$

$X_1.OU.X_2$ est noté $\begin{vmatrix} X_1 \\ X_2 \end{vmatrix}$

$[(X_1.ET.X_2)\,OU\,(X_3.ET.X_4)]\,ET\,(X_5\,OU.\overline{X_1})$ est noté

$\begin{vmatrix} X_1 & X_2 & X_5 \\ X_3 & X_4 & \overline{X_1} \end{vmatrix}$

Il en résulte un certain nombre d'identités fondamentales rappelées dans le tableau T15 , qui permettent d'effectuer des simplifications rapides et systématiques des fonctions logiques combinatoires. A la suite de ces simplifications, on aboutit à des formes littérales réduites où les variables et leurs compléments sont écrits un minimum de fois.

Identités fondamentales de l'Analyse Binaire

TABLEAU T 15

Propriétés de distributivité des fonctions ET et OU	I $X_1 \begin{vmatrix} X_2 \\ X_3 \end{vmatrix} = \begin{vmatrix} X_1 & X_2 \\ X_1 & X_3 \end{vmatrix}$	II $\begin{vmatrix} X_1 \\ X_2 & X_3 \end{vmatrix} = \begin{vmatrix} X_1 & X_1 \\ X_2 & X_3 \end{vmatrix}$
Simplification par adjacences	III $\begin{vmatrix} X_1 & X_2 \\ \overline{X_1} & X_2 \end{vmatrix} = X_2$	IV $\begin{vmatrix} X_1 & \overline{X_1} \\ X_2 & X_2 \end{vmatrix} = X_2$
Identités permettant des simplifications rapides	V $X_1 \begin{vmatrix} X_2 \\ X_1 \end{vmatrix} = X_1$	VI $\begin{vmatrix} X_1 \\ X_1 & X_2 \end{vmatrix} = X_1$
	VII $X_1 \begin{vmatrix} X_2 \\ X_3 & \overline{X_1} \end{vmatrix} = X_1 X_2$	VIII $\begin{vmatrix} X_1 \\ X_2 & \begin{vmatrix} X_3 \\ \overline{X_1} \end{vmatrix} \end{vmatrix} = \begin{vmatrix} X_1 \\ X_2 \end{vmatrix}$
Propriétés des fonctions bicarrées	IX $\begin{vmatrix} X_1 & X_2 \\ X_3 & \overline{X_1} \end{vmatrix} = \begin{vmatrix} X_1 & \begin{vmatrix} X_2 \\ \overline{X_1} \end{vmatrix} \\ X_3 \end{vmatrix}$	

Soit par exemple la fonction F de quatre variables (X_1, X_2, X_3, X_4) dont la table de vérité est représentée par le tableau T 16 (page 142)

On déduit de cette table de vérité la forme canonique suivante :

$$(113) \quad F = \begin{vmatrix} X_1 \\ X_2 \\ X_3 \\ X_4 \end{vmatrix} \begin{vmatrix} X_1 \\ X_2 \\ X_3 \\ \overline{X_4} \end{vmatrix} \begin{vmatrix} X_1 \\ X_2 \\ \overline{X_3} \\ X_4 \end{vmatrix} \begin{vmatrix} X_1 \\ X_2 \\ \overline{X_3} \\ \overline{X_4} \end{vmatrix} \begin{vmatrix} X_1 \\ \overline{X_2} \\ X_3 \\ X_4 \end{vmatrix} \begin{vmatrix} X_1 \\ \overline{X_2} \\ X_3 \\ \overline{X_4} \end{vmatrix} \begin{vmatrix} X_1 \\ \overline{X_2} \\ \overline{X_3} \\ \overline{X_4} \end{vmatrix}$$

$$1 \quad 2 \quad 3 \quad 4 \quad 5 \quad 6 \quad 7$$

Il apparaît des adjacences entre les colonnes 1 et 2, 3 et 4, 5 et 6, 6 et 7.

Ce qui permet d'écrire en fonction de l'identité (IV) :

$$(114) \quad F = \begin{vmatrix} X_1 \\ X_2 \\ X_3 \end{vmatrix} \begin{vmatrix} X_1 \\ X_2 \\ \overline{X_3} \end{vmatrix} \begin{vmatrix} X_1 \\ \overline{X_2} \\ X_3 \end{vmatrix} \begin{vmatrix} X_1 \\ \overline{X_2} \\ \overline{X_4} \end{vmatrix}$$

$$1 \quad 2 \quad 3 \quad 4$$

Dans la nouvelle expression de F, il y a des adjacences entre les colonnes 1 et 2, 1 et 3.

TABLEAU T 16

X_1	X_2	X_3	X_4	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Par suite :

$$(115) \qquad F = \begin{vmatrix} X_1 & X_1 & X_1 \\ X_2 & X_3 & \overline{X_2} \\ & & \overline{X_4} \end{vmatrix}$$

Les identitiés (II) et (VII) du tableau T15conduisent successivement aux formes littérales (116) et (117)

$$(116) \qquad F = \begin{vmatrix} & X_1 & \\ & & \overline{X_2} \\ X_2 & X_3 & \overline{X_4} \end{vmatrix}$$

$$(117) \qquad F = \begin{vmatrix} & X_1 & \\ & & \\ X_2 & X_3 & \overline{X_4} \end{vmatrix}$$

II.1.2 - Etude de circuits engendrant des fonctions logiques à l'aide de relais câblés en série-parallèle

Il existe des similitudes topologiques fondamentales entre les schémas de câblage des circuits engendrant des fonctions logiques à l'aide de relais et la notation bidimensionnelle de l'analyse binaire. Cette analogie conduit à étudier en détail les circuits engendrant des fonctions logiques combinatoires à l'aide de relais (électroniques ou électromécaniques) montés en série-parallèle.

II.1.2.1 - Variables logiques associées à un circuit composé de relais :

On commence par étudier des circuits composés de relais idéaux pour lesquels l'impédance du relais en position fermée est nulle et l'impédance du relais en position ouverte est infinie (paragraphes II.1.2.1., II.1.2.2, II.1.2.3).

Dans le paragraphe II.1.4, on étudie les limitations qu'entraînent le fait que l'impédance des relais en position fermée n'est pas nulle et que l'impédance des relais en position ouverte a une valeur finie.
Associons au relais d'adresse i les variables logiques R_i , J_i , C_i définies de la façon suivante :

La variable logique R_i associée à l'impédance Z_{ri} du relais d'adresse i est telle

que :

(118) $$\begin{cases} R_i = 0 & \text{si} \quad Z_{ri} = 0 \\ R_i = 1 & \text{si} \quad Z_{ri} = \infty \end{cases}$$

La variable logique J_i est associée au courant j_{ri} qui parcourait le relais d'adresse i si celui-ci était isolé du reste du circuit et si on imposait à ses bornes une différence de potentiel continue U_1

j_{ri}, U_1 et Z_{ri} sont liés par la loi d' Ohm :

(119) $$U_1 = Z_{ri} \; j_{ri}$$

Comme on considère un relais idéal, lorsque la valeur de Z_{ri} est nulle la valeur du courant j_{ri} est infinie et vice-versa.

(120) On choisit donc que $$\begin{cases} J_i = 0 & \text{si} \quad j_{ri} = 0 \\ J_i = 1 & \text{si} \quad j_{ri} = \infty \end{cases}$$

Dans ce cas, les variables logiques J_i et R_i sont liées par l'équation :

(121) $$\boxed{J_i = \overline{R}_i}$$

La variable logique C_i associée à la tension de commande V_{ci} du relais d'adresse i est telle que :

(122)
$$\begin{cases} C_i = 0 & \text{si } V_{ci} = 0 \\ C_i = 1 & \text{si } V_{ci} = U_2 \end{cases}$$

- Pour une première catégorie de relais (notés relais du type 1) composée des relais électromécaniques et des transistors bipolaires, C_i et R_i vérifient l'équation :

(123)
$$C_i = \overline{R}_i$$

Des équations (121) et (123), on déduit l'équation :

(124)
$$C_i = J_i$$

- Pour une deuxième catégorie de relais (notés relais du type 2) composée des transistors à effet de champ à jonction (JFET)

C_i et R_i sont liés par l'équation :

(125) $$C_i = R_i$$

Des équations (121) et (125), on tire l'équation :

(126) $$C_i = \overline{J_i}$$

II.1.2.2 - Equations de fonctionnement d'un circuit à base de relais montés en série-parallèle :

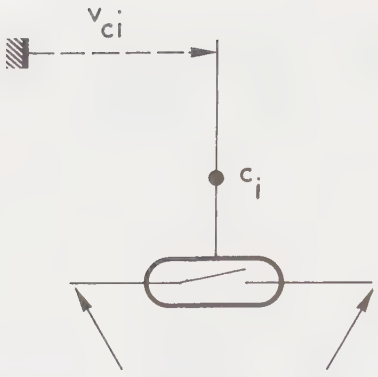
Soit j_r le courant apparaissant à la sortie d'un circuit composé de relais lorsqu'on applique aux bornes de ce circuit une différence de potentiel continue U_1.

Soit Z_{re} l'impédance équivalente à ce circuit.

On a l'équation :

(127) $$j_r = \frac{U_1}{Z_{re}}$$

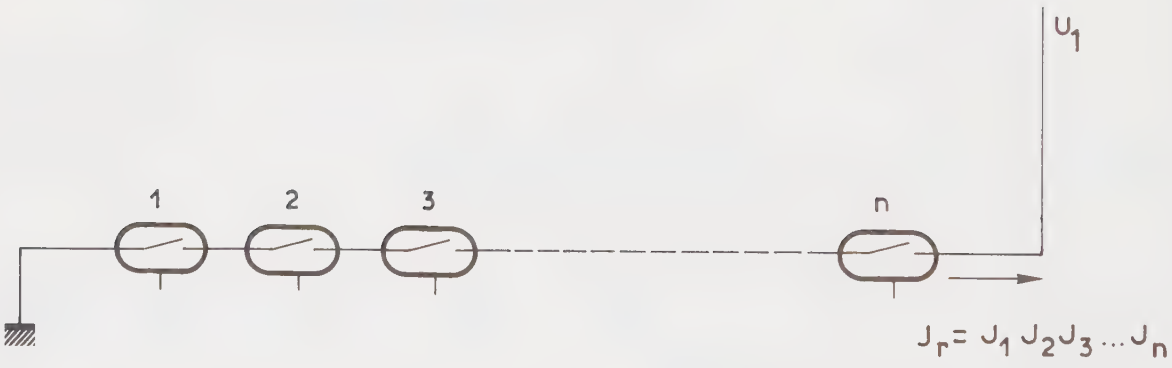
Comme les relais sont supposés idéaux, Z_{re} peut prendre deux valeurs : zéro ou l'infini.



Contacts

Représentation d'un relais

Figure II 121



Montage série

Figure II 122

(128)
$$\begin{cases} \text{Si} \quad Z_{re} = 0 \quad j_r = \infty \\ \text{Si} \quad Z_{re} = \infty \quad j_r = 0 \end{cases}$$

Associons donc au courant j_r la variable logique J_r telle que :

(129)
$$\begin{cases} J_r = 0 \quad \text{si} \quad j_r = 0 \\ J_r = 1 \quad \text{si} \quad j_r = \infty \end{cases}$$

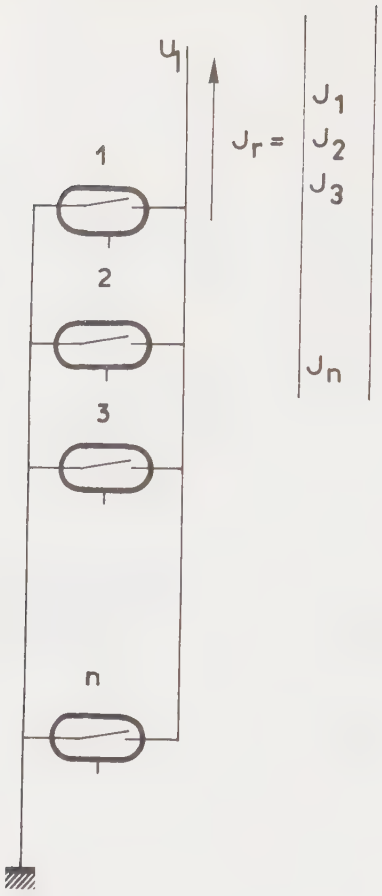
Etudions l'équation qui lie J_r aux variables J_i associées aux relais du circuit.

1) Lorsqu'on câble les relais en série (fig. II.1.2.2.) (page148), on a :

(130)
$$J_r = J_1 . J_2 . - - - - - J_n$$

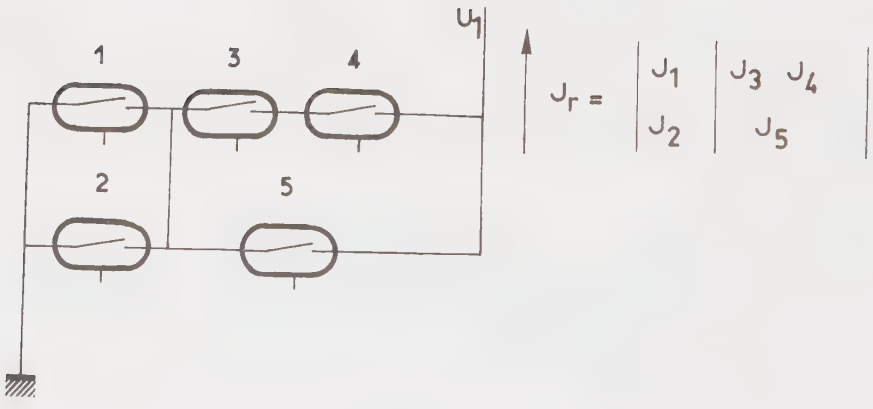
2) Lorsqu'on câble les relais en parallèle, on a (figure II.1.2.3. page 150).

(131)
$$J_r = \left| \begin{array}{c} J_1 \\ J_2 \\ \vdots \\ J_n \end{array} \right|$$



Montage parallèle

Figure II 123



Montage série-parallèle

Figure II 124

3) Si on utilise la notation de l'analyse binaire, il apparaît de même que l'équation liant J_r aux variables J_i est semblable au schéma de câblage du circuit.

Ainsi le circuit de la figure II.1.2.4. (page 150) engendre un courant j_r tel que :

(132) $$J_r = \left| \begin{array}{c|c|cc} J_1 & & J_3 & J_4 \\ & & & \\ J_2 & & J_5 & \end{array} \right|$$

- Soit par exemple la fonction F :

(133) $$F = \left| \begin{array}{c|c|cc} X_1 & & \overline{X_1} & X_3 \\ & & & \\ X_2 & & X_4 & \end{array} \right|$$

Pour engendrer un courant j_r tel que J_r soit égal à F, on réalise le circuit représenté sur la figure II.1.2.4. et on commande les relais de sorte que :

- Pour les relais du type 1 (pour lesquels J_i est égal à C_i), on ait les équations :

(134) $$\begin{cases} J_1 = X_1 = C_1 \ ; \quad J_2 = X_2 = C_2 \ ; \quad J_3 = \overline{X}_1 = C_3 \ ; \\ J_4 = X_3 = C_4 \ ; \quad J_5 = X_4 = C_5 \end{cases}$$

- Pour les relais du type 2 (pour lesquels J_i est égal à $\overline{C_i}$), on ait les équations :

$$(135)\quad \begin{cases} J_1 = X_1 = \overline{C_1} \;;\quad J_2 = X_2 = \overline{C_2} \;;\quad J_3 = \overline{X_1} = \overline{C_3} \\ J_4 = X_3 = \overline{C_4} \;;\quad J_5 = X_4 = \overline{C_5} \end{cases}$$

II 1.2.3 - Circuits de sortie

On place à la sortie du circuit engendrant le courant j_r le circuit de la figure II.1.2.5. (page 153) appelé "circuit de sortie".

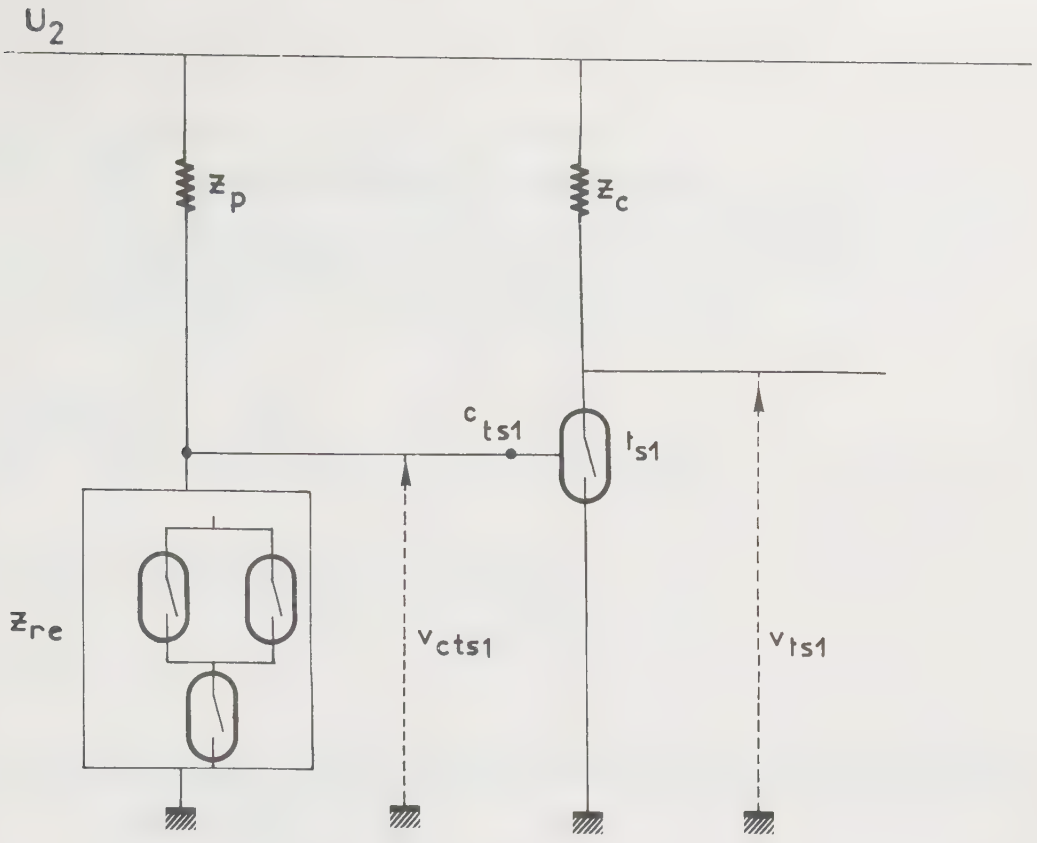
On place à la suite du "circuit de sortie" un "circuit de complémentation" représenté sur la figure II.1.2.6. (page 153).

On associe aux tensions de sortie de ces deux circuits V_{ts1} et V_{ts2} les variables logiques S_{t1} et S_{t2} définies de la façon suivante :

$$(136)\quad \begin{cases} S_{ti} = 0 \quad si \quad V_{tsi} = 0 \\ S_{ti} = 1 \quad si \quad V_{tsi} = U_2 \end{cases}$$

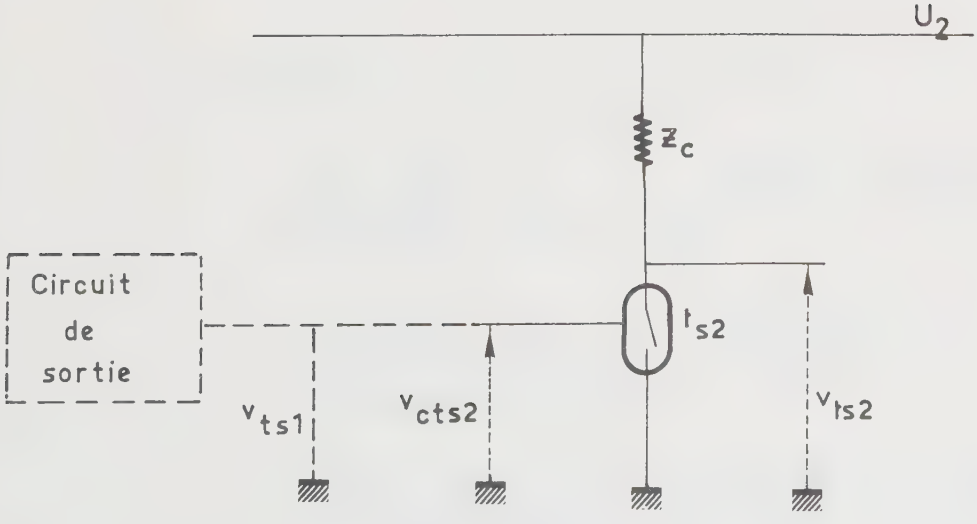
Ces circuits sont conçus de sorte que S_{ti} soit égal à J_r pour les relais du type 1 et que S_{ti} soit égal à $\overline{J_r}$ pour les relais du type 2.

On désire de plus que $S_{t2} = \overline{S_{t1}}$



"Circuit de sortie"

Figure II 125



"Circuit de complémentation"

Figure II 126

Soient C_{tsi} la variable logique associée à la tension de commande du relai t_{si}

R_{tsi} la variable logique associée à l'impédance du relais t_{si}

C_{tsi} et R_{tsi} sont définies de la même façon que C_i et R_i

Les équations de fonctionnement du "circuit de sortie" sont les suivantes :

(137) $$C_{ts1} = \overline{J_r}$$

(138) $$S_{t1} = R_{ts1}$$

Par suite, pour les relais du type 1, on a

(139) $$S_{t1} = R_{ts1} = \overline{C_{ts1}} = J_r$$

Pour les relais du type 2, on a :

(140) $$S_{t1} = R_{ts1} = C_{ts1} = \overline{J_r}$$

Le relais t_{s2} du circuit de complémentation (figure II.1.2.6. page 153) est nécessairement du type 1. Les équations de fonctionnement de ce circuit sont les suivantes :

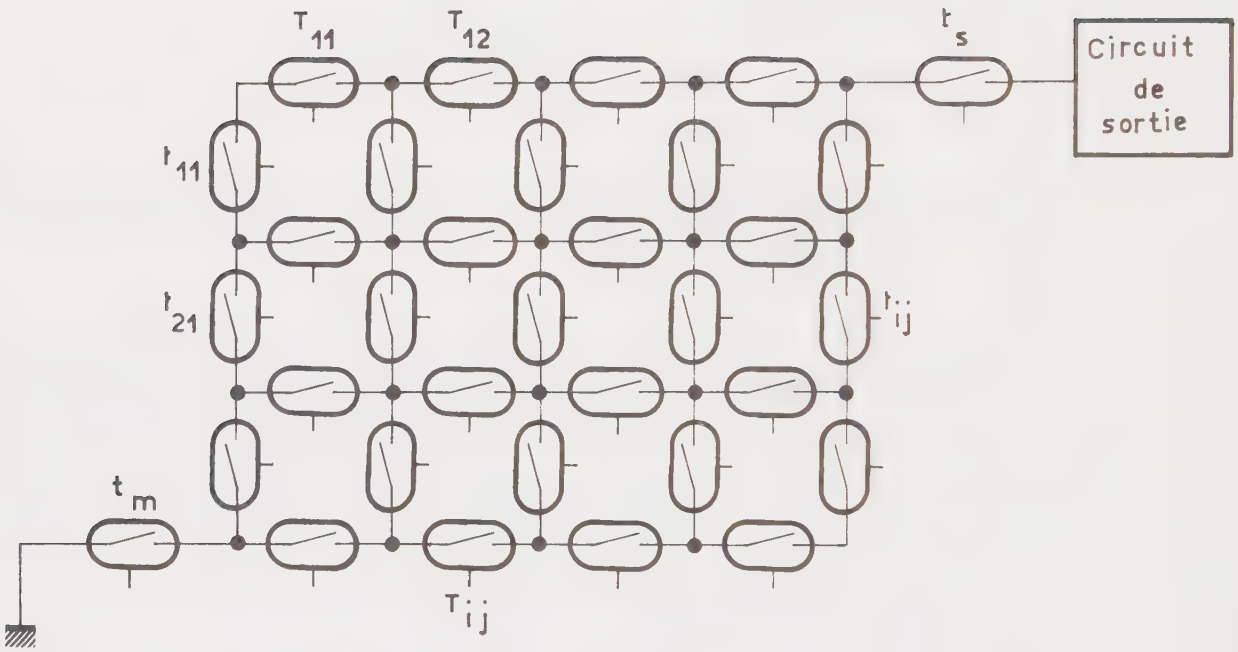
(141) $$S_{t2} = R_{ts2} = \overline{C}_{ts2} = \overline{S}_{t1}$$

II.1.3 - Proposition de "matrices de relais" engendrant des fonctions logiques programmables

Afin de pouvoir modifier facilement et à volonté les circuits définis au paragraphe précédent, il faut être capable de modifier les liaisons effectuant les mises en parallèle des relais. Ceci amène à proposer des "matrices de relais" (m_m lignes, n_m colonnes) câblées selon le schéma de la figure II.1.3.1. (page 156) correspondant au cas où $n_m = m_m = 4$.

Dans ces matrices :

- les relais t_{ij} servent à effectuer les montages parallèles ;
- le relais t_m permet de relier la première colonne à la masse ;
- le relais t_s permet de relier la dernière colonne à un "circuit de sortie."



"Matrice de relais" de taille 4 . 4

Figure II 131

Une "matrice de relais" de taille $m_m \cdot n_m$ ne peut engendrer que les fonctions logiques combinatoires écrites à l'aide du formalisme bidimensionnel dans un rectangle de taille $m_m \cdot n_m$

Il est facile d'écrire une fonction de taille inférieure à $m_m \cdot n_m$ dans un rectangle de taille $m_m \cdot n_m$ en utilisant les propriétés suivantes des fonctions ET et OU

$$X_1 . 1 = X_1 \tag{142}$$

$$\left|\begin{matrix} X_1 \\ 0 \end{matrix}\right| = X_1 \tag{143}$$

Ainsi pour engendrer une fonction à l'aide d'une matrice 4,4,par exemple la fonction :

$$F = \left|\begin{matrix} X_5 & \overline{X}_1 \\ X_2 & \\ X_3 & \\ X_1 & \overline{X}_2 \end{matrix}\right| \tag{144}$$

On l'écrit sous la forme :

$$F = \left|\begin{matrix} X_5 & \overline{X}_1 & 1 & 1 \\ X_2 & 0 & 0 & 0 \\ X_3 & 0 & 0 & 0 \\ X_1 & \overline{X}_2 & 1 & 1 \end{matrix}\right| \tag{145}$$

On engendre un courant j_r tel que $J_r = F$ de la façon suivante :

On ferme les relais $t_{11}, t_{21}, t_{31}, t_{12}, t_{22}, t_{15}$ t_{25}, t_{35} et on ouvre les relais t_{32}, $t_{13}, t_{23}, t_{33}, t_{14}, t_{24}, t_{34}$ de sorte que le courant j_r soit tel que :

$$J_r = \begin{vmatrix} J_{11} & J_{12} & J_{13} & J_{14} \\ J_{21} & J_{22} & J_{23} & J_{24} \\ J_{31} & J_{32} & J_{33} & J_{34} \\ J_{41} & J_{42} & J_{43} & J_{44} \end{vmatrix} \tag{146}$$

On commande ensuite les relais T_{ij} de sorte que l'on ait les équations suivantes :

$$\begin{aligned} J_{11} &= X_5 \; ; \; J_{12} = \overline{X_1} \; ; \; J_{13} = 1 \; ; \; J_{14} = 1 \\ J_{21} &= X_2 \; ; \; J_{22} = 0 \; ; \; J_{23} = 0 \; ; \; J_{24} = 0 \\ J_{31} &= X_3 \; ; \; J_{32} = 0 \; ; \; J_{33} = 0 \; ; \; J_{34} = 0 \\ J_{41} &= X_1 \; ; \; J_{42} = \overline{X_2} \; ; \; J_{43} = 1 \; ; \; J_{44} = 1 \end{aligned} \tag{147}$$

On obtient ainsi un circuit qui engendre la fonction désirée.

II.1.4 - Limites de fonctionnement des "matrices de relais"

Dans la pratique, l'impédance Z_{ri} d'un relais d'adresse i et sa tension de commande V_{ci} sont liées par les relations :

1) relais du type 1 : relais électromécaniques, transistors bipolaires.

$$\begin{aligned} Z_{ri} &< Z_f \quad \text{si} \quad V_{ci} > V_2 \\ Z_{ri} &> Z_0 \quad \text{si} \quad V_{ci} < V_1 \end{aligned} \tag{148}$$

2) relais du type 2 : relais électroniques à transistors à effet de champ à jonction.

$$\begin{aligned} Z_{ri} &> Z_0 \quad \text{si} \quad V_{ci} > V_2 \\ Z_{ri} &< Z_f \quad \text{si} \quad V_{ci} < V_1 \end{aligned} \tag{149}$$

Les valeurs des impédances Z_0 et Z_f et des tensions de basculement V_1 et V_2 du relais dépendent du relais étudié.

Soient les variables logiques R_{ai} , C_{ai} J_{ai} , J_{ar} et C_{ats1} telles que :

(150) $R_{ai} = 0$ si $Z_{ri} < Z_f$; $R_{ai} = 1$ si $Z_{ri} > Z_0$

(151) $C_{ai} = 0$ si $V_{ci} < V_1$; $C_{ai} = 1$ si $V_{ci} > V_2$

(152) $J_{ai} = 0$ si $j_{ri} < j_a$; $J_{ai} = 1$ si $j_{ri} > j_a$

(153) $J_{ar} = 0$ si $j_r < j_a$; $J_{ar} = 1$ si $j_r > j_a$

(154) $C_{ats1} = 0$ si $V_{cts1} \leq V_1$; $C_{ats1} = 1$ si $V_{cts1} \geq V_2$

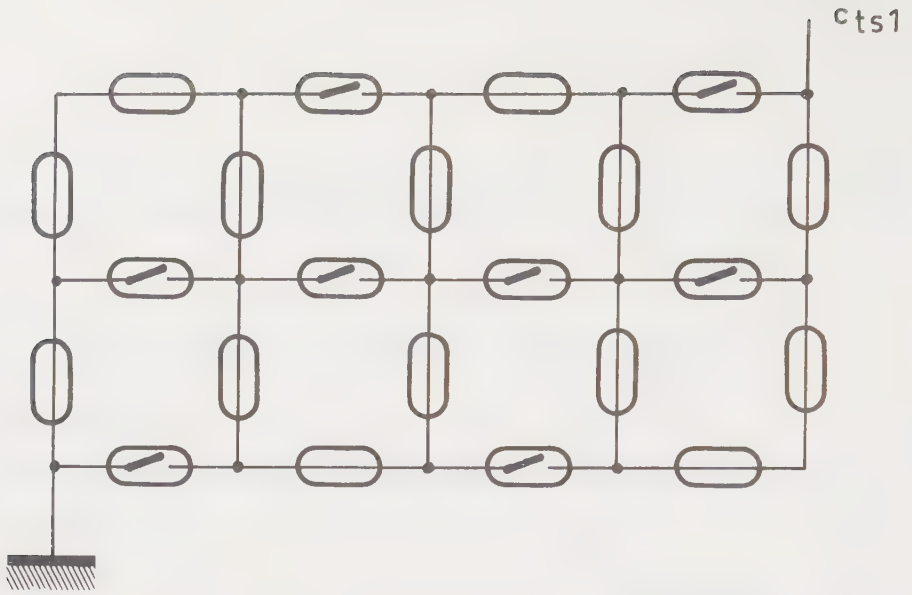
j_a est une valeur de courant qui dépend des relais utilisés.

Les équations qui liaient les variables R_i , C_i J_i et J_r définies au paragraphe II.1.2. lient aussi les variables R_{ai} , C_{ai} J_{ai} et J_{ar} introduites dans ce paragraphe.

Le fait que la valeur de Z_{ri} en position fermée soit non nulle et que la valeur de Z_{ri} en position ouverte soit finie, entraine une limitation quant à la taille de la matrice :

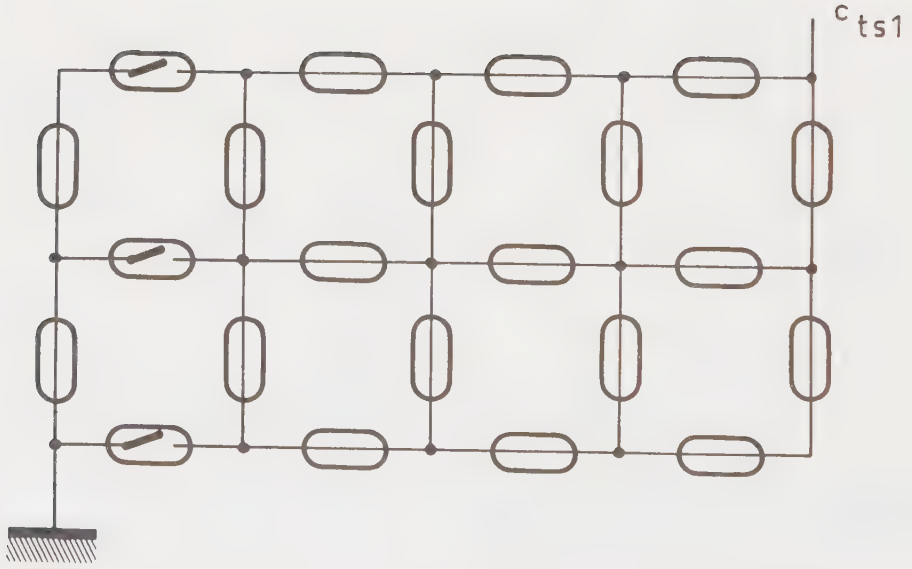
En effet, la tension de commande V_{cts1} du relais t_{s1} du circuit de sortie est engendrée par le pont d'impédance Z_p , Z_{re} de la figure II.1.2.5. (page 153). On a donc l'équation :

(155)
$$V_{cts1} = \frac{Z_{re}}{Z_p + Z_{re}} U_1$$



Cas où la valeur de "l'impédance passante" de la "matrice de relais" est maximale ($m_m=3, n_m=4$)

FIG. II 141



Cas où la valeur de "l'impédance isolante" de la "matrice de relais" est minimale ($m_m=3, n_m=4$)

FIG. II 142

a) Lorsque le point c_{ts1} est relié à la masse par un ensemble de relais en position fermée, le courant j_r prend sa valeur maximale. Par suite, J_{ar} est égal à un. Comme J_{ar} est égale à $\overline{C_{ats1}}$, il faut que C_{ats1} soit nulle ; ce qui se traduit par la condition :

$$V_{cts1} < V_1 \qquad (156)$$

De l'équation (155) et de l'inégalité (156), on tire l'inégalité suivante :

$$Z_{re} < Z_p \cdot \frac{V_1}{U_1 - V_1} \qquad (157)$$

Dans une matrice de taille $m_m \cdot n_m$ la valeur maximale de l'impédance "passante" Z_{re} est égale à $(m_m (n_m + 1) - 1) Z_f$ (figure II.1.4.1. page 162).

Il faut donc que :

$$(m_m (n_m + 1) - 1) Z_f < Z_p \frac{V_1}{U_1 - V_1} \qquad (158)$$

b) Lorsque le point c_{ts1} est isolé de la masse par un ensemble de relais en position ouverte, le courant j_r prend sa valeur minimale. Par suite, J_{ar} est égal à zéro. Comme J_{ar} est

égale à $\overline{C_{ats1}}$, il faut que C_{ats1} soit égale à un. Ce qui se traduit par la condition suivante :

(159) $V_{cts1} > V_2$

De l'équation (155) et de l'inégalité (159), on tire l'inégalité suivante :

(160) $Z_{re} > Z_p \frac{V_2}{4-V_2}$

Dans une matrice de taille $m_m \cdot n_m$ la valeur minimale de l'impédance isolante Z_{re} est égale à $\frac{Z_0}{m_m}$ (figure II.1.4,page 162)

Par suite, il faut que :

(161) $\frac{Z_0}{m_m} > Z_p \frac{V_2}{4-V_2}$

Des inégalités (158) et (161), il résulte l'inégalité suivante :

(162) $\left[m_m (n_m+1)-1\right] \frac{4-V_1}{V_1} Z_f < Z_p < \frac{Z_0}{m_m} \frac{4-V_2}{V_2}$

Cette inégalité entraîne l'inégalité suivante :

$$(163)\quad \left[m_m\,(n_m+1)-1\right]\frac{U_1-V_1}{V_1}\,Z_f < \frac{Z_0}{m_m}\,\frac{U_1-V_2}{V_2}$$

C'est-à-dire :

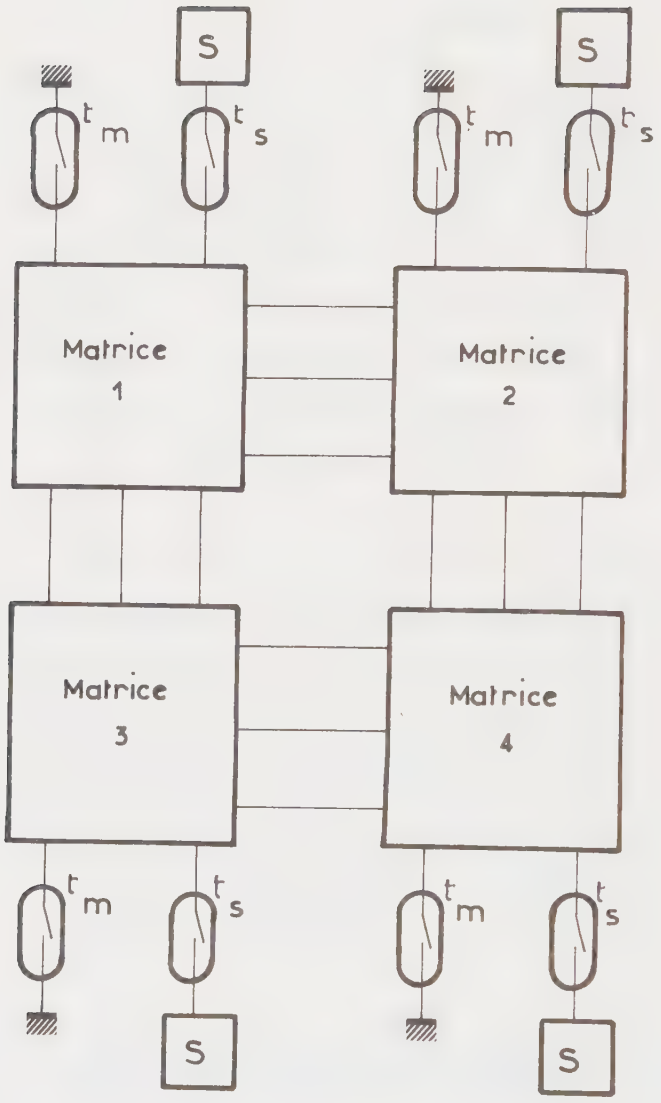
$$(164)\quad \boxed{\left[m_m\,(n_m+1)-1\right]m_m < \frac{Z_0}{Z_f}\,\frac{V_1}{V_2}\,\frac{U_1-V_2}{U_1-V_1}}$$

Cette condition limite la taille de la matrice. L'inégalité (164) indique que l'on doit choisir des relais pour lesquels le rapport $\frac{Z_0}{Z_f}$ soit le plus élevé possible.

Il est évident que d'autres limitations existent ; en particulier du fait de la présence d'une capacité parasite entre la masse et l'entrée ou la sortie de chaque relais. Seule une étude pratique sur prototype permettra de déterminer les limites exactes de ce type de circuit, limites qui reculeront avec les progrès de la technologie des semi-conducteurs.

II.1.5 - Propriétés des "matrices de relais"

1) Une matrice de taille $m_m \cdot n_m$ permet d'engendrer toutes les fonctions logiques combinatoires que l'on peut écrire, à l'aide du formalisme bidimentionnel, dans un rectangle de taille $m_m \cdot n_m$



Combinaison de plusieurs matrices de relais

Figure II 151

On réalise des matrices de grande taille en reliant ligne à ligne et colonne à colonne $M_m . N_m$ matrices de taille $m_m . n_m$ (figure II.1.5.1. page 166). On obtient dans ce cas une matrice de taille $(M_m . m_m) . (N_m . n_m)$

2) Un même circuit peut engendrer plusieurs fonctions. Par exemple, soient les fonctions :

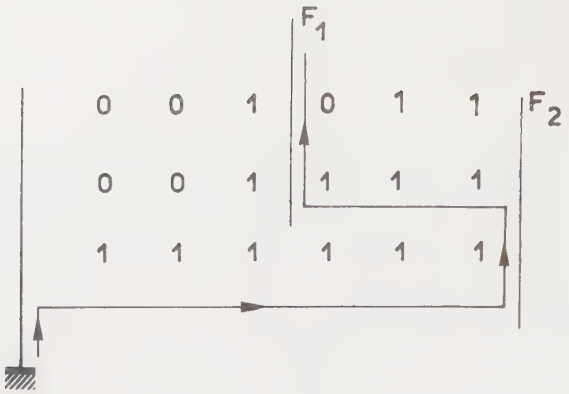
$$F_1 = \begin{vmatrix} X_1 & X_2 \\ X_3 & X_4 \end{vmatrix} \tag{165}$$

$$F_2 = \begin{vmatrix} X_1 & X_2 & \overline{X}_5 & X_6 & X_7 \\ X_3 & X_4 & X_8 & \overline{X}_3 & \\ & & X_5 & & \end{vmatrix} \tag{166}$$

On engendre ces deux fonctions en reliant ligne à ligne deux matrices de taille 3 x 3 et en écrivant F_1 et F_2 sous la forme :

$$\begin{vmatrix} & & & = F_1 & & \\ X_1 & X_2 & 1 & \overline{X}_5 & X_6 & X_7 \\ X_3 & X_4 & 1 & X_8 & \overline{X}_3 & 1 \\ X_5 & 1 & 1 & 1 & 1 & 1 \end{vmatrix} = F_2 \tag{167}$$

La notation ici utilisée dépasse le cadre du rappel présenté au paragraphe II.1.1. (page 139). On se reportera, pour plus de détails, à l'ouvrage de M. R.L. VALLEE [14]



Chemin parcouru par le courant dans le cas considéré au paragraphe II 15

Figure II 152

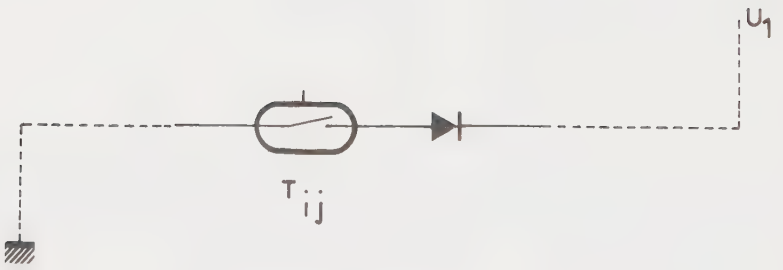


Figure II 153

Remarque :

Si $X_1 = X_2 = X_3 = X_4 = 0$

et si $X_5 = X_6 = X_7 = X_8 = 1$

on a : $F_2 = 1$; $F_1 = 0$

La condition $F_1 = 0$ implique que l'impédance intercalée entre la masse et la sortie F_1 soit infinie. Or du fait que les relais : t_{21}, T_{31}, T_{32} T_{33} de la première matrice, et les relais T_{31}, T_{32}, T_{33}, t_{24}, T_{23}, T_{22}, T_{21} de la deuxième matrice et le relais t_{14} de la première matrice sont fermés (figure II.1.5.2. page 168), l'impédance entre la masse et la sortie F_1 est nulle. Il en résulte que la fonction F_1 engendrée n'est pas celle désirée. On élimine cet inconvénient en faisant suivre chaque relais T_{ij} d'une diode selon le montage de la figure II.1.5.3. (page 168).

3) La consommation des "matrices de relais" est très faible, ce qui est particulièrement intéressant dans le cas où on ne dispose que de peu d'énergie (astronautique).

- Le temps de réponse d'une "matrice de relais" ne dépend pas de sa taille. Il est au plus égal à 4 fois le temps de commutation d'un relais (1 relais de complémentation de la variable X_i, le relais du circuit engendrant j_r

le relais du "circuit de sortie" (t_{s1}) , le relais du "circuit de complémentation" de la sortie (t_{s2})).

4) Dans le cas où la "matrice de relais" doit engendrer une fonction qui ne sera pas modifiée pendant une très grande partie de la vie de la matrice, il est possible de souder les commandes des relais.

- Dans le cas où on modifie fréquemment la fonction engendrée par la "matrice de relais", on peut câbler la commande des relais soit à l'aide d'un panneau de câblage, soit à l'aide d'un système de câblage automatique.

5) A partir d'un ensemble de matrices de base, il est possible de réaliser toutes les fonctions combinatoires souhaitées tant que la taille maximale définie au paragraphe II.1.4. (page 159) n'est pas dépassée. La matrice de base, qui pourrait être réalisée en circuit intégré, et par suite être très peu encombrante, devrait connaître une très grande diffusion. Il est raisonnable d'espérer qu'elle serait très peu coûteuse.

6) Les "matrices de relais" sont très facilement programmables (paragraphe II.1.3. page 152).

B) Fonctions logiques séquentielles :

II.1.6 - Description d'un générateur de séquences d'ordres logiques

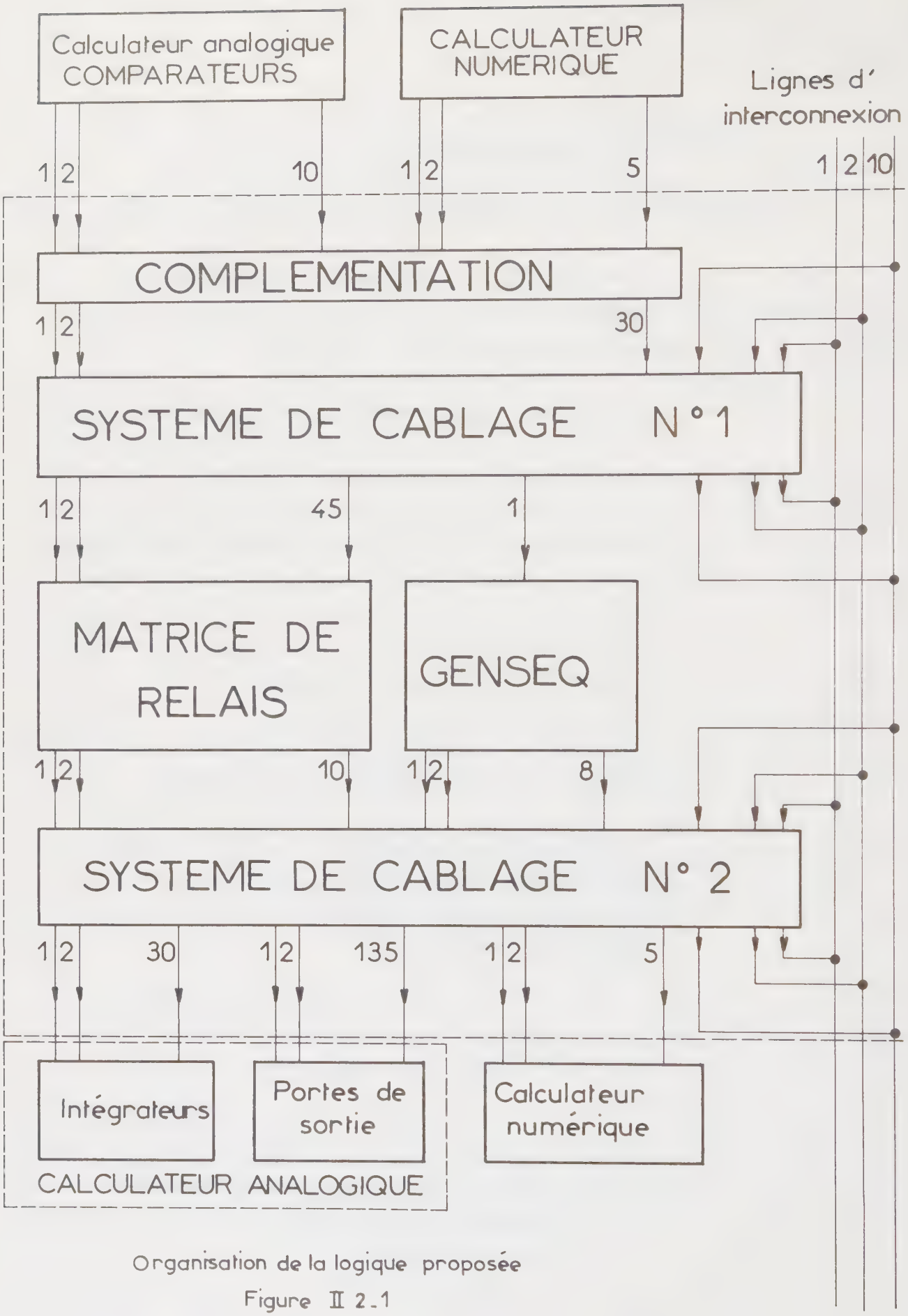
Pour engendrer des séquences d'ordres logiques, P. ROUX* a défini un générateur de séquences d'ordres logiques, appelé GENSEQ.

GENSEQ est un circuit logique transposable sans modification de câblage d'une application à l'autre. Ce circuit se présente comme un ensemble dont on utilise les signaux de sortie. L'utilisateur doit indiquer dans l'ordre les états successifs des sorties et la durée pendant laquelle sont maintenus ces états. Cette durée peut être finie, infinie (arrêt) ou conditionnelle. Actuellement le circuit logique GENSEQ est précâblé sur des panneaux de câblage de la logique du calculateur E.A.I. 8800.

Un ensemble de programme numériques permet de décrire et de contrôler le fonctionnement de ce générateur.

Le générateur de séquence qu'on propose d'associer à la logique du calculateur à câblage automatique définie au chapitre I.5. (page123) possède une entrée (commande conditionnelle) et huit sorties

* P. ROUX Ingénieur au Centre d'Etudes Nucléaires de Saclay
Centre de Calcul Analogique et Hybride
Département d'Informatique
boîte postale n° 2
91 - GIF-SUR-YVETTE



Organisation de la logique proposée

Figure II 2_1

II.2 - PROPOSITION D'UNE LOGIQUE A CABLAGE AUTOMATIQUE :

II.2.1 - Description de la logique proposée

A chaque ensemble de cinq modules analogiques on associe un module logique , qui est relié aux autres modules logiques au moyen de lignes d'interconnexions . A l'intérieur d'un module logique chaque ligne est dotée d'une adresse i (i = 1 à 10). Un système de câblage matriciel relie les lignes de même indice i.

La figure II.2.1. (page 172) représente l'organisation d'un module logique.

- Ce module reçoit dix signaux en provenance de dix comparateurs et cinq signaux en provenance du calculateur numérique. Ces signaux sont complémentés.

- Un premier système de câblage (système de câblage n° 1) relie les dix lignes d'interconnexions et les trente signaux définis ci-dessus à une matrice de relais (composée de cinq "matrices de base" de taille 3 x 3) et à un "générateur de séquences". Ce même système peut également relier les trente signaux ci-dessus aux dix lignes d'interconnexions.

- Le "générateur de séquences" délivre huit ordres logiques, les matrices de relais engendrent dix fonctions logiques.

- Un deuxième système de câblage (système de câblage n° 2) relie les dix lignes d'interconnexions et les dix-huit signaux définis au paragraphe précédent aux trente

commandes des modes de calcul des intégrateurs, aux cent trente cinq "portes de sortie" des opérateurs et aux cinq entrées du calculateur numérique. Ce même système peut relier les dix-huit signaux fournis par la matrice de relais et le "générateur de séquences" aux dix lignes d'interconnexions.

II.2.2 - Nombre des relais utilisés pour le câblage automatique de la logique proposée

Les systèmes de câblage 1 et 2 sont du type de celui décrit dans la première partie au paragraphe I.2.2. (page 27). Les notations étant les mêmes que celles du paragraphe I.2. :

- On choisit pour le système n° 1 la valeur un pour les paramètres p_s et p_e, ce qui entraîne $n_{cs} = \sqrt{\frac{96 \times 56}{40}}$. On choisit

$n_{cs} = 11$, $n_I = 5$, $n_{ce} = 8$

Il résulte de l'équation (11) (page 35) que ce système nécessite l'utilisation de 920 relais

$(56.5 + 40.5 + 11.5.8)$

- On choisit pour les paramètres du système de câblage n° 2 les valeurs suivantes :

$n_{cs} = 6$, $n_I = 5$, $n_{ce} = 6$

Par suite, ce système utilise1220 relais (28 x 5 + 180 x 5 + 6 x 6 x 5).

De ces deux estimations, il ressort que le nombre de relais qui sont réunis dans le système de câblage d'un module logique est de 2 140 (1 220 + 920).

A un calculateur analogique composé de vingt modules analogiques, on associe quatre modules logiques. Pour interconnecter ces quatre modules logiques, il faut cent soixante relais (10 . 4 . 4).

Le nombre des relais constituant le système de câblage de la logique parallèle est par suite de 8 720, (4 x 2 140 + 160).

II.3 - CONCLUSION DE LA DEUXIEME PARTIE :

Au cours de l'étude de l'automatisation du câblage des éléments de logique parallèle, on a été amené à définir des circuits électroniques d'un type nouveau qui engendrent des fonctions logiques programmables. A l'aide de ces circuits, il est possible de concevoir une logique à câblage entièrement automatique qui utilise un nombre relativement faible de relais (8 720).

L'intérêt de tels circuits dépasse le cadre de l'automatisation du câblage des éléments de logique parallèle. Les propriétés de ces circuits (simplicité, rapidité, faible consommation, facilité de programmation, possibilité de réalisation en circuit intégré) devraient leur assurer un important développement.

CONCLUSION GENERALE :

A la suite des études développées dans cet ouvrage, il apparaît qu'il est aujourd'hui possible de construire un calculateur hybride pour lequel toutes les opérations de câblage (analogiques et logiques) seraient entièrement automatiques. Ce calculateur serait, de plus, aussi précis et économique que les machines à câblage manuel.

Ces recherches sont relatives au "hardware" et il est évident que pour rendre opérationnel le calculateur hybride à câblage automatique proposé, il reste encore à développer un "software" approprié.

Notons que dans ce domaine, les utilisateurs ont déjà fait d'importants efforts dans le sens d'une automatisation de la préparation des problèmes (APACHE [16] , [17]) et que l'automatisation du câblage permettrait d'obtenir un calculateur hybride entièrement automatique.

Pour exploiter au mieux ce genre de calculateurs, les utilisateurs devront mettre au point des méthodes de calcul qui permettent d'utiliser les avantages du calculateur analogique à câblage automatique (calcul en temps réel, rapidité dans la résolution de systèmes d'équations intégro-différentielles non-linéaires, automaticité, facilité d'utilisation dans les problèmes de simulation) et les avantages du calculateur numérique (précision, automaticité, possibilité de mémorisation).

Ainsi, les calculateurs hybrides à câblage automatique devraient se développer, car ils devraient apporter un gain de temps et d'argent dans la résolution de nombreux problèmes.

De plus, la rapidité de calcul et l'automaticité des calculateurs analogiques à câblage automatique pourraient permettre d'utiliser ces derniers comme périphériques de gros ensembles numériques.

BIBLIOGRAPHIE

[1] COURS DE CALCUL ANALOGIQUE
Note CEA N 1216 (année 1967)
"Commissariat à l'Energie Atomique"

[2] COURS DE CALCUL HYBRIDE
Note CEA N 1217 (année 1969)
"Commissariat à l'Energie Atomique"

[3] Brevet d'invention "SATANAS" du 4.7.1963 n° 1378 053

[4] J.B. REEVES
"Automatic patchboard for Analog Computation"
Thèse de Master of Science. Université de Californie
Los Angelès (1967)

[5] W.H. EAST
"A completely automatic hybrid computer"
Data Processing Magazine (juillet 1965 - page 30 à 35)

[6] D.A. STARR
"The design of an automatic patching system"
Simulation (juin 1968 - page 281 à 288)

[7] G. HANNAUER
"Stored programm concept for analog computers"
E.A.I. project 320 009
"Electronic Associates Inc." (juin 1968)

[8] R.M. HOWE, R.A. MORAN, T.O. BERGE
"Time sharing of hybrid computer using electronics patching"
Simulation (septembre 1970 - page 105 à 112)

[9] T.J. GRACON, J.C. STRAUSS
"A decision for selecting among proposed automatic analog computer patching systems"
Simulation (septembre 1969 - page 133 à 145)

[10] T.J. GRACON, J.C. STRAUSS
"Design of automatic patching systems for analog computers"
"Spring Joint Computer Conference" (1970 - page 31 à 38)

[11] Kazua KUROKAWA
"All-IC hybrid computer eliminates the patchwork from programming"
Electronics (17 mars 1969 - page 100 à 106)

[12] D. NEEL
"Système de programmes réalisant la représentation graphique et le tracé automatique sur engistreur CALCOMP de résultats de simulations numériques ou hybrides sur calculateur E.A.I. 8900"
Rapport CEA R. 4077 (1970)
"Commissariat à l'Energie Atomique"

[13] A. BLANCHARD
"Eléments de commutation générale"
Editions EYROLLES (1969)

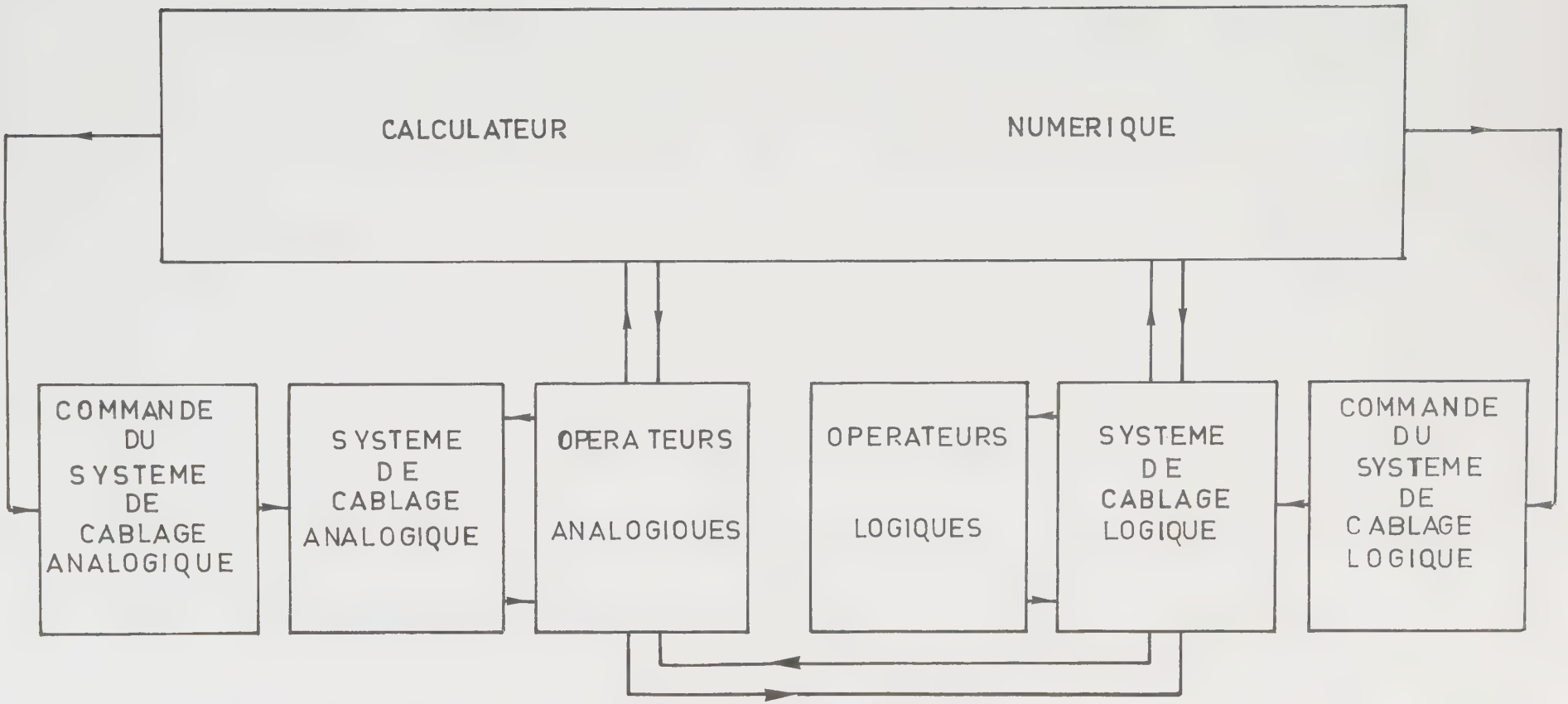
[14] R.L. VALLEE
"Analyse binaire" Tome I
MASSON (1970)

[15] R.L. VALLEE
"Analyse binaire" Tome II
MASSON (1970)

[16] APACHE
"Analog Programming and Checking programmer's manuel"
EUR. 2437e
EURATOM (1965)

[17] G. BUCCARI, G.P. DEL BIGIO, A. GERANZANI, P. SANGERMANO-WOOD
"Analog Programming and Checking system programmer's guide"
EUR. 3052e
EURATOM (1966)

Manuscrit reçu le 29 juin 1972



ORGANISATION D'UN CALCULATEUR HYBRIDE A CABLAGE AUTOMATIOUE